

Общий вид вычислительной машины М-2.

**БЫСТРОДЕЙСТВУЮЩАЯ  
ВЫЧИСЛИТЕЛЬНАЯ  
МАШИНА М-2**

ПОД РЕДАКЦИЕЙ  
чл.-корр. АН СССР И. С. БРУКА

ГОСУДАРСТВЕННОЕ ИЗДАТЕЛЬСТВО ТЕХНИКО-ТЕОРЕТИЧЕСКОЙ ЛИТЕРАТУРЫ  
МОСКВА 1957

## А Н Н О Т А Ц И Я

Книга представляет собой описание малогабаритной быстродействующей вычислительной машины М-2, созданной Лабораторией управляющих машин и систем АН СССР. Детальному рассмотрению основных узлов машины (арифметического узла, внутренних запоминающих устройств, устройства управления и внешних устройств) предпосланы главы, поясняющие общий принцип построения машины, систему представления чисел и программирования, а также устройство основных элементов схем. Это делает книгу доступной читателю, не имеющему специальной подготовки в области электронных вычислительных машин.

Книга предназначена для научных работников, инженеров и студентов вузов, как специализирующихся в области цифровой техники, так и интересующихся ее приложениями.

АВТОРЫ: М. А. Карцев, Т. М. Александриди, В. Д. Князев,  
Г. И. Танетов, Л. С. Легезо, Ю. А. Лавренюк, А. И. Щуров, Н. П. Брусенцов, В. П. Кузнецова

Быстродействующая вычислительная машина М-2

Под редакцией *Исаака Семеновича Брука*

Редактор *Ю. М. Безбородое*

Техн. редактор *С. С. Гаврилов*

Корректор *Э. И. Раковская*

Сдано в набор 19/IV 1957 г. Подписано к печати 9/IX 1957 г. Бумага 60×92<sup>1</sup>/<sub>16</sub>.  
Физ. печ. л. 14<sup>1</sup>/<sub>16</sub>+2 вклейки и 6 вкладок. Условн. печ. л. 15,34. Уч.-изд. л. 16,41.  
Тираж 10 000 экз. Т-08376. Цена книги 9 р. 20 к. Заказ № 2065.

Государственное издательство технико-теоретической литературы.  
Москва, В-71, Б. Калужская, 15.

Министерство культуры СССР. Главное управление полиграфической промышленности. 4-я тип. им. Евг. Соколовой. Ленинград, Измайловский пр., 29.

## ОГЛАВЛЕНИЕ

<b>АННОТАЦИЯ.....</b>	<b>3</b>
<b>ПРЕДИСЛОВИЕ.....</b>	<b>6</b>
<b>ОСНОВНЫЕ ХАРАКТЕРИСТИКИ М-2.....</b>	<b>6</b>
<b>ГЛАВА I ОБЩИЕ СВЕДЕНИЯ О МАШИНЕ.....</b>	<b>7</b>
§ 1. БЛОК-СХЕМА М-2 .....	7
§ 2. ПРОЦЕСС РЕШЕНИЯ ЗАДАЧ НА М-2.....	8
§ 3. ПРЕДСТАВЛЕНИЕ ЧИСЕЛ.....	9
<b>ГЛАВА II ОСНОВНЫЕ УЗЛЫ МАШИНЫ.....</b>	<b>13</b>
§ 1. АРИФМЕТИЧЕСКИЙ УЗЕЛ.....	13
§ 2. ЗАПОМИНАЮЩИЕ УСТРОЙСТВА.....	14
§ 3. ПРОГРАММНЫЙ ДАТЧИК .....	14
§ 4. УСТРОЙСТВА ВВОДА И ВЫВОДА.....	15
<b>ГЛАВА III СИСТЕМА ПРОГРАММИРОВАНИЯ.....</b>	<b>16</b>
§ 1. ПРОГРАММА И ИНСТРУКЦИИ .....	16
§ 2. ОПЕРАЦИИ, ВЫПОЛНЯЕМЫЕ МАШИНОЙ М-2 .....	17
§ 3. ПРИМЕР СОСТАВЛЕНИЯ ПРОГРАММЫ .....	20
§ 4. ДОПОЛНИТЕЛЬНЫЕ ЗАМЕЧАНИЯ ПО ИСПОЛЬЗОВАНИЮ МАГНИТНОГО БАРАБАНА.....	21
<b>ГЛАВА IV ПРОИЗВОДСТВО ДЕЙСТВИЙ НАД ЧИСЛАМИ.....</b>	<b>22</b>
<b>А. ОПЕРАЦИИ С ФИКСИРОВАННОЙ ЗАПЯТОЙ</b>	
§ 1. СЛОЖЕНИЕ И ВЫЧИТАНИЕ С ФИКСИРОВАННОЙ ЗАПЯТОЙ .....	22
§ 2. УМНОЖЕНИЕ С ФИКСИРОВАННОЙ ЗАПЯТОЙ .....	24
§ 3. ДЕЛЕНИЕ С ФИКСИРОВАННОЙ ЗАПЯТОЙ .....	25
<b>Б. ЛОГИЧЕСКИЕ ОПЕРАЦИИ</b>	
§ 4. АЛГЕБРАИЧЕСКОЕ СРАВНЕНИЕ .....	26
§ 5. СРАВНЕНИЕ ПО МОДУЛЮ .....	27
§ 6. ЛОГИЧЕСКОЕ УМНОЖЕНИЕ .....	27
<b>В. ОПЕРАЦИИ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ</b>	
§ 7. СЛОЖЕНИЕ И ВЫЧИТАНИЕ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ .....	27
§ 8. УМНОЖЕНИЕ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ .....	31
§ 9. ДЕЛЕНИЕ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ .....	32
<b>ГЛАВА V. ЭЛЕМЕНТЫ СХЕМ.....</b>	<b>35</b>
§ 1. ТРИГГЕРЫ, СЧЕТЧИКИ ИМПУЛЬСОВ.....	35
§ 2. ЛОГИЧЕСКИЕ СХЕМЫ .....	36
§ 3. КЛАПАНЫ .....	37
§ 4. БЛОКИНГ-ГЕНЕРАТОРЫ; КИПП-РЕЛЕ .....	38
<b>ГЛАВА VI АРИФМЕТИЧЕСКИЙ УЗЕЛ.....</b>	<b>39</b>
§ I. ОБЩЕЕ ОПИСАНИЕ АРИФМЕТИЧЕСКОГО УЗЛА.....	39
§ 2. СХЕМА СРЕДНЕГО РАЗРЯДА МАНТИССЫ .....	44
§ 3. КРАЙНИЕ РАЗРЯДЫ МАНТИССЫ.....	47
§ 4. РАЗРЯДЫ ПОРЯДКОВ И НУЛЕВОЙ РАЗРЯД АРИФМЕТИЧЕСКОГО УЗЛА.....	48
§ 5. БЛОК ФОРМИРОВАНИЯ ИМПУЛЬСОВ .....	49
<b>ГЛАВА VII ЭЛЕКТРОСТАТИЧЕСКОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО.....</b>	<b>51</b>
§ 1. ФИЗИЧЕСКИЕ ОСНОВЫ «ЗАПОМИНАНИЯ».....	51
§ 2. РЕЖИМЫ РАБОТЫ И БЛОК-СХЕМА ЭЛЕКТРОСТАТИЧЕСКОГО ЗАПОМИНАЮЩЕГО УСТРОЙСТВА .....	52
§ 3. УСИЛИТЕЛЬ И БЛОК РЕГЕНЕРАЦИИ.....	53
§ 4. БЛОК СЕЛЕКТОРНЫХ ИМПУЛЬСОВ.....	54
§ 5. БЛОКИ РАЗВЕРТОК .....	56
§ 6. БЛОК ТРУБКИ.....	57
<b>ГЛАВА VIII МАГНИТНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО НА БАРАБАНЕ.....</b>	<b>58</b>
§ 1. ОБЩАЯ ХАРАКТЕРИСТИКА И ПРИНЦИП РАБОТЫ МАГНИТНОГО ЗАПОМИНАЮЩЕГО УСТРОЙСТВА.....	58
§ 2. УСТРОЙСТВО МАГНИТНОГО БАРАБАНА И ГОЛОВОК ЗАПИСИ-ЧТЕНИЯ.....	59
§ 3. СХЕМЫ ЗАПИСИ И ЧТЕНИЯ .....	59
§ 4. ФОРМИРОВАНИЕ МАРКЕРОВ И ИМПУЛЬСА ГАШЕНИЯ СЧЕТЧИКА МАРКЕРОВ .....	61

<b>ГЛАВА IX ПРОГРАММНЫЙ ДАТЧИК</b> .....	<b>62</b>
§ 1. Принцип действия программного датчика .....	62
§ 2. Функции блоков программного датчика .....	62
§ 3. Циклы распределителя импульсов .....	62
§ 4. Устройство распределителя импульсов .....	64
§ 5. Блок выбора операции .....	65
§ 6. Блок пуска и синхронизации .....	67
§ 7. Блок регистров программы .....	68
§ 8. Блок выбора памяти .....	69
§ 9. Блок арифметических действий .....	70
<b>ГЛАВА X ВНЕШНЕЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО НА МАГНИТНЫХ ЛЕНТАХ</b> .....	<b>80</b>
§ 1. Общая характеристика запоминающего устройства на магнитных лентах .....	80
§ 2. Магнитофон и схема разделения каналов .....	80
§ 3. Схема управления .....	81
<b>ГЛАВА XI ВХОДНЫЕ УСТРОЙСТВА</b> .....	<b>83</b>
§ 1. Общая характеристика .....	83
§ 2. Блок-схема и принцип работы входных устройств .....	85
<b>ГЛАВА XII ВЫХОДНОЕ УСТРОЙСТВО</b> .....	<b>87</b>
§ 1. Общая характеристика .....	87
§ 2. Блок-схема и принцип работы выходного устройства .....	88
<b>ГЛАВА XIII ЭЛЕКТРИЧЕСКОЕ ПИТАНИЕ</b> .....	<b>89</b>
§ 1. Электромашинный агрегат .....	89
§ 2. Выпрямители и стабилизаторы .....	89
§ 3. Трансформаторы накала .....	93
<b>ГЛАВА XIV КОНСТРУКТИВНОЕ ВЫПОЛНЕНИЕ МАШИНЫ</b> .....	<b>93</b>
§ 1. Общее размещение узлов и блоков .....	93
§ 2. Система охлаждения .....	94
§ 3. Блоки и субблоки .....	94
§ 4. Электрические соединения .....	94
<b>ПРИЛОЖЕНИЕ 1 Список условных обозначений</b> .....	<b>95</b>
<b>ПРИЛОЖЕНИЕ 2 Количество и типы применяемых ламп</b> .....	<b>96</b>
<b>ПРИЛОЖЕНИЕ 3 Управляющие напряжения и импульсы, подаваемые в арифметический узел</b> .....	<b>96</b>
<b>ПРИЛОЖЕНИЕ 4 Управляющие напряжения, выдаваемые арифметическим узлом в блок ад программного датчика</b> .....	<b>97</b>
<b>ПРИЛОЖЕНИЕ 5 Временные диаграммы, поясняющие выполнение действий над числами</b> .....	<b>99</b>

## ПРЕДИСЛОВИЕ

Настоящая книга посвящена описанию универсальной цифровой вычислительной машины М-2, созданной коллективом Лаборатории управляющих машин и систем АН СССР под руководством чл.-корр. АН СССР И. С. Брука.

М-2 — малогабаритная быстродействующая машина. Средняя скорость ее работы—2000 операций в секунду, количество ламп в машине—1676 (подробные технические характеристики приведены ниже). Разработка и монтаж машины были проведены в весьма короткий срок — с апреля по декабрь 1952 г. Зимой 1954—1955 гг. машина была существенно модернизирована. В конструкции М-2 частично использованы идеи, воплощенные в одной из первых советских машин, М-1, эксплуатация которой началась с весны 1952 г.

Подробное и достаточно последовательное описание всех основных узлов машины содержится в главах VI—XII. Относительно каждого узла сообщаются его назначение, принцип действия, логика построения, основные характеристики. Принципиальные схемы приводятся лишь постольку, поскольку они являются новыми или поскольку при их создании возникали определенные трудности. То же относится к данным о монтаже, экранировке и других технических деталях. Сведениями такого характера, например, выделяются главы, посвященные запоминающим устройствам. Из механических конструкций более или менее подробно рассмотрены только конструкции магнитного барабана и фотоэлектрического трансмиттера и отчасти — механизма протяжки магнитной ленты. Если не считать стандартной телеграфной аппаратуры, то это — единственные узлы, для работы которых качество механических конструкций является определяющим.

Что касается вводных глав I—V, то они не претендуют на то, чтобы служить руководством по цифровым вычислительным машинам и по электронике вообще. Они, однако, должны дать возможность читателю, не занимавшемуся ранее специально этими вопросами, разобраться в настоящей книге, не прибегая к другим источникам.

Главы XIII и XIV дают краткие сведения о системе электрического питания и конструктивном выполнении машины.

В приложениях помещены таблица условных обозначений и другие материалы, которые по содержанию связаны не с одной какой-нибудь главой, а с несколькими разделами книги.

\* \*  
\*

В группу, работавшую над М-2, входило на различных этапах работы от 7 до 10 инженеров. Арифметический узел разрабатывался М. А. Карцевым, В. В. Бельнским и А. Б. Залкиндром, электростатическое запоминающее устройство — Т. М. Александриди и Ю. А. Лавренюком, устройства управления — Л. С. Легезо, В. Д. Князевым и Г. И. Танетовым, магнитные запоминающие устройства — А. И. Щуровым и Л. С. Легезо, входные и выходные устройства — А. Б. Залкиндром, система питания — В. В. Бельнским, Ю. А. Лавренюком и В. Д. Князевым, пульт управления — В. В. Бельнским и А. И. Щуровым.

Работой группы руководил М. А. Карцев.

Большая работа проведена конструкторами, техниками, механиками и монтажниками лаборатории: И. З. Гельфгатом, А. Д. Гречушкиным, Н. А. Немцевым, Ф. Ф. Ржеутским, И. К. Швильпе, Д. У. Ермоченковым, Л. И. Федоровым, Г. И. Коростылевым и др.

В составлении описания участвовали М. А. Карцев (гл. I—VI и XI), Т. М. Александриди (гл. VII), В. Д. Князев (гл. II, III, VII и IX), В. П. Кузнецова (гл. XII), Ю. А. Лавренюк (гл. V и VII), Г. И. Танетов (гл. VI, IX и XIII), А. И. Щуров (гл. VIII), Н. П. Брусенцов (гл. VIII, IX, XIV) и Л. С. Легезо (гл. X).

## ОСНОВНЫЕ ХАРАКТЕРИСТИКИ М-2

Система счисления.....	двоичная.
Представление чисел.....	с плавающей запятой и с фиксированной запятой.
Количество двоичных разрядов.....	34.
Точность вычислений:	
с плавающей запятой .....	около восьми десятичных знаков,
с фиксированной запятой.....	около 10 десятичных знаков (возможны вычисления с удвоенной точностью).
Диапазон чисел при работе с плавающей запятой.....	от $2^{31}$ до $2^{-32}$ (примерно от $2 \cdot 10^9$ до $2,5 \cdot 10^{-10}$ ).
Система кодирования инструкций	трехадрессная.
Выполняемые операции.....	сложение, вычитание, умножение, деление, сравнение по модулю, сравнение алгебраическое, логическое умножение, перемена знака, перенос числа, вспомогательные операции (всего 30 операций).
Скорость работы.....	в среднем 2000 операций в секунду.
Внутренние запоминающие устройства.....	основное — электростатическое, на электроннолучевых трубках 13Л037, на 512 чисел; время обращения 25 мксек; дополнительное — магнитный барабан, на 512 чисел; скорость вращения — 2860 об/мин.
Внешнее запоминающее устройство..	магнитная лента на 50 тыс. чисел; длина ленты 600 м, скорость движения 0,4 м/сек.
Ввод данных.....	с перфорированной бумажной ленты со скоростью около 30 чисел в секунду.
Вывод данных.....	в виде таблиц; скорость печати 24 числа в минуту.
Питание.....	от 3-фазной сети переменного тока 127/220 в; потребляемая мощность 29 кет.

Площадь, занимаемая машиной.....	22 м <sup>2</sup>
Количество электронных ламп	
в машине .....	1676,
в источниках питания .....	203
<hr/>	
Итого.....	1879 *)
Количество обслуживающего персонала	
в смену.....	2 человека.
Стоимость изготовления машины....	около 1 млн. руб.
Стоимость круглосуточной эксплуатации	
(в том числе зарплата)	16—18 тыс. руб. в месяц.

\*) Таблица применяемых ламп приведена в приложении 2.

## ГЛАВА I ОБЩИЕ СВЕДЕНИЯ О МАШИНЕ

М-2 представляет собой быстродействующую универсальную цифровую вычислительную машину.

М-2 называется *цифровой* машиной (в отличие от машин непрерывного действия) потому, что все числа, над которыми она производит операции, изображаются непосредственно цифровыми кодами.

К цифровым устройствам относятся, например, конторские счеты, арифмометры, счетно-аналитические машины; к устройствам непрерывного действия (аналогам) — счетные линейки, механические и электроинтеграторы, гидравлические модели и др. Цифровые устройства дают по сравнению с устройствами-аналогами более высокую точность выполнения вычислений. Например, точность вычислений на М-2 нормально составляет 8 — 10 десятичных знаков, а при использовании специальных приемов — даже 20 и более десятичных знаков.

*Универсальность* машины обеспечивается тем, что переход от решения одной задачи к решению другой задачи производится без каких-либо изменений в схеме коммутации и в настройке машины. Практически почти любая задача, доступная методом численного анализа, может быть решена на М-2.

*Быстродействие* машины достигается применением в качестве основных ее элементов электронных и полупроводниковых схем и высокой степенью автоматизации вычислений. Весь процесс вычислений идет в М-2, как правило, без участия человека. Средняя скорость работы машины составляет 2000 арифметических операций в секунду; в некоторых случаях она доходит до 3000 и более операций в секунду.

Описание устройства и принципа действия М-2 мы начнем с рассмотрения ее основной блок-схемы.

### § 1. Блок-схема М-2

Блок-схема М-2 представлена на рис. 1.1. В общих чертах *схема* обычна для электронных цифровых вычислительных машин.

Устройством, в котором непосредственно производятся арифметические и логические операции над числами (сложение, вычитание, умножение, деление, сравнение чисел и др.), является *арифметический узел*. Для выполнения какого-либо действия арифметический узел должен получить пару исходных чисел и указание, какое именно действие следует выполнять; по окончании операции (до перехода к следующей) из арифметического узла должен быть изъят результат выполненного действия.

Исходные числа для каждой операции арифметический узел получает из *внутренних запоминающих устройств*. В эти же устройства записываются результаты всех выполненных операций.

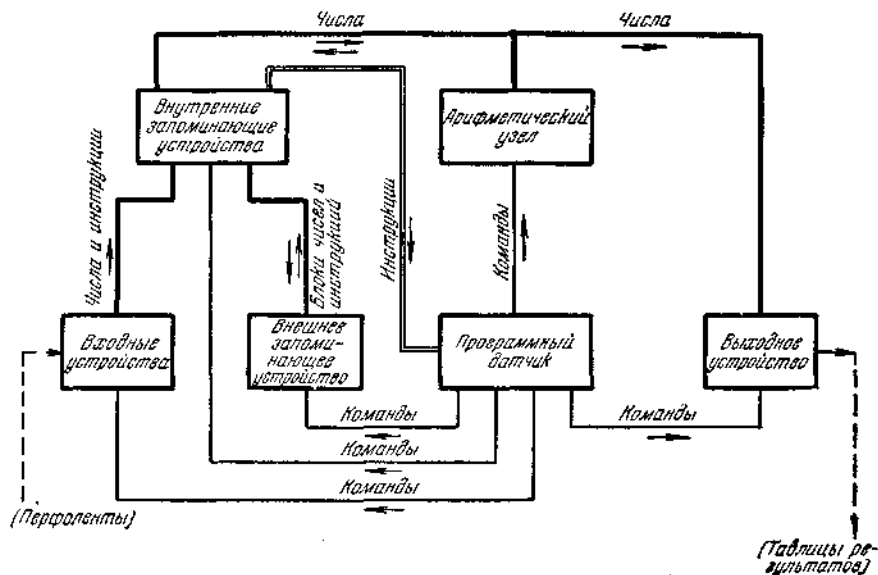


Рис. 1. 1. Блок-схема М-2.

Внутренние запоминающие устройства М-2 могут хранить одновременно 1024 числа. Можно представить себе, как

будто каждое число хранится во внутренних запоминающих устройствах в своей «ячейке». Ячейкам присвоены порядковые номера (от № 0 до № 1023); номер ячейки называется ее *адресом*.

Наряду с обычными числами, во внутренних запоминающих устройствах хранятся (в отведенных для них ячейках) специальные числа — *инструкции*. В инструкции содержатся зашифрованные цифровым кодом указания для выполнения какой-либо операции, например: «сложить числа из таких-то ячеек и результат записать в такую-то ячейку внутреннего запоминающего устройства». Совокупность инструкций для решения некоторой задачи называется *программой*.

Содержание программы в процессе счета расшифровывает *программный датчик*. Программный датчик — это устройство, осуществляющее автоматическое управление работой машины. Прочитывая инструкции из внутренних запоминающих устройств, программный датчик в соответствии с имеющимися в них указаниями вырабатывает последовательности сигналов — *команд*, которые посылаются всем другим устройствам машины. Например, внутренние запоминающие устройства получают от программного датчика команды «прочитать число по такому-то адресу» (т. е. передать число из указанной ячейки в арифметический узел) и команды «записать число по такому-то адресу» (т. е. зафиксировать в указанной ячейке число, имеющееся в арифметическом узле). Арифметический узел получает от программного датчика команды «сложить», «вычитать» и т. д.

Программный датчик управляет также работой *внешних устройств* машины. К внешним устройствам относятся входные и выходные устройства, а также внешнее запоминающее устройство.

*Входные устройства* служат для ввода во внутренние запоминающие устройства исходных чисел и инструкций. Данные, передаваемые во внутренние запоминающие устройства, прочитываются входными устройствами с перфорированных бумажных лент, которые для каждой задачи должны быть заготовлены заранее. Перфорацию лент выполняют на аппарате, не связанном с машиной.

*Выходное устройство* печатает в виде таблиц окончательные результаты вычислений. На время печати выполнение вычислений автоматически приостанавливается.

*Внешнее запоминающее устройство* — это временное хранилище, в которое из внутренних запоминающих устройств могут передаваться группы чисел. Из внешнего запоминающего устройства эти группы чисел по мере необходимости снова возвращаются во внутренние запоминающие устройства. Внешнее запоминающее устройство включается в работу при решении особенно крупных задач, когда объем внутренних запоминающих устройств оказывается недостаточным. Скорость работы его сравнительно невелика.

Кроме узлов, показанных на блок-схеме, в состав машины входят также пульт управления, устройства электропитания, сигнализации и защиты, система охлаждения и др. Функции отдельных узлов и схема их взаимодействия в действительности, конечно, сложнее, чем было рассказано выше. Однако, прежде чем переходить к более детальному описанию узлов, проследим по порядку процесс решения задачи на машине и познакомимся с системой кодирования чисел.

## § 2. Процесс решения задач на М-2

Для того чтобы провести на машине решение той или иной задачи, требуется предварительно выполнить определенную подготовительную работу.

1. Подготовительная работа начинается с выбора подходящего метода численного решения, т. е. с отыскания алгоритма, позволяющего свести решение данной задачи к последовательности сложений, вычитаний, умножений, делений и других операций, которые может выполнять машина. При этом следует учитывать, что алгоритм, удобный для ручного счета, не всегда оказывается удобным для счета на машине.

2. Выбранный алгоритм следует затем представить в виде последовательности инструкций, т. е. составить программу для решения данной задачи. Правила составления инструкций для М-2, как и список операций, выполняемых машиной, будут приведены в гл. III.

При составлении программы следует иметь в виду, что одни и те же инструкции часто удается использовать в процессе счета многократно, в неизменном или в изменяемом по определенным правилам виде. Поэтому программа для решения задачи, требующей выполнения миллионов операций, может состоять всего из нескольких десятков или сотен инструкций.

Составление программы для решения какой-нибудь конкретной задачи облегчается возможностью использования готовых стандартных подпрограмм. Библиотека стандартных подпрограмм М-2 содержит подпрограммы для вычисления тригонометрических, гиперболических, показательных функций, логарифмов, бесселевых функций, подпрограмм интерполирования, решения дифференциальных уравнений по методу Рунге и др.; библиотека постоянно расширяется и совершенствуется.

Закончив составление программы, следует проверить, достаточно ли ячеек во внутренних запоминающих устройствах для ее осуществления. Ячейки внутренних запоминающих устройств могут, конечно, использоваться многократно: если в процессе решения задачи какие-нибудь числа или инструкции, начиная с некоторого момента времени, больше не потребуются, то на их место могут записываться новые числа. В тех случаях, когда объем внутренних запоминающих устройств оказывается недостаточным, в программу приходится включать инструкции для обращения к внешнему запоминающему устройству.

3. Закодированная таким образом программа и исходные числа для решения задачи переносятся на перфорированные бумажные ленты. Аппараты, на которых производится перфорирование лент, имеют клавиатуру, подобную клавиатуре пишущих машинок. Имеются также аппараты для автоматической сверки и копирования перфолент. В частности, стандартные подпрограммы, используемые в данной задаче, могут быть механическим путем скопированы на ленту главной программы с библиотечных лент. Вся эта аппаратура, как уже говорилось, с машиной не связана.

Если предполагается, что вся программа и все исходные числа будут сразу введены во внутренние запоминающие устройства до начала счета, то для данной задачи составляется одна перфолента. Если же часть данных должна вводиться на определенных этапах счета, то эти данные наносятся на отдельную ленту.

Изготовлением перфолент заканчивается подготовительная часть работы. Выполнение подготовительной части занимает обычно от нескольких дней до нескольких недель — в зависимости от сложности задачи и опыта исполнителей. Поэтому на машину, как правило, имеет смысл ставить задачи, которые при ручном счете потребовали бы не менее месяца работы вычислителя, т. е. рассчитанные не менее чем на 15—20 секунд работы машины. Особенно выгодны задачи, в которых требуется просчет большого количества вариантов по одной и той же или мало отличающейся программе.

Решение задачи на машине начинается с ввода во внутреннее запоминающее устройство исходных чисел и программы. Для этого нужно перфоленту с исходными числами и инструкциями заложить в приемный механизм входного



устройства и включить тумблер на пульте управления, запускающий входное устройство. Входное устройство прочитывает данные с перфоленты и передает их во внутренние запоминающие устройства; при этом числа и инструкции записываются по адресам, которые также прочитываются с перфоленты. Во время ввода исходных данных работают только входные и внутренние запоминающие устройства, а арифметический узел, программный датчик и другие узлы машины никаких операций не производят. Когда вся перфолента будет прочитана, оператор выключает тумблер, и входное устройство останавливается.

Если, как это говорилось выше, часть данных должна быть введена не сразу, а на определенном этапе вычислений, то после окончания ввода первой ленты в приемный механизм входных устройств закладывается также вторая перфолента — с дополнительными данными. Однако запускать входное устройство вручную (тумблером на пульте управления) больше не нужно: в необходимый момент времени оно будет запущено автоматически командой от программного датчика.

Закончив первоначальный ввод данных и заложив во входные устройства перфоленту с дополнительными данными, оператор набирает на пульте управления адрес (номер) ячейки запоминающего устройства, хранящей первую инструкцию — ту инструкцию, с выполнения которой машина должна начать счет. Затем нажатием кнопки на пульте управления запускается программный датчик. Далее все операции выполняются автоматически, без участия оператора.

В соответствии с адресом, набранным на пульте, программный датчик дает внутренним запоминающим устройствам команду «прочитать инструкцию». После получения инструкции программным датчиком она расшифровывается, и программный датчик дает внутренним запоминающим устройствам команду для чтения двух чисел по адресам, указанным в инструкции. Когда числа будут прочитаны (т. е. переданы в арифметический узел), арифметический узел получает от программного датчика команду для выполнения определенного действия над этими числами — опять-таки в зависимости от указаний, имеющихся в инструкции. Затем программный датчик посылает внутренним запоминающим устройствам команду для записи результата этой операции, причем адрес, по которому должна быть произведена запись, получается из той же инструкции. После выполнения записи программный датчик читает следующую инструкцию, расшифровывает ее и т. д.

Порядок, в котором программный датчик выбирает из внутренних запоминающих устройств и выполняет инструкции, определяется тем порядком, в котором инструкции хранятся во внутренних запоминающих устройствах, а также специальными указаниями, имеющимися в некоторых инструкциях. Как мы увидим из дальнейшего (гл. III), переход от выполнения одной инструкции к выполнению другой может быть либо безусловным (т. е. однозначно определенным при составлении программы), либо условным, зависящим от полученных ранее результатов вычислений.

При выполнении некоторых инструкций программный датчик посылает команды не арифметическому узлу, а внешним устройствам. При этом производится ввод новых данных с перфоленты, печать результатов, обмен информацией между внутренними и внешними запоминающими устройствами. Специальные инструкции служат также для останова машины в конце вычислений. Останов может произойти и в процессе счета — в случае появления числа, превосходящего по абсолютной величине максимально допустимое для машины число (о диапазоне чисел — см. § 3 настоящей главы).

В программе желательным предостеречь автоматический контроль результатов с повторением счета или остановкой машины в случае получения неверных результатов.

### § 3. Представление чисел

При подготовке задачи в первую очередь возникает вопрос о том, в каком виде следует представить числа и инструкции для ввода их в машину. Система кодирования инструкций будет рассмотрена в гл. III, система представления чисел рассматривается в настоящем параграфе. Без этих сведений трудно было бы в дальнейшем разобраться в принципе действия таких узлов машины, как запоминающее устройство, арифметический узел, входные и выходные устройства.

1. **Двоичная система счисления.** Все числа, с которыми оперирует машина, изображаются в двоичной системе счисления, а не в общепринятой десятичной системе. В десятичной системе любое число представляется в виде суммы целых степеней числа 10. Например,

$$12,25 = 1 \cdot 10^1 + 2 \cdot 10^0 + 2 \cdot 10^{-1} + 5 \cdot 10^{-2}.$$

При изображении чисел в десятичной системе счисления приходится оперировать с 10 различными цифрами: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9. В двоичной системе числа представляются в виде суммы целых степеней числа 2. При этом достаточно иметь только две цифры: 0 и 1. Например, можно записать:

$$12,25 = 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 0 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2},$$

откуда двоичное представление числа 12,25 получаем в виде 1100,01. Для иллюстрации приведем двоичную запись нескольких начальных чисел натурального ряда:

(0) = 0	(6) = 110	(12) = 1100
(1) = 1	(7) = 111	(13) = 1101
(2) = 10	(8) = 1000	(14) = 1110
(3) = 11	(9) = 1001	(15) = 1111
(4) = 100	(10) = 1010	(16) = 10000
(5) = 101	(11) = 1011	

Использование в вычислительных машинах двоичной системы счисления вместо десятичной системы имеет целый ряд серьезных преимуществ. Одно из них состоит в том, что применение двоичной системы дает значительную экономию в количестве оборудования. Чтобы понять, как получается эта экономия, представим себе, что мы хотим построить счеты, на которых можно было бы оперировать с целыми числами от 0 до 999. Если бы счеты строились по десятичной системе, то нам пришлось бы иметь три разряда; для каждого разряда потребовалось бы по 10 костяшек, а всего костяшек нужно было бы 30. При использовании двоичной системы пришлось бы иметь 10 разрядов (потому что  $2^{10} = 1024 > 999$ , а  $2^9 = 512 < 999$ ), но для каждого разряда потребовалось бы всего по две костяшки, и общее количество костяшек равнялось бы 20, т. е. в 1,5 раза меньше, чем при использовании десятичной системы.

Другое преимущество двоичной системы счисления связано с удобством представления двоичных цифр при помощи элементов с двумя возможными состояниями. При использовании двоичной системы счисления двум возможным цифрам (0 и 1) соответствует в любой цепи машины наличие или отсутствие сигнала, а величина сигнала, его длительность и другие

характеристики особой роли не играют. Ясно, что такая система менее чувствительна к внешним помехам, изменению питающих напряжений и другим факторам, чем система с различением сигналов по их величине или по иным каким-нибудь признакам (например, 0 — отсутствие сигнала, 1 — слабый сигнал, 2 — более сильный сигнал, 3 — еще более сильный сигнал и т. д., 9 — самый сильный сигнал).

Наконец, в двоичной системе счисления очень просты правила арифметических действий, которые должны быть осуществлены в машине. Вот как, например, выглядит таблица умножения в двоичной системе:

$$\begin{array}{ll} 0 \times 0 = 0 & 1 \times 0 = 0 \\ 0 \times 1 = 0 & 1 \times 1 = 1 \end{array}$$

С другой стороны, использование в машине двоичной системы счисления создает определенные трудности в том отношении, что все исходные числа приходится переводить из десятичной системы в двоичную, а окончательные результаты — из двоичной системы в десятичную. Эти преобразования иногда производят вручную, но большей частью включают в программу вычислений и выполняют на машине. В гл. III в качестве примера приведена программа, по которой можно производить преобразование чисел из десятичной системы счисления в двоичную.

Кодирование инструкций можно производить сразу с использованием двоичной системы счисления так, чтобы никаких дальнейших преобразований больше не требовалось.

2. Системы представления чисел для ввода и вывода данных. Даже если какие-либо числа мы имеем сразу в двоичной системе счисления, все равно пользоваться их двоичной записью по ряду соображений неудобно. Например, число  $\pi$  в десятичной системе счисления записывается в виде

$$\pi = (3,1415926536\dots)_{10},$$

а в двоичной записи при той же примерно точности оно имеет форму:

$$\pi = (11,00100100001111101101010100010001001\dots)_2.$$

Двоичная запись получается более длинной и очень однообразной. Числа, представленные в двоичной системе, трудно читать, записывать и сверять, что может привести к ряду ошибок при подготовке задачи.

Поэтому наряду с двоичной и десятичной системами счисления во входных и выходных устройствах М-2 используются также *четверичная* и *шестнадцатеричная* системы счисления. В четверичной системе числа представляются в виде суммы целых степеней числа 4, в шестнадцатеричной — числа 16. Четверичная система оперирует с четырьмя цифрами: 0, 1, 2, 3. В шестнадцатеричной системе количество различных цифр 16 — от 0 до 15; при этом для обозначения первых десяти цифр используются те же знаки, что и для десятичных цифр (0, 1, 2, ..., 9), а остальные шесть цифр условно обозначаются начальными буквами латинского алфавита ( $a = 10$ ;  $b = 11$ ;  $c = 12$ ;  $d = 13$ ;  $e = 14$ ;  $f = 15$ ).

Четверичная и шестнадцатеричная системы привлекательны тем, что они связаны с двоичной системой счисления очень простыми правилами. Сравним для примера приведенную выше двоичную запись числа  $\pi$  с его четверичной записью:

$$\pi = (3,021003331222202021\dots)_4.$$

Легко видеть, что для перехода от четверичной формы числа к двоичной достаточно каждую четверичную цифру записать в виде 2-разрядного двоичного числа [ $(0)_4 = (00)_2$ ;  $(1)_4 = (01)_2$ ;  $(2)_4 = (10)_2$ ;  $(3)_4 = (11)_2$ ] и эти пары двоичных разрядов расположить одну около другой в том порядке, как были расположены четверичные цифры числа. Точно так же для перехода от шестнадцатеричной записи числа к двоичной нужно каждую шестнадцатеричную цифру представить 4-разрядным двоичным числом:

$$(0)_{16} = (0000)_2; (1)_{16} = (0001)_2; (2)_{16} = (0010)_2; \dots; (9)_{16} = (1001)_2; (a)_{16} = (1010)_2; \dots; (f)_{16} = (1111)_2.$$

Столь же легко перейти от двоичной системы к четверичной или шестнадцатеричной. Вот как, например, выглядит число  $\pi$  в шестнадцатеричной системе:

$$\pi = (3,243f6a889\dots)_{16}.$$

Каждая шестнадцатеричная цифра соответствует четверке двоичных разрядов (четверки нужно отсчитывать влево и вправо от запятой).

Переход от четверичной или шестнадцатеричной записи числа к его двоичной форме и переход от двоичной записи к четверичной или шестнадцатеричной настолько просты, что они выполняются непосредственно входными и выходными устройствами машины, без участия других ее блоков. Эти же устройства выполняют переход от десятичной записи к так называемой *бинарно-кодированной* записи, и наоборот.

Выше говорилось уже, что машина может сама по специальным подпрограммам производить перевод чисел из десятичной системы счисления в двоичную. Но десятичное число невозможно непосредственно ввести в машину, потому что каждый из элементов, имеющихся в запоминающих устройствах и арифметическом узле, обладает всего двумя, а не десятью возможными состояниями. В связи с этим и применяется бинарно-кодированная форма десятичных чисел — такая форма, в которой каждая десятичная цифра записывается в виде 4-разрядного двоичного числа ( $(0)_{10} = 0000$ ;  $(1)_{10} = 0001$ ;  $(2)_{10} = 0010$ ; ...;  $(8)_{10} = 1000$ ;  $(9)_{10} = 1001$ ). Вот как, например, выглядит число  $\pi$  в бинарно-кодированной записи:

$$\pi = 0011,0001\ 0100\ 0001\ 0101\ 1001\ 0010011001010011\ 0110\dots$$

Десятичное число оказывается выраженным в виде последовательности нулей и единиц; в такой форме входные устройства уже могут передать его внутренним запоминающим устройствам машины. И все же, как легко видеть, такая запись числа еще отличается от его двоичной записи; для перехода от бинарно-кодированной десятичной формы к чисто двоичной машина должна выполнить подпрограмму преобразования.

Точно так же, по специальной подпрограмме, машина может перевести какое-либо число из двоичной системы в бинарно-кодированную десятичную форму, а затем выходное устройство отпечатает его в десятичной системе.

Преобразования десятичных чисел из чисто десятичной системы в бинарно-кодированную форму и из бинарно-кодированной формы в чисто десятичную производятся входными и выходными устройствами по тем же правилам, что и переходы от шестнадцатеричной системы к двоичной и наоборот. Разница состоит лишь в том, что шестнадцатеричная

система использует все 16 комбинаций, которые возможны в четверке двоичных разрядов (от 0000 до 1111), а десятичная — только первые 10 из них (от 0000 до 1001).

3. П о л о ж е н и е запятой. Каждое число в машине представляет собой группу из определенного количества двоичных разрядов.

Указание положения запятой может производиться двояко:

либо можно заранее условиться о положении запятой (например, можно договориться, что запятая находится перед старшим разрядом числа; тогда окажется, что все числа по абсолютной величине меньше единицы);

либо можно в каждом числе выделять несколько специальных разрядов, которые в условной форме будут содержать указание о положении запятой.

В первом случае мы получим представление чисел «с фиксированной запятой», во втором — «с плавающей запятой».

При использовании чисел с фиксированной запятой выгодно располагать запятую именно перед первым (старшим) разрядом. Это связано с тем, что перемножение двух чисел, меньших единицы, дает всегда число, меньшее единицы; таким образом, при указанном расположении запятой умножение никогда не будет приводить к выходу результата за пределы диапазона чисел, с которыми оперирует машина. Все разряды числа с фиксированной запятой служат при этом для изображения дробной части числа.

При изображении чисел в системе с плавающей запятой поступают следующим образом. Любое число  $\alpha$ , если оно не равно нулю, может быть представлено в виде

$$\alpha = 2^p \cdot A,$$

где  $\frac{1}{2} \leq A < 1$ ,  $p$  — целое число. Например, число 58, которое

в двоичной системе записывается как 111010, может быть представлено в виде:

$$(58)_{10} = 2^6 \cdot 0,111010 \quad (p = 6; A = \frac{58}{64});$$

а число 0,15625 (или  $\frac{5}{32}$ ), двоичная запись которого есть 0,00101, представляется в виде:

$$(0,15625)_{10} = 2^{-2} \cdot 0,101 \quad (p = -2; A = \frac{5}{8})$$

и т. д. Такая форма записи чисел называется *нормальной*.

Как мы уже говорили, при изображении чисел в системе с плавающей запятой часть разрядов числа используется специально для указания положения запятой. В эту группу разрядов помещается величина  $p$ , которая называется *порядком* числа. Остальные разряды служат для записи величины  $A$ , которая называется *мантиссой* числа. В машине, конечно, величина порядка  $p$ , как и величина мантиссы  $A$ , представляются в двоичной системе счисления.

Порядок  $p$  фактически указывает, на сколько двоичных разрядов следует перенести запятую в мантиссе  $A$ , чтобы получить обычную двоичную запись числа. При этом знак порядка показывает, в какую сторону должна передвигаться запятая: влево или вправо.

При выполнении операций над числами с плавающей запятой действия над порядками и мантиссами приходится производить по разным правилам: умножение двух чисел с плавающей запятой сводится к сложению порядков и перемножению мантисс, деление — к вычитанию порядков и делению мантисс и т. д. Кроме того, в конце каждой такой операции может потребоваться приведение результата к нормальной форме — *нормализация*.

\* \* \*

Обычно вычислительные машины строились либо для чисел с фиксированной запятой, либо для чисел с плавающей запятой, но всегда для какого-нибудь одного вида чисел. И тот и другой тип машины имеет серьезные преимущества.

Преимуществом плавающей запятой является весьма широкий диапазон допустимых чисел, в связи с чем при постановке задачи большей частью не возникает затруднений в выборе масштабов для всех входящих в нее величин. Предварительный расчет масштабов при использовании машины с фиксированной запятой часто является весьма кропотливой и трудоемкой работой: масштабы должны быть выбраны так, чтобы все исходные числа, промежуточные и окончательные результаты вычислений были меньше единицы.

С другой стороны, применение фиксированной запятой позволяет получить при одинаковом количестве разрядов более высокую точность вычислений, чем при плавающей запятой, так как в числах с плавающей запятой часть разрядов занята порядками.

Применение фиксированной запятой выгодно также тем, что при этом все разряды арифметического узла оказываются полностью идентичными по своей схеме (потому что все они служат для выполнения операций над дробными частями чисел). Кроме чисто технических преимуществ, такая идентичность позволяет широко пользоваться различными искусственными приемами при решении особо сложных задач. Можно, например, используя специальные подпрограммы для выполнения каждого из арифметических действий, рассматривать половину разрядов любого числа как разряды порядка, а другую половину как разряды мантиссы; при этом за счет снижения точности мы получим огромный диапазон возможных чисел. В других задачах, где не требуется ни большой точности вычислений, ни широкого диапазона чисел, но зато необходим очень большой объем запоминающих устройств, можно записывать по несколько малоразрядных чисел в одну ячейку запоминающего устройства. Введение таких искусственных приемов труднее осуществить на машинах с плавающей запятой, которые оперируют с большим, но раз навсегда заданным диапазоном чисел и обеспечивают всегда одинаковую точность вычислений.

Ввиду этих и других соображений как в пользу применения плавающей запятой, так и в пользу применения фиксированной запятой, в конструкции М-2 предусмотрена *возможность работы с обоими видами чисел*.

4. Р а с п р е д е л е н и е разрядов. Каждое число в машине М-2 изображается 34 двоичными разрядами.

В представлении чисел с фиксированной запятой 33 двоичных разряда отводятся для записи дробной части числа, 34-й разряд является разрядом алгебраического знака (цифра 1 в нем соответствует знаку «+», цифра 0 — знаку «—»). Если цифры 1-го– 34-го разрядов числа обозначить соответственно  $a_1, a_2, \dots, a_{34}$  ( $a_i = 0; 1$ ), то число с фиксированной запятой  $A$  выражается в виде

$$A = -(-1)^{a_{34}} \sum_{i=1}^{33} 2^{-i} \cdot a_i.$$

Наибольшее по абсолютной величине число с фиксированной запятой есть  $1 - 2^{-33}$  ( $a_1 = a_2 = \dots = a_{33} = 1$ ), наименьшее, не равное нулю число есть  $2^{-33}$  ( $a_1 = a_2 = \dots = a_{32} = 0; a_{33} = 1$ ).

В изображении нуля с фиксированной запятой ( $a_1 = a_2 = \dots = a_{33} = 0$ ) знак безразличен.

Операции над 33-разрядными двоичными числами по точности примерно соответствуют операциям над 10-разрядными десятичными числами.

Для чисел с плавающей запятой 1-й – 6-й разряды служат для представления порядка, 7-й – 34-й — для представления мантиссы.

В шести двоичных разрядах порядка может быть записано любое из целых чисел от 0 до 63. Условно полагается, что число  $a$ , содержащееся в этих разрядах, равно не порядку  $p$ , а величине

$$a = p + 32.$$

Эта величина называется *условным порядком числа*.

Если условные порядки чисел, с которыми может оперировать машина, заключены в пределах  $0 \leq a \leq 63$ , то диапазон настоящих порядков оказывается  $-32 \leq p \leq 31$ .

В действительности условный порядок  $a = 0$  (соответственно  $p = -32$ ) приписывается только числу нуль, изображение которого совпадает с изображением нуля с фиксированной запятой; для всех отличных от нуля чисел с плавающей запятой условный порядок должен быть заключен в пределах  $1 \leq a \leq 63$ , откуда  $-31 \leq p \leq 31$ .

Из 28 разрядов мантиссы 7-й разряд является разрядом целых и содержит всегда цифру 0, 8-й разряд является разрядом  $2^{-1}$  и содержит для всех чисел, кроме нуля, цифру 1 (напомним, что мантисса  $A$  числа с плавающей запятой заключена в

пределах  $\frac{1}{2} \leq |A| < 1$ ), 9-й разряд является разрядом  $2^{-2}$ , 10-й —  $2^{-3}$  и т. д. до 33-го разряда, 34-й разряд является разрядом

алгебраического знака. Таким образом, обозначая цифры 1-го - 33-го разрядов числа с плавающей запятой через  $a_1, a_2, \dots, a_{33}$ , найдем, что

$$\alpha = -(-1)^{a_{34}} \cdot 2^{\sum_{i=1}^6 2^{6-i} a_i - 32} \cdot \left( \sum_{i=7}^{33} 2^{7-i} \cdot a_i \right); \dots a_7 = 0; \dots a_8 = 1.$$

Единственное число при операциях с плавающей запятой, у которого в 8-м разряде стоит цифра 0, есть число нуль (как уже говорилось, в изображении нуля  $a_1 = a_2 = \dots = a_{33} = 0$ ).

Максимальное по абсолютной величине число с плавающей запятой равно  $2^{31}(1 - 2^{-26}) \approx 2 \cdot 10^9$  ( $a_1 = a_2 = \dots = a_6 = a_8 = \dots = a_{33} = 1; a_7 = 0$ ); минимальное, не равное нулю число — это  $2^{-32} \approx 2,5 \cdot 10^{-10}$  ( $a_1 = a_2 = \dots = a_5 = a_7 = a_9 = a_{10} = \dots = a_{33} = 0, a_6 = 1, a_8 = 1$ ). Точность вычислений соответствует примерно восьми десятичным знакам.

\*   \*  
\*

Рассматривая содержимое разрядов порядка, в которых записывается условный порядок  $a = p + 32$ , можно было бы полагать, что старший разряд является разрядом алгебраического знака порядка  $p$ . Действительно, если  $p \geq 0$ , то  $a \geq 32$ , и старший разряд (с весом  $2^5 = 32$ ) содержит цифру 1, если  $p < 0$ , то  $a < 32$ , и старший разряд содержит цифру 0. Остальные пять разрядов при  $p \geq 0$  содержат величину  $|p|$ , а при  $p < 0$  величину  $32 - |p|$ . Таким образом, пользуясь терминологией, принятой в некоторых руководствах по электронным вычислительным машинам, можно было бы утверждать, что разряды порядка чисел с плавающей запятой содержат алгебраический знак и абсолютную величину порядка  $p$ , причем последняя выражена прямым кодом для положительных порядков и дополнительным кодом — для отрицательных.

Абсолютные величины чисел с фиксированной запятой и мантисс чисел с плавающей запятой выражаются в М-2 всегда прямыми кодами.

\*   \*  
\*

Числа с плавающей и с фиксированной запятой хранятся в машине М-2 в одних и тех же запоминающих устройствах и по внешнему виду могут ничем не отличаться друг от друга. При выполнении каждой из инструкций арифметический узел получает от программного датчика указания о том, каким образом следует оперировать с парой поступивших в него чисел, рассматривая их как числа с плавающей запятой или как числа с фиксированной запятой. Эти указания даются в соответствии со сведениями, указанными в программе решения данной задачи. Результат операции арифметический узел выдает всегда в том же виде, в каком были получены исходные для данной операции числа. Арифметический узел не может, конечно, произвести операцию над такой парой чисел, в которой одно является числом с плавающей запятой, а другое — с фиксированной.

Распределение разрядов числа иллюстрируется таблицей 1 (вклейка). В этой таблице приведено несколько примеров записи чисел с фиксированной и с плавающей запятой. Из примеров, в частности, ясно, что одно и то же число, будучи записано с фиксированной и с плавающей запятой, имеет совершенно различный вид; с другой стороны, изображение какого-либо числа с фиксированной запятой может случайно совпадать с изображением совсем другого числа с плавающей запятой.

## ГЛАВА II ОСНОВНЫЕ УЗЛЫ МАШИНЫ

Как указывалось в § 1 гл. I, вычислительная машина М-2 имеет следующие основные узлы: арифметический узел, внутренние и внешние запоминающие устройства, программный датчик, входные и выходные устройства.

### § 1. Арифметический узел

Арифметический узел (*АУ*) предназначен для производства операций над числами. В нем выполняются сложение, вычитание, умножение, деление, а также некоторые логические операции. Кроме того, *АУ* выполняет еще ряд вспомогательных действий, о которых мы расскажем ниже.

Каждая двоичная цифра в арифметическом узле изображается состоянием *триггера*. Триггер — это ламповая схема, имеющая два устойчивых состояния. Одно из этих состояний соответствует цифре 0, другое — цифре 1. Подробнее триггер будет описан в гл. V. Цепочка из триггеров, которая служит для изображения одного числа, называется *регистром*. Регистр может иметь дополнительные устройства для выполнения сложения чисел, сдвига и других элементарных операций.

В *АУ* имеются три основных регистра, обозначаемых буквами *A*, *B* и *C*, и вспомогательный регистр *E* (рис. II. 1).

При сложении и вычитании участвующие в операции числа помещаются в регистры *B* и *C*, результат получается в регистре *B*. При умножении сомножители помещаются в регистры *A* и *C*, а в регистре *B* образуются частичные суммы и произведение. При выполнении деления делимое помещается в регистр *B*, делитель — в регистр *C*, а в регистре *A* образуется частное.

Все числа принимаются из запоминающих устройств в регистр *A* и затем передаются в другие регистры *АУ*. Запись результата операции в запоминающее устройство также производится из регистра *A*. Таким образом, регистр *A* служит связующим звеном между внутренними запоминающими устройствами и арифметическим узлом. Этот же регистр служит для связи внутренних запоминающих устройств с внешним запоминающим устройством и с устройствами ввода и вывода.

Каждый из регистров состоит из 33 триггеров, занумерованных от 1 до 33. Регистры *B* и *E* имеют дополнительные

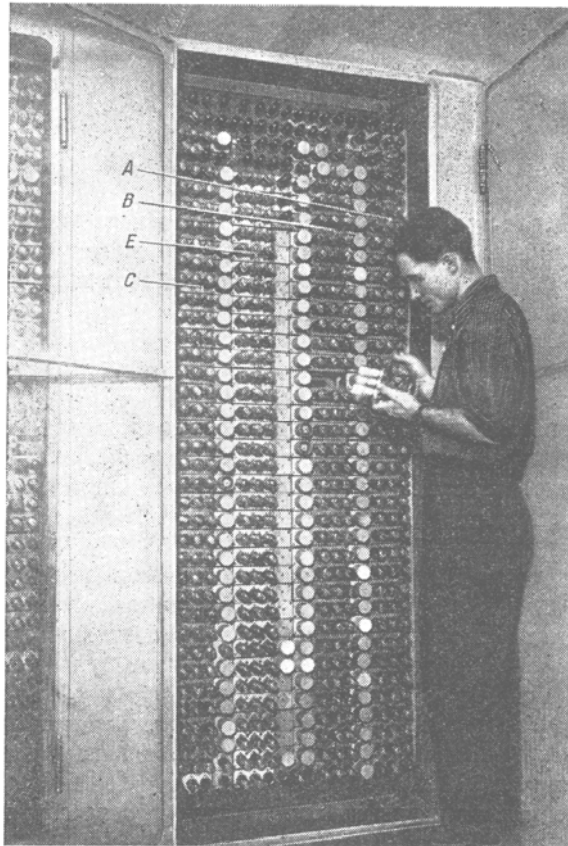


Рис. II. 1. Общий вид арифметического узла.

триггеры  $B_0$  и  $E_0$ , назначение которых будет описано в гл. IV. В *АУ* находятся также два триггера, изображающих знаки чисел, принятых в регистры *A*, *B*, *C*. Один из таких триггеров относится к регистру *C*, другой — общий для регистров *A* и *B*.

В зависимости от того, в какой системе ведется счет (с плавающей или с фиксированной запятой), работа регистров *АУ* организуется различным образом. При действиях с фиксированной запятой регистры работают как единое целое и каждый триггер регистра соответствует определенному разряду числа. В этом случае триггер № 1 регистра представляет собой старший двоичный разряд числа (см. гл. I, § 3, п. 4).

Если выполняются действия с плавающей запятой, то регистры делятся на две части: в триггерах с № 1 по 6 устанавливается порядок числа, а в триггерах с № 7 по 33 — мантисса числа. В этом случае триггер № 1 регистра определяет знак порядка, а триггер № 7 является старшим разрядом мантиссы.

Триггеры знака в первом случае изображают знаки чисел, а во втором — знаки мантиссы.

Арифметический узел — полностью параллельного типа: прием чисел из запоминающих устройств, передача их из одного регистра в другой и суммирование ведутся одновременно по всем разрядам.

## § 2. Запоминающие устройства

Внутренние запоминающие устройства предназначены для хранения исходных данных, инструкций, закодированных в цифровой форме, промежуточных и окончательных результатов. Внутренних запоминающих устройств в машине два: электростатическое и магнитное. Оба запоминающих устройства параллельного типа — запись и чтение ведутся одновременно по всем, разрядам.

В *электростатическом* запоминающем устройстве (ЭЛ) каждая двоичная цифра запоминаемого числа представляется в виде электрического заряда большей или меньшей величины, расположенного на определенном участке диэлектрического экрана электроннолучевой трубки.

Количество трубок равно количеству разрядов числа (34). На экране одной трубки хранятся значения одного разряда всех запоминаемых чисел. Всего на экране электроннолучевой трубки размещается 512 элементов, заряды на которых не зависят друг от друга. Таким образом, в электростатическом запоминающем устройстве может храниться одновременно 512 чисел или инструкций. Каждому элементу на экране присвоен определенный адрес, причем для данного запоминающего устройства, используются адреса от № 512 до 1023. Выбор того или иного элемента на экране производится изменением положения практически безынерционного электронного луча; это обстоятельство делает электростатическое запоминающее устройство наиболее быстродействующим из осуществленных к 1952 г. запоминающих устройств. При работе с электростатическим запоминающим устройством вычислительная машина М-2 может делать в среднем до 2000 операций в секунду.

Нужно отметить, что материал экрана не представляет собой совершенный диэлектрик и заряд на нем постепенно растекается. Для того чтобы сохранить заряд в данном месте, применяется регенерация информации, благодаря которой заряды все время подновляются. При выключении электростатического запоминающего устройства информация в нем теряется.

В *магнитном* запоминающем устройстве (МП) каждая цифра запоминаемого числа представляется в виде миниатюрного магнетика одного или другого направления, получающегося при намагничивании участка поверхности вращающегося барабана.

Регенерация информации в магнитном запоминающем устройстве не нужна; записанные в нем числа сохраняются даже после выключения питания.

Барабан представляет собой дюралюминиевый цилиндр с ферромагнитным покрытием. Это запоминающее устройство, так же как и электростатическое запоминающее устройство, — параллельного типа. Все цифры одного числа и его знак размещаются по одной образующей барабана; они читаются или записываются одновременно. По окружности барабана размещается 512 записанных сигналов, представляющих значения одного разряда всех чисел. Таким образом, в магнитном запоминающем устройстве может одновременно храниться 512 чисел. Каждой образующей, на которой размещено число, присвоен определенный адрес. В машине для магнитного запоминающего устройства используются адреса от № 0 до 511. Чтобы выбрать какое-либо число из магнитного запоминающего устройства, необходимо, чтобы нужная образующая барабана встала против устройств для чтения-записи. Выбор чисел из магнитного запоминающего устройства может производиться в произвольном порядке, но при этом для каждого обращения к запоминающему устройству нужно выждать время, равное в худшем случае продолжительности одного оборота, а в среднем — половине этой величины. Поэтому при таком использовании магнитного запоминающего устройства скорость производства операций уменьшается до 25 операций в секунду. Повышения скорости работы можно добиться, используя особое размещение адресов на окружности барабана и рациональное программирование, о чем будет сказано в гл. III.

При записи в ячейки внутренних запоминающих устройств новых чисел автоматически производится стирание ранее хранившейся там информации.

Внешнее запоминающее устройство (МЛ), использующее магнитную ленту, построено на базе обычного магнитофона МАГ-8. Оно предназначено, как и внутренние запоминающие устройства, для хранения чисел и инструкций, закодированных в цифровой форме. Режим работы его, однако,

отличается от режима работы внутренних запоминающих устройств. Внешнее запоминающее устройство нельзя использовать для оперативной работы АУ.

Информация на магнитной ленте размещается блоками (т. е. группами) от 1 до 512 чисел в блоке.

Специальными операциями, предусмотренными в машине, можно числа или инструкции, расположенные на последовательных адресах электростатического запоминающего устройства, перенести на магнитную ленту. Соответственно и с магнитной ленты любой блок чисел можно перенести на последовательные адреса в электростатическое запоминающее устройство. Блоки чисел располагаются на магнитной ленте друг за другом, каждый новый выводимый блок располагается после ранее выведенных; записывать числа на уже занятые места нельзя. Время, необходимое на поиск какого-либо блока на ленте, определяется длиной используемого участка ленты и скоростью ее движения. Скорость движения ленты 400 мм/сек, полная длина ленты в ролоне 600 м. На ленте может быть размещено до 50 000 чисел.

## § 3. Программный датчик

Программный датчик (ПД) (рис. II.3) предназначен для автоматического управления выполнением операций. Программный датчик выбирает из внутреннего запоминающего устройства в нужном порядке инструкции, закодированные в виде чисел, расшифровывает их и, в соответствии с имеющимися в них указаниями, выбирает необходимые числа, производит над этими числами те или иные действия и записывает результаты этих действий в указанные ячейки внутреннего запоминающего устройства; когда это предусмотрено программой, ПД выводит полученные результаты на печать или на магнитную ленту; пополняет содержимое внутренних запоминающих устройств через входные устройства или с магнитных лент; производит передачу чисел из одного запоминающего устройства в другое и останавливает работу в конце вычислений. Основными управляющими блоками программного датчика являются *распределитель импульсов (РИ)* и

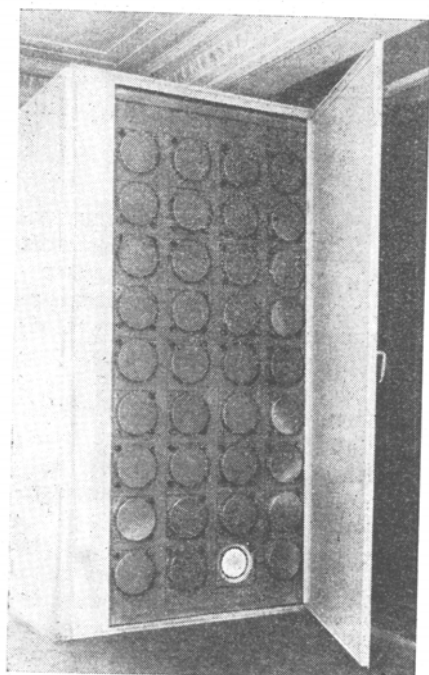


Рис. II. 2. Общий вид шкафа электростатического запоминающего устройства.

блок выбора операции (ВО). Распределитель импульсов организует цикл работы машины. Из этого блока в порядке, определяемом выполняемой операцией, выходят команды, включающие в работу другие блоки программного датчика и различные узлы машины. На время работы узла, на который была подана команда, действие *ПИ* приостанавливается и возобновляется после получения ответа об окончании работы блока. Блок выбора операций в соответствии с полученной инструкцией подает в распределитель импульсов управляющие напряжения, которые определяют, на какие блоки машины и в каком порядке должен выдавать *ПИ* команды.

Для управления выполнением арифметических операций, происходящих в *АУ*, в программном датчике имеется блок арифметических действий (*АД*). Этот блок, в соответствии с подаваемыми из *ВО* управляющими напряжениями и в зависимости от чисел, имеющих в *АУ*, выдает в *АУ* последовательность импульсов и управляющих напряжений, которые совершают там определенный ряд элементарных операций суммирования, сдвигов и т. д., результатом которых является выполнение определенного арифметического действия над стоящими в *АУ* числами (сложения, вычитания, умножения и т. д.). Для организации выборки чисел и инструкций в программном датчике имеется блок регистров программы (*РП*), в который входят два регистра — пусковой (*ПР*) и селекционный (*СР*). В пусковом регистре перед пуском машины помещается адрес первой инструкции программы; по выполнении инструкции к адресу, помещенному в *ПР*, добавляется 1, и таким образом выполняется одна инструкция за другой. В машине предусмотрено не только выполнение последовательно записанных инструкций, но также и переход к инструкции, расположенной по произвольному адресу. В этом случае при выполнении определенных операций (о них речь пойдет в гл. III) в пусковом регистре устанавливается необходимый адрес, взятый из инструкции. Селекционный регистр служит для выборки чисел и инструкций из запоминающих устройств. В нем устанавливается адрес, по которому должно быть выбрано число или инструкция. Оба регистра (*СР* и *ПР*)—10-разрядные и, следовательно, в них могут быть установлены адреса от № 0 до 1023.

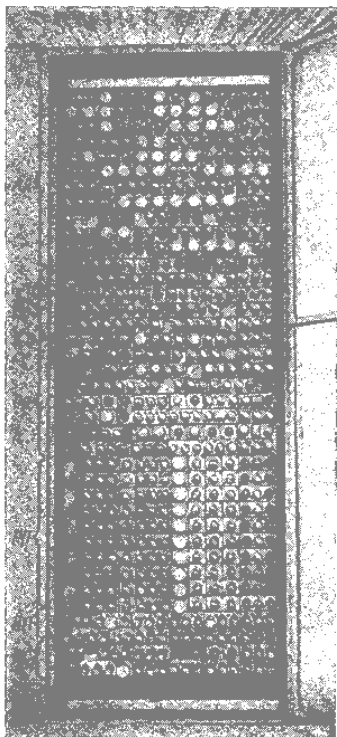


Рис. II. 3. Программный датчик.

Так как вычислительная машина *М-2* имеет два запоминающих устройства, построенных на различных принципах, то в программном датчике имеется блок выбора памяти (*ВП*), который в соответствии с адресом, установленным в селекционном регистре, посылает команды «запись» или «чтение» в электростатическое или магнитное запоминающее устройство.

В программном датчике имеется тактирующий генератор (*ТГ*), который находится в блоке *ПИ* и дает две последовательности импульсов (отрицательных и положительных) с частотой следования 80 кГц и длительностью 1,2 мксек. От тактирующих импульсов работают все узлы машины, за исключением магнитного запоминающего устройства (в котором используются специально формируемые маркерные импульсы) и выходного устройства. Для того чтобы синхронизировать работу магнитного запоминающего устройства и выходного устройства с работой программного датчика, в последнем предусмотрен блок пуска и синхронизации (*ПС*). Кроме синхронизации импульсов ответа о чтении или записи, поступающих от магнитного запоминающего устройства, и импульсов окончания печати, *ПС* синхронизирует пусковой импульс и импульс ручной остановки, которые могут быть поданы в любой момент времени.

Для контроля машины в программном датчике предусмотрена возможность осуществления полуавтоматической (шаговой) работы.

#### § 4. Устройства ввода и вывода

Входные устройства предназначены для первоначального заполнения внутренних запоминающих устройств числами и инструкциями и для пополнения содержимого запоминающих устройств в процессе работы.

В машине имеется два входных устройства: фотоэлектрическое и электромеханическое. Как фотоэлектрическое, так и электромеханическое входные устройства считывают информацию с бумажной перфоленты (рис. II.4). Каждый ряд пробитых на перфоленте отверстий означает либо цифру в двоичной, четверичной или шестнадцатеричной системах, либо вспомогательную комбинацию, указывающую на окончание адреса числа или окончание самого числа. Используется обычная телеграфная бумажная лента на пять дорожек (шестая дорожка ведущая). Комбинация на пяти дорожках, относящаяся к одной цифре, прочитывается либо ощупывающим механизмом в электромеханическом устройстве ввода, либо световым лучом в фотоэлектрическом устройстве и передается в регистр ввода, состоящий из пяти триггеров.

После установки комбинации в регистре ввода она вдвигается из него в регистр *А* арифметического узла и затем на ее место передается с перфоленты следующая комбинация. Так цифра за цифрой информация с транзиттеров передается через регистр ввода в регистр *А*. В конце числа следует комбинация, появление которой в регистре ввода вызывает запись числа в запоминающее устройство. Ввод информации может быть двух видов: во-первых, ввод по адресу, набиваемому перед числом на перфоленте, и, во-вторых, запрограммированный ввод, когда число вводится при помощи специальной инструкции, находящейся в запоминающем устройстве, по адресу, указанному в этой инструкции.



Рис. II. 4. Перфолента.  
На перфоленте пробиты число +354,2367 и инструкция  
2 33 2 35 3 55 4, вводимая по адресу 0 4e.

Скорости работ устройств весьма различны: электромеханическое устройство передает в машину одно число за 2 сек, тогда как фотоэлектрическое — примерно за 0,03 сек.

В машине имеется также вспомогательное клавишное устройство ввода, при помощи которого с пульта можно ввести в машину цифру за цифрой любое число или инструкцию.

Выходное устройство предназначено для печатания окончательных результатов вычислений. В качестве выходного устройства используется рулонный телеграфный аппарат — телетайп.

Выходные данные печатаются в виде таблиц 8-значных чисел в десятичной или шестнадцатеричной системах и могут одновременно наноситься на перфоленты, с которых их можно снова, вводить в машину. Скорость печатания — одно число за 2,5 сек. На машине предусмотрена возможность подключения еще одного выходного устройства. Вывод на печать производится в машине специальной инструкцией, содержащей адрес ячейки запоминающего устройства, откуда нужно подать число на печать.

## ГЛАВА III СИСТЕМА ПРОГРАММИРОВАНИЯ

### § 1. Программа и инструкции

Как известно, цифровые вычислительные машины предназначаются для получения решения математических задач в численном виде. Для каждой такой задачи подбирается соответствующий алгоритм, задающий порядок операций, производимых над исходными данными и промежуточными результатами.

Допустим, что нам необходимо получить решение задачи, представленной следующим алгоритмом;

$$x = a[b + c : (d - e)]$$

В развернутом виде программа получения результата, по которой работает вычислитель, будет такова:

- 1) вычесть  $d - e = r_1$ ;
- 2) разделить  $c : r_1 = r_2$ ;
- 3) сложить  $b + r_2 = r_3$ ;
- 4) умножить  $a \cdot r_3 = x$ .

Здесь через  $r_1, r_2, r_3$  обозначены промежуточные результаты. Такая же программа задается и для вычислительной машины. Эта задаваемая машине программа состоит из последовательности инструкций (приказов) и определяет вид и порядок производимых над числами операций. Выполнение одной инструкции соответствует выполнению одной операции (сложение, умножение и т. д.).

При выполнении каждой инструкции мы имеем дело с тремя числами (два, над которыми производится операция, и третье число — результат) и с указанием вида операции. Вспомним, что числа в вычислительной машине хранятся в ячейках запоминающих устройств и каждая ячейка имеет присвоенный ей номер (адрес). Исходя из этого, инструкция для М-2 содержит три адреса чисел и код операции. Инструкции кодируются в цифровой форме и помещаются наряду с числами в запоминающих устройствах машины. Трехадресная система инструкций выбрана как наилучшим образом отвечающая логике выполнения арифметических операций. Этим достигается большее удобство при программировании.

Поскольку запоминающие устройства содержат 1024 ячейки, адрес может быть представлен 10-разрядным двоичным числом. Для сокращения записи каждый адрес записывается в смешанной четверично-шестнадцатеричной системе в виде трехзначного числа, причем значение первых двух двоичных разрядов записывается в виде четверичной цифры, а последующих восьми — двумя шестнадцатеричными цифрами. Чтобы лучше отличать четверичную систему при набивке инструкций на перфоленту, четверичные цифры обычно отделяют от шестнадцатеричных. В этой записи магнитному запоминающему устройству соответствуют адреса от 0 00 до 1 ff, электростатическому — от 2 00 до 3 ff. В ячейке запоминающего устройства

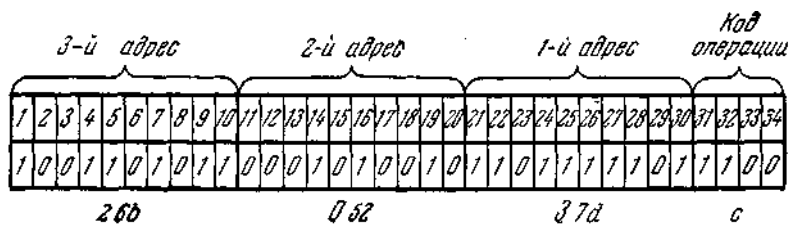


Рис. III. 1. Пример записи инструкции.

или в регистрах АУ в разрядах с 1-го по 30-й располагаются три адреса инструкции, а в разрядах с 31-го по 34-й записывается код операции. При записи на ленте код операции обозначается одной шестнадцатеричной цифрой. На рисунке III. 1 показаны размещение адресов и кода операции в разрядах ячейки и вид записи инструкции на бумаге.

Для большинства операций инструкция содержит следующие указания:

- 1) в какой ячейке внутреннего запоминающего устройства найти одно из чисел (1-й адрес или «адрес С»);
- 2) в какой ячейке внутреннего запоминающего устройства найти другое число (2-й адрес или «адрес В»);
- 3) какое действие произвести над этими числами (сложение, умножение и т. д.);
- 4) в какую ячейку внутреннего запоминающего устройства записать результат (3-й адрес).

Для ряда операций содержание инструкции видоизменяется. Например, для операции «перенос числа» на месте 1-го адреса указывается адрес, с которого нужно взять число, на месте 2-го адреса — адрес, на который это число нужно перенести, на месте 3-го адреса — адрес следующей инструкции, которую нужно выполнять после окончания переноса числа. В ряде случаев, например при операциях «ввод», «переключение» и др., разряды инструкции, которые обычно отводятся для представления одного из адресов, дают дополнительные указания к коду операций. При выполнении подобных действий код операции не только указывает, какое действие нужно совершить, но также указывает, как



расшифровать адреса инструкций.

## § 2. Операции, выполняемые машиной М-2

В табл. 2 приведен полный список операций, выполняемых машиной. В этой таблице показано содержание инструкции для соответствующих операций, даны условное обозначение кода операции и полное время, необходимое для выполнения каждой операции, включающее время на выборку чисел и запись результата в электростатическое запоминающее устройство.

Всего М-2 выполняет 30 различных операций. Такое количество операций осуществляется в машине за счет ввода в адреса, неиспользуемые при некоторых операциях, шифров, дополняющих код операции, который может дать всего лишь 16 комбинаций. Машина может выполнять следующие операции: шесть арифметических операций (два вида сложения, два — вычитания, умножение и деление), два вида сравнения (алгебраическое сравнение и сравнение по модулю), семь операций переключения, перенос числа, изменение знака числа, логическое умножение двух чисел, четыре операции ввода информации, три операции вывода информации, четыре операции перемотки магнитной ленты внешнего запоминающего устройства и операцию «стоп».

Поясним прежде всего роль операции «переключение» (это понадобится нам при рассмотрении арифметических операций). Операция «переключение» — единственная, при выполнении которой машина не имеет дела с числами. При выполнении этой операции в блоке *ВО* программного датчика устанавливаются в определенные состояния некоторые триггеры, которые предписывают тот или иной режим выполнения последующих арифметических операций. Инструкция операции переключения имеет код операции *0*, первый адрес ее является адресом следующей выполняемой вслед за переключением инструкции, во втором адресе записывается шифр, определяющий, какой вид переключения необходимо выполнить, третий адрес не используется. В зависимости от шифра, расположенного во втором адресе, могут выполняться следующие виды переключения:

- 1) переключение с плавающей запятой на фиксированную (*П—Ф*);
- 2) переключение с фиксированной запятой на плавающую (*Ф—П*);
- 3) переключение с нормальной точности на двойную (*Н—Д*);
- 4) переключение с двойной точности на нормальную (*Д—Н*);
- 5) переключение на фиксированную запятую и одновременно на нормальную точность (*П—Ф, Д—Н*);
- 6) переключение на фиксированную запятую и одновременно на двойную точность (*П—Ф, Н—Д*);

Таблица 2

Операции, выполняемые М-2

№ п/п	Наименование операции	Содержание инструкции				Время выполнения операции с ЭП, мксек	Примечание
		3-й адрес	2-й адрес (В)	1-й адрес (С)	код операции		
1	Передача управления	не используется	0 00	адрес следующей инструкции	0	87,5—100	
2	Переключение на плавающую запятую	то же	0 02	то же	0	87,5—100	
3	Переключение на двойную точность	» »	0 04	» »	0	87,5—100	
4	Переключение на фиксированную запятую	» »	0 08	» »	0	87,5—100	
5	Переключение на нормальную точность	» »	0 10	» »	0	87,5—100	
6	Переключение на фиксированную запятую и двойную точность	» »	0 0с	» »	0	87,5—100	
7	Переключение на фиксированную запятую и нормальную точность	» »	0 18	» »	0	87,5—100	
8	Перемотка магнитной ленты вперед на 16 ячеек	адрес следующей инструкции	не используется	0 00	1	3 сек	Во втором адресе может стоять любое число от 2 00 до 3 ef
9	Перемотка магнитной ленты назад на 16 ячеек	то же	то же	0 01	1	3 сек	то же
10	Перемотка магнитной ленты вперед на 1024—b ячеек	» »	b	0 02	1	3 - 17 сек	b не меньше 512', (2 00-3ff)
11	Перемотка магнитной ленты назад на 1024—b ячеек	» »	b	0 03	1	3 - 17 сек	то же
12	Ввод с магнитной ленты 16 чисел	» »	адрес ячейки, куда вводится первое число	0 00	2	3 сек	Во втором адресе может стоять любой адрес от 2 00 до 3 ef

№ п/п	Наименование операции	Содержание инструкции				Время выполнения операции с ЭП, мксек	Примечание
		3-й адрес	2-й адрес (B)	1-й адрес (C)	код операции		
13	Ввод с магнитной ленты произвольного количества чисел от 1 до 512	» »	то же	0 02	2	3 - 17 сек	Во втором адресе может стоять любой адрес от 2 00 до 3 ff
14	Ввод с фототрансмиттера		адрес ячейки, куда вводится число	0 01	2	25 мсек	
15	Ввод с телеграфного трансмиттера	» »	то же	0 03	2	2 сек	
16	Вывод на магнитную ленту 16 ячеек	» »	адрес, начиная с которого выводятся числа	0 00	3	3 сек	Во втором адресе может стоять любой адрес от 2 00 до 3 ef
17	Вывод на магнитную ленту любого числа ячеек от 1 до 512	» »	то же	0 02	3	3~ 17 сек	Во втором адресе может стоять любой адрес от 2 00 до 3 ff
18	Вывод на печать одного числа	» »	адрес выводимого числа	0 03	3	2,5 сек	
19	Перенос числа	адрес следующей инструкции	адрес, куда перенести число	адрес, откуда перенести число	4	200 - 237,5	
я20	Стоп	произволен	произволен	произволен	5		На пульте загораются неоновые лампочки регистров C и B
21	Сравнение алгебраическое	адрес условного перехода, если $B < C$	2-е сравниваемое число (B)	1-е сравниваемое число (C)	6	350 - 412,5	Если $B \geq C$ , то после сравнения выполняется следующая по порядку инструкция
22	Сравнение по модулю	адрес условного перехода, если	то же	то же	7	375 - 412,5	Если $ B  \geq  C $ , то после сравнения выполняется следующая по порядку инструкция
23	Деление	адрес частного	адрес делимого	адрес делителя	8	1650-5- 1700*) 325+1512,5**)	Запятая и точность по предыдущему переключению
24	Умножение	адрес произведения	адрес множимого	адрес множителя	9	787,5 - 1650*) 325 - 1475**).	Запятая и точность по предыдущему переключению
25	Вычитание	адрес разности	адрес уменьшаемого	адрес вычитаемого	a	337,5 - 462,5	Вычитание всегда с фиксированной запятой
26	Сложение	адрес суммы	адрес 2-го слагаемого	адрес 1-го слагаемого	b	337,5 - 462,5	Сложение всегда с фиксированной запятой
27	Вычитание	адрес разности	адрес уменьшаемого	адрес вычитаемого	c	337,5 - 462,5 *) 537,5 - 1387,5**)	Запятая по предыдущему переключению
28	Сложение	адрес суммы	адрес 2-го слагаемого	адрес 1-го слагаемого	d	337,5 - 462,5 *) 537,5 - 1387,5**)	то же
29	Перемена знака	адрес результата	адрес числа, знак которого необходимо согласовать	адрес числа, по которому согласуется знак числа во 2-м адресе	e	300 - 350	
30	Логическое умножение	то же	адрес 2-го сомножителя	адрес 1-го сомножителя	j	275 - 325	

\*) Для операций с фиксированной запятой.

\*\*) Для операций с плавающей запятой.

7) если во втором адресе стоит шифр 0 00, то происходит только передача управления к инструкции, номер которой установлен в первом адресе, без какого-либо переключения.

Таким образом, «переключение» значительно расширяет оперативные возможности машины.

М-2 выполняет все арифметические операции: сложение (код операции  $d$ ), вычитание ( $c$ ), умножение ( $9$ ) и деление ( $8$ ), причем благодаря переключению  $\Pi-\Phi$  и  $\Phi-\Pi$  при выполнении этих операций машина может работать как в системе с фиксированной запятой, так и в системе с плавающей запятой.

Умножение и деление с фиксированной запятой при переключении на двойную точность выполняются с двойным числом разрядов без округления. Нужно помнить, что после выполнения переключения режим работы не меняется до следующего переключения. Если, например, было произведено переключение  $\Phi-\Pi$ , то машина будет считать в системе с плавающей запятой до тех пор, пока не будет выполнено переключение  $\Pi-\Phi$ .

В машине имеются еще две арифметические операции — сложение с кодом операции  $b$  и вычитание с кодом операции  $a$ . Эти операции производятся над числами в системе с фиксированной запятой независимо от предыдущего переключения. Они часто используются для преобразования инструкций.

Все инструкции арифметических операций строятся однотипно: первый и второй адреса являются адресами чисел, участвующих в операции, а третий адрес — адресом ячейки, куда записывается результат. При умножении и делении с двойной точностью для записи результата используются две ячейки. Младшие разряды произведения записываются по третьему адресу инструкции, а старшие разряды — по адресу, на единицу большему, чем третий адрес. При делении по третьему адресу записывается частное от деления, а по адресу, на единицу большему, — остаток.

Операция «логическое умножение» состоит в том, что в каждом разряде чисел в отдельности перемножаются соответствующие цифры «сомножителей» по правилу:

$$\begin{aligned} 1\Lambda 1 &= 1, \\ 1\Lambda 0 &= 0\Lambda 1 = 0\Lambda 0 = 0, \end{aligned}$$

где  $\Lambda$  — знак логического умножения. Аналогичное преобразование производится в разряде знака. Операция «логическое умножение» позволяет извлечь часть разрядов какого-либо числа, заменив остальные разряды нулями. Произведя, например, логическое умножение какого-либо числа, представленного в системе с плавающей запятой, на специальное число, в котором в 1 - 6 разрядах стоят нули, а во всех остальных разрядах — единицы, мы заменяем порядок этого числа нулями, оставляя мантиссу без изменения. Таким образом мы выделяем мантиссу числа.

Операция «перемена знака числа» состоит в том, что алгебраический знак числа  $B$  устанавливается в соответствие со знаком числа  $C$ . Модуль числа  $B$  при этом остается без изменения. Выбрав в качестве  $C$  заведомо положительное число, можно эту операцию использовать, например, для выделения модуля числа  $B$ . Операция «перемена знака» иногда используется для преобразования инструкций.

Как видно из сравнения числовых кодов операций в табл. 2, при перемене знака в инструкции операция сложения заменяется операцией вычитания, операция умножения — операцией деления и т. д. Операции «сравнение по модулю» и «алгебраическое сравнение» дают возможность в зависимости от соотношения чисел  $B$  и  $C$  или их модулей направлять дальнейшие вычисления по тому или иному пути. Именно, если  $|B| < |C|$  или, соответственно,  $B < C$ , то следующая инструкция выбирается по адресу, который указан в 1 -- 10 разрядах инструкции сравнения (3-й адрес); если же  $|B| \geq |C|$  или, соответственно,  $B \geq C$ , то адрес следующей инструкции получается из адреса рассматриваемой инструкции сравнения добавлением к нему единицы.

Сравнение применяется для отсчета заданного количества циклов повторения инструкций, для определения окончания процесса последовательных приближений по достижении заданной степени точности; для автоматического контроля правильности вычислений (сравнение результатов, полученных различными методами) и во многих других случаях.

Интересно отметить, что операции сравнения можно без всяких изменений применять как к числам с фиксированной запятой, так и к числам с плавающей запятой. Это следует из того, что порядок размещается в старших разрядах, а мантисса — в младших.

Действия, относящиеся непосредственно к числам, исчерпываются перечисленными выше. Все остальные операции носят служебный характер. Что касается более сложных действий над числами — таких, как возведение в степень, извлечение корня, нахождение синуса и т. п., — то они специально программируются на основании того или иного алгоритма.

Из операций, отнесенных к служебным, отметим прежде всего операцию «перенос числа». Как уже указывалось, эта операция состоит в том, что число, записанное по 1-му адресу, переносится по 2-му адресу. На 1-м адресе число остается неизменным. Следующая инструкция выбирается по 3-му адресу.

Операция «ввод» программируется следующим образом. На месте 1-го адреса записывается номер устройства, с которого нужно вводить числа. В этом адресе используется только два младших двоичных разряда, так что может быть указано одно из четырех устройств. В зависимости от того, соответствует ли данный номер входному устройству, работающему с перфолентой, или внешнему запоминающему устройству (магнитной ленте), операция выполняется различно.

1. При вводе с перфоленты на месте 2-го адреса указывается адрес, по которому одно очередное число с перфоленты нужно записать во внутреннем запоминающем устройстве. При получении команды «ввод» входное устройство передает число с перфоленты в регистр  $A$  арифметического узла, после чего производится запись этого числа в запоминающее устройство. При этом, если на перфоленте нет указания, по какому адресу вводить число, то запись производится по тому адресу, который указан в инструкции (2-й адрес); в противном случае запись производится по адресу, указанному на перфоленте.

Нужно иметь в виду, что ввод чисел по адресам, указанным на перфоленте, требует большего времени, чем ввод по адресам, указанным в инструкциях. Поэтому предпочтительнее иметь на ленте только числа (без их адресов), а адреса указывать в инструкциях.

При первоначальном заполнении запоминающих устройств, когда в них нет никаких инструкций, Приходится набивать на перфоленте адреса вводимых чисел и инструкций. В этом случае входные устройства запускаются не от программы, а вручную, с пульта управления.

2. Если выполняется ввод из внешнего запоминающего устройства, то магнитная лента запускается командой в *прямом* направлении (вперед), и записанные на ленте цифры передаются в регистр  $A$  арифметического узла. Переданные цифры отсчитываются счетчиком.

Как только будут переданы 34 цифры, происходит запись числа, получающегося в регистре  $A$ , по 2-му адресу инструкции. Затем адрес автоматически увеличивается на единицу и в регистр вводится следующее число и т. д. Введенные

числа отсчитываются вторым счетчиком. Как только будет введено 16 чисел, магнитная лента останавливается и операция ввода заканчивается.

Ввод с магнитной ленты идет всегда по адресам, указанным в программе.

Чтобы запись числа во внутреннее запоминающее устройство успевала пройти до появления следующей цифры с магнитной ленты, запись при вводе с магнитной ленты должна производиться только в электростатическое запоминающее устройство, но не на магнитный барабан. То же относится к вводу с перфоленты через фотоэлектрический трансмиттер.

Возможен и другой режим работы магнитных лент, в котором окончание ввода определяется не по тому, что было введено 16 чисел, а по заполнению последнего адреса электростатического запоминающего устройства. При этом с магнитной ленты вводится не 16 чисел, а любое количество (до 512) чисел, но не на произвольную группу адресов, а непременно на последние адреса электростатического запоминающего устройства

Вводу с перфоленты через электромеханический трансмиттер соответствует комбинация  $0\ 03$  в 1-м адресе инструкции, вводу через фотоэлектрический трансмиттер — комбинация  $0\ 01$ ; вводу с магнитной ленты 16 чисел соответствует комбинация  $0\ 00$ , а вводу с магнитной ленты до заполнения последнего адреса электростатического запоминающего устройства —  $0\ 02$ .

Во всех случаях 3-й адрес в инструкции ввода указывает адрес следующей инструкции.

При операции «вывод», как и при вводе, первые два разряда 1-го адреса указывают номер того устройства, на которое нужно выводить числа. Операция протекает различно в зависимости от того, соответствует ли этот номер печатающему устройству (телетайпу) или внешнему запоминающему устройству (магнитной ленте).

1. Если комбинация в 1-м адресе инструкции соответствует печатающему устройству ( $0\ 03$ ), то из ячейки внутреннего запоминающего устройства, указанной 2-м адресом инструкции, читается число, подлежащее печати.

Отметим еще раз, что десятичная печать получается лишь в том случае, когда печатаемое число предварительно было переведено в бинарно-кодированную систему. Если такой перевод произведен не был, то число печатается в шестнадцатеричной системе, причем цифры 10, 11, ..., 15, как было указано, обозначаются соответственно буквами a, b, ..., f.

2. Если комбинация в двух младших разрядах 1-го адреса соответствует внешнему запоминающему устройству (магнитной ленте), то на ленту выводится либо 16 чисел с последовательных адресов, первый из которых указан 2-м адресом инструкции (при комбинации  $0\ 00$  в 1-м адресе), либо все числа, размещенные в электростатическом запоминающем устройстве по последовательным адресам, начиная от 2-го адреса инструкции и до последнего адреса электростатического запоминающего устройства (комбинация  $0\ 02$  в 1-м адресе инструкции).

Магнитная лента при выводе, как и при вводе, движется всегда в прямом направлении (вперед).

В отличие от внутренних запоминающих устройств перезапись на магнитной ленте невозможна, и новые числа должны выводиться только на тот участок ленты, на котором ранее никакой записи не было.

Так как магнитная лента при записи на нее блока чисел движется непрерывно, чтение очередного числа из внутреннего запоминающего устройства должно пройти в интервале между выводом двух цифр на магнитную ленту. Поэтому вывод на магнитную ленту возможен только из электростатического запоминающего устройства, но не с магнитного барабана, скорость выбора чисел с которого относительно мала.

Во всех случаях 3-й адрес в инструкции вывода указывает адрес следующей инструкции.

Операция «перемотка магнитной ленты» применяется для того, чтобы передвинуть магнитную ленту вперед или назад на один блок. Чтобы передвинуть магнитную ленту на несколько блоков, операцию «перемотка магнитной ленты» нужно применить многократно.

При перемотке ленты записанные на ней цифры считываются так же, как и при вводе с ленты. Счетчик цифр считает прочитанные цифры, а счетчик чисел — прочитанные числа. При этом один из счетчиков чисел начинает считать от нуля, а другой — от того числа, которое находится во 2-м адресе инструкции. В зависимости от комбинации в 1-м адресе лента останавливается, когда первый счетчик досчитает до 16, либо когда второй счетчик досчитает до 1024. Из изложенного ясно, что перемотку магнитной ленты можно программировать только для тех участков, где ранее была произведена запись.

Для получения того или иного способа перемотки в 1-м адресе должны устанавливаться следующие комбинации:

$0\ 00$ —перемотка вперед на 16 чисел,

$0\ 01$  — перемотка назад на 16 чисел,

$0\ 02$ —перемотка вперед на [1024 — (2-й адрес)] чисел,

$0\ 03$ —перемотка назад на [1024 — (2-й адрес)] чисел.

Во всех случаях программирования перемотки и ввода с магнитной ленты нужно следить, чтобы эти операции заканчивались на том числе, на котором ранее был закончен вывод блока на магнитную ленту.

3-й адрес в инструкции перемотки указывает на адрес следующей инструкции.

Комбинация «5» (0101) в разрядах кода операции пока не использована. Поэтому при получении инструкции с соответствующим кодом производится выбор из запоминающего устройства чисел, записанных по 1-му и 2-му адресам, передача этих чисел в регистры *B* и *C* арифметического узла, но никакое действие не производится и вычисления останавливаются.

### § 3. Пример составления программы

В качестве примера программы рассмотрим простейшую возможную программу перевода числа с фиксированной запятой из десятичной системы в двоичную.

Как уже было сказано, ввод чисел идет в бинарно-кодированном виде (см. гл. I, § 3, п. 2).

Каждое число, меньшее единицы, которое мы собираемся вводить в машину, имеет вид

$$a_1 \cdot 10^{-1} + a_2 \cdot 10^{-2} + \dots + a_8 \cdot 10^{-8},$$

где  $a_1, a_2, \dots, a_8$ — десятичные цифры.

Двоичное число, соответствующее виду бинарно-кодированного десятичного числа, равно

$$\left(\frac{1}{16}\right)^1 \cdot a_1 + \left(\frac{1}{16}\right)^2 \cdot a_2 + \dots + \left(\frac{1}{16}\right)^8 \cdot a_8.$$

Чтобы двоичное число привести в соответствие с десятичным, необходимо произвести следующую операцию:

$$\left(\dots \left[ \left[ \left[ \left[ \left[ \left[ \left[ \left[ \left[ \left( \frac{1}{16} \right)^8 \cdot a_8 : \frac{10}{16} + \left( \frac{1}{16} \right)^7 \cdot a_7 \right] : \frac{10}{16} + \left( \frac{1}{16} \right)^6 \cdot a_6 \right] : \frac{10}{16} + \dots + \left( \frac{1}{16} \right)^1 \cdot a_1 \right] : \frac{10}{16} \right. \right. \right. \right. \right. \right. \right. \right. \right. \right.$$

Выполнение этого алгоритма ведется следующим образом. Отделяются четыре младших разряда (с 29 по 32) и делятся на  $\frac{10}{16}$ .

Таблица 3

Программа перевода чисел из десятичной системы в двоичную (числа с фиксированной запятой)

№ п/п	Содержание инструкции	3-й адрес	2-й адрес	1-й адрес	Код операции
1	Ввести число в рабочую ячейку	адрес 2-й инструкции	$R_1$	$003$	2
2	Восстановить извлекатель (перенести $K_1$ в $K_1^3$ )	адрес 3-й инструкции	$K_1$	$K_1$	4
3	Послать 0 в ячейку $R_3$	адрес. 5-й инструкции	$R_3$	$K_4$	4
4	Сдвинуть извлекатель на четыре разряда влево (разделить извлекатель на $1/16$ )	$K_1$	$K_1$	$K_2$	8
5	Извлечь четыре разряда из переводимого числа	$R_2$	$K_1$	$R_1$	$f$
6	Сложить выделенную часть с содержимым ячейки $R_3$	$R_3$	$R_3$	$R_2$	$d$
7	Разделить число в ячейке $R_3$ на $10/16$	$R_3$	$R_3$	$K_3$	8
8	Сравнить извлекатель с эталоном	адрес 4-й инструкции	$K_1$	$\epsilon$	7
9	Стоп	—	$R_3$	$R_3$	5
<p>Константы — в шестнадцатеричной системе:</p> <p><math>K_1</math> — извлекатель.....000000f 1*)</p> <p><math>K_2</math> — <math>1/16</math>.....10000000 1</p> <p><math>K_3</math> — <math>10/16</math>.....a 0000000 1</p> <p><math>K_4</math> — 0.....0 0000000 0</p> <p><math>\epsilon</math> — эталон сравнения.....f 0000000 1</p> <p>*) Последние цифры констант — в четверичной системе.</p>					

Выделение четверки разрядов производится путем логического умножения на специальное число—«извлекатель». Затем выделяются следующие четыре разряда, складываются с частным и сумма вновь делится на  $\frac{10}{16}$ , и так до тех пор, пока не будут обработаны четыре старших разряда, после чего перевод числа закончен, и машина может оперировать с двоичным числом, равным по величине десятичному.

В табл. 3 приводится примерная запись программы.

Здесь буквами  $R$  обозначаются номера рабочих ячеек,  $K$  — ячеек, в которых хранятся константы, а  $\epsilon$  — ячейка эталона сравнения. Инструкции 2 и 3 служат для очистки ячейки  $R_3$  и восстановления положения извлекателя перед каждым новым переводом числа. Окончание цикла перевода производится при помощи сравнения положения извлекателя с эталоном. В запоминающем устройстве инструкции располагаются по порядку номеров.

#### § 4. Дополнительные замечания по использованию магнитного барабана

Если при решении задачи мы используем не только электростатическое, но также и магнитное запоминающее устройство, то рациональным программированием можно достичь скоростей работы, мало отличающихся от скорости работы с одним только электростатическим запоминающим устройством. Например, на магнитном барабане выгодно разместить программу вычислений, а числа, необходимые для ее выполнения, и результаты — в электростатическом запоминающем устройстве.

В магнитном барабане образующие занумерованы не подряд, а с интервалом в  $1/8$  окружности. Время  $1/8$  оборота барабана, т. е. 2,5 мсек, превышает длительность выполнения самой длинной операции (деление с фиксированной запятой) и трех обращений к электростатическому запоминающему устройству. Если программа будет составлена как указано выше, то машина сможет выполнить восемь обращений к магнитному запоминающему устройству за один оборот. Скорость работы при этом дойдет до 400 операций в секунду. Этот режим можно осуществить вследствие того, что в большинстве случаев инструкции выбираются с последовательных адресов.

## ГЛАВА IV ПРОИЗВОДСТВО ДЕЙСТВИЙ НАД ЧИСЛАМИ

В настоящей главе подробно рассматривается порядок выполнения операций над числами в арифметическом узле машины

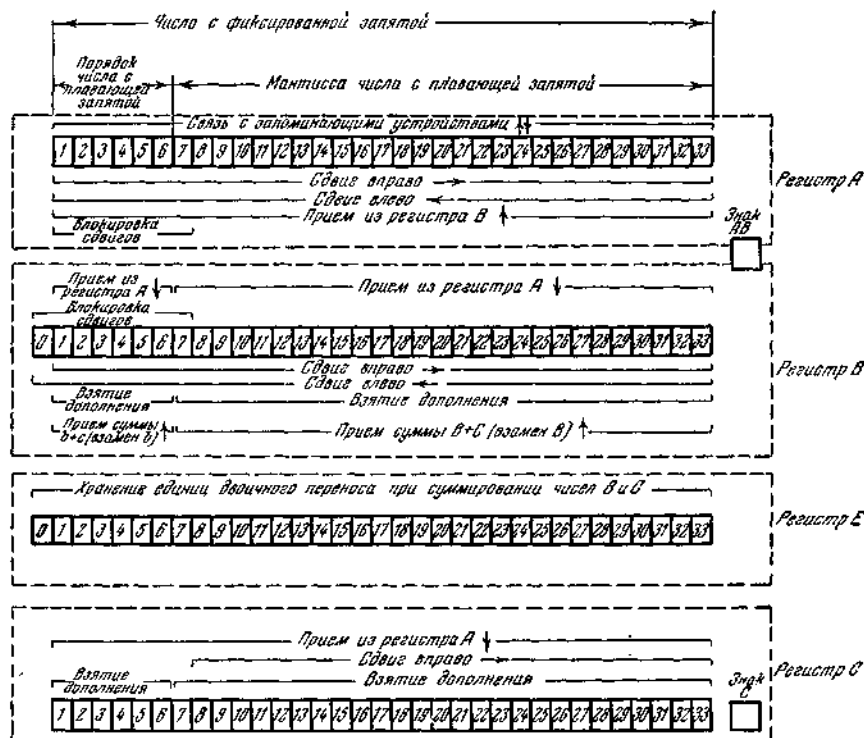


Рис. IV. 1. Скелетная схема арифметического узла.

Выполнение каждой операции описано с момента, когда из внутренних запоминающих устройств в регистры арифметического узла приняты исходные числа и из программного датчика получена команда для выполнения той или иной операции, и до момента получения результата в арифметическом узле.

Напомним здесь (см. гл. II, § 1), что арифметический узел М-2 — параллельного типа; основу его составляют четыре триггерных регистра А, В, С и D. Функции регистров будут окончательно выяснены в гл. VI. Однако, забегаю несколько вперед, мы приведем сейчас упрощенную скелетную схему арифметического узла (рис. IV. 1), рассмотрение которой будет полезно при разборе выполнения операций над числами. На рисунке в общих чертах представлены элементарные операции, которые могут выполняться в каждом из регистров. Цепи управления, дополнительные устройства, связанные с крайними разрядами регистров и разрядами алгебраических знаков, а также другие вспомогательные цепи на рис. IV.1 не показаны.

### А. ОПЕРАЦИИ С ФИКСИРОВАННОЙ ЗАПЯТОЙ

#### § 1. Сложение и вычитание с фиксированной запятой

Выполнение сложения и вычитания начинается со сравнения алгебраических знаков чисел, принятых в арифметический узел. Сравнение знаков производится специальной схемой. Если знаки чисел различны, то команда «сложение» преобразуется в команду «вычитание», а команда «вычитание» — в команду «сложение»; если знаки чисел одинаковы, то это преобразование не производится. Команды, выходящие из схемы сравнения знаков, мы будем называть в дальнейшем преобразованным вычитанием и преобразованным сложением.

Условимся, кроме того, первое слагаемое и уменьшаемое обозначать буквой В, а второе слагаемое и вычитаемое — буквой С (в соответствии с обозначением регистров арифметического узла, в которых устанавливаются эти числа). Очевидно, что при выполнении преобразованного сложения алгебраический знак результата всегда совпадает со знаком числа В; при выполнении преобразованного вычитания алгебраический знак результата совпадает со знаком числа В, если  $|B| \geq |C|$ , и противоположен ему, если  $|B| < |C|$ . (В случае, когда  $|B| = |C|$ , модуль результата равен нулю, и знак можно было бы установить произвольным; то, что он устанавливается совпадающим со знаком В, не играет, очевидно, никакой роли.)

После преобразования команд соответствующая операция выполняется над модулями чисел. Рассмотрим сначала порядок выполнения с л о ж е н и я модулей двух чисел.

Общее правило сложения двух чисел, представленных двоичной системой счисления, можно легко получить из аналогичного правила для десятичной системы. Оно формулируется следующим образом

Для того чтобы сложить два числа в двоичной системе счисления, нужно прежде всего сложить их младшие цифры; если сумма этих цифр меньше, чем 2, то она является младшей цифрой результата, а перенос в следующий разряд отсутствует (равен нулю); если сумма цифр младших разрядов слагаемых равна 2, то младшая цифра результата есть нуль, но следует записать единицу переноса в следующий разряд;

в каждом из последующих разрядов цифра результата равна сумме соответствующих цифр слагаемых и цифр переноса из предыдущего (младшего) разряда, если эта сумма меньше 2, или равна указанной сумме без 2, если она больше или равна 2; в первом случае перенос в следующий (старший) разряд равен нулю, во втором — единице.

Например:

$$\begin{array}{r}
 \text{Первое слагаемое} \dots\dots\dots + 0,0111 \\
 \text{Второе слагаемое} \dots\dots\dots + 0,0010 \\
 \hline
 \text{Цифры переноса} \dots\dots\dots 0110 \\
 \hline
 \text{Результат} \dots\dots\dots 0,1001
 \end{array}
 \qquad
 \begin{array}{r}
 + 0,1011 \\
 + 0,0011 \\
 \hline
 0011 \\
 \hline
 0,1110
 \end{array}$$

$$\left(\frac{7}{16} + \frac{2}{16} = \frac{9}{16}\right) \qquad \left(\frac{11}{16} + \frac{3}{16} = \frac{14}{16}\right)$$

Хотя в машине в принципе реализовано именно это правило, порядок его выполнения несколько отличается от того порядка, который только что был описан.

Как мы уже говорили, к началу выполнения сложения слагаемые устанавливаются в регистрах  $B$  и  $C$ . Далее операция осуществляется в два шага.

1. Первым шагом производится установка единиц двоичного переноса во всех разрядах. Цифры двоичного переноса в каждом разряде запоминаются триггерами регистра  $E$ . Команда «двоичный перенос», поступающая из программного датчика, сначала гасит (т. е. устанавливает на «0») все триггеры регистра  $E$ . Затем с некоторой задержкой по времени в определенных разрядах регистра устанавливаются единицы; при этом единица в  $N$ -м разряде регистра  $E$  устанавливается в одном из двух случаев:

- а) если в регистрах  $B$  и  $C$  в  $(N+1)$ -м (т. е. в соседнем младшем) разряде имеются единицы;
- б) если в  $(N+1)$ -м разряде цифры регистров  $B$  и  $C$  не совпадают между собой (т. е. одна из них единица, а другая ноль) и имеется перенос из  $(N+2)$ -го в  $(N+1)$ -й разряд.

Во всех остальных случаях триггер регистра  $E$  остается в положении ноль.

Если после образования единиц двоичного переноса, в нулевом разряде (слева от запятой) регистра  $E$  устанавливается цифра 1 ( $E_0=1$ ), то сумма  $|B|+|C|$  больше или равна единице, и сложение производить нельзя — вычисления автоматически останавливаются; если эта цифра есть 0, то сумма  $|B|+|C|$  меньше единицы, и арифметический узел получает от программного датчика команду для производства второго шага сложения — «выдача суммы».

2. Выдача суммы производится в регистр  $B$  арифметического узла, где она заменяет первое слагаемое. При этом в образовании суммы в некотором разряде участвуют только цифры данного разряда слагаемых и единица переноса в этот разряд в каждом разряде должно быть произведено суммирование трех двоичных цифр по модулю 2 (табл. 4).

Таблица 4

Суммирование трех двоичных цифр по модулю 2

	$B$	$C$	$E$	$\Sigma$			
$a$	0	+	0	+	0	=	0
$b$	0	+	0	+	1	=	1
$в$	0	+	1	+	0	=	1
$г$	0	+	1	+	1	=	0
$д$	1	+	0	+	0	=	1
$e$	1	+	0	+	1	=	0
$ж$	1	+	1	+	0	=	0
$з$	1	+	1	+	1	=	1

Из рассмотрения приведенной таблицы видно, что для получения цифры суммы в данном разряде нужно изменить цифру первого слагаемого ( $B$ ) на обратную, если цифра во втором слагаемом ( $C$ ) не совпадает с цифрой в соответствующем разряде в регистре  $E$  (случаи  $b, в, e, ж$ ), и оставить цифру в  $B$  без изменения, если цифра в  $C$  совпадает с цифрой в  $E$  (случаи  $a, г, д, з$ ). По этому правилу и производится (одновременно по всем разрядам) выдача суммы. Алгебраический знак  $B$  при этом не изменяется и после выдачи суммы рассматривается как знак результата.

Ход выполнения сложения и других операций иллюстрируется временными диаграммами I-15 приложения 5. Подробно смысл всех обозначений, имеющих на этих диаграммах, будет выяснен в гл. VI и в § 9 гл. IX.

Вычитание модулей чисел сводится к вычислению величины  $|B| - |C|$ , если  $|B| \geq |C|$ , и величины  $|C| - |B|$ , если  $|C| > |B|$ . Счет в машине при работе с фиксированной запятой ведется так, что

$$|A| \pm 1 = |A|.$$

Выполнение вычитания модулей начинается со взятия дополнения от числа  $|C|$ , т. е. с отыскания величины  $1 - |C|$ . Дополнение берется изменением цифр во всех разрядах  $C$  на противоположные (единица на ноль, ноль на единицу). При этом в регистре  $C$  получается не величина  $1 - |C|$ , а величина  $1 - |C| - 2^{-33}$ .

Вместо того чтобы добавить  $2^{-33}$  в регистр  $C$ , вводится единица в младший (33-й) разряд регистра  $E$ . Таким образом, вычитание мы заменяем сложением трех чисел:

$$|B| + (1 - |C| - 2^{-33}) + 2^{-33},$$

т. е. сложением

$$|B| + (1 - |C|).$$

После взятия дополнения от числа  $|C|$  дается команда «двоичный перенос». Если в результате в нулевом разряде (слева от запятой) регистра  $E$  оказывается цифра 1 ( $E_0=1$ ), то это значит, что

$$|B| + (1 - |C|) \geq 1,$$

$$|B| - |C| \geq 0, \text{ и, следовательно,}$$

$$|B| \geq |C|.$$

В этом случае производится выдача суммы, причем в регистре  $B$  получается величина

$$1 + (|B| - |C|) = |B| - |C|,$$

а алгебраический знак  $B$  остается без изменений и рассматривается в дальнейшем как алгебраический знак результата.

Если же после образования единиц двоичного переноса в нулевом разряде регистра  $E$  оказывается цифра 0 ( $E_0 = 0$ ), то это значит, что

$$|B| + (1 - |C|) < 1$$

$$|B| < |C|.$$

В этом случае снова меняются на противоположные цифры всех разрядов регистра  $C$  и восстанавливается исходное число. Одновременно меняются на противоположные цифры всех разрядов в регистре  $B$ . Ввиду того, что единица, ранее введенная

в младший разряд регистра  $E$  (при взятии дополнения от  $C$ ), сохраняется в нем, эта операция в регистре  $B$  эквивалентна взятию дополнения. Таким образом, теперь производится сложение

$$|C| + (1 - |B| - 2^{-33}) + 2^{-33}.$$

В результате сложения в регистре  $B$  получается величина

$$1 + (|C| - |B|) = |C| - |B|.$$

Одновременно со взятием дополнения в регистре  $B$  меняется на противоположный алгебраический знак числа  $B$ ; получившийся знак является знаком результата.

Из изложенного ясно, что сложение и вычитание с фиксированной запятой никаких ошибок округления не дают.

## § 2. Умножение с фиксированной запятой

Алгоритм для выполнения умножения двух чисел, представленных в двоичной системе счисления, по существу не отличается от обычного правила умножения десятичных чисел «столбиком». Операция начинается с того, что множимое умножается на младшую цифру множителя. Под полученным таким образом первым частичным произведением подписывается со сдвигом влево на один разряд произведение множимого на вторую цифру множителя и т. д. Все частичные произведения затем суммируются. Так как в двоичной системе любая цифра множителя может быть либо нулем, либо единицей, то каждое из частичных произведений равно либо нулю, либо множимому.

Например:

$$\begin{array}{r} 0,1001 \\ \times 0,1101 \\ \hline 1001 \\ 0000 \\ 1001 \\ 1001 \\ \hline 0,01110101 \end{array}$$

$$\left( \frac{9}{16} \times \frac{13}{16} = \frac{117}{256} \right).$$

При реализации этого алгоритма в машине введены некоторые отличия от только что описанного порядка. Если обычно мы сначала выписываем все частичные произведения, а потом уже суммируем их, то в машине сразу же вслед за получением очередного частичного произведения оно добавляется к сумме предыдущих частичных произведений. Кроме того, оказывается более удобным каждый раз сдвигать вправо сумму предыдущих частичных произведений вместо того, чтобы сдвигать влево новые частичные произведения.

Перед началом умножения множимое принимается в регистр  $C$  арифметического узла, множитель — в регистр  $A$ , регистр  $B$  гасится (устанавливается на «0»). Умножение начинается со сдвига в регистрах  $A$  и  $B$  на один разряд вправо; при этом начальный сдвиг в регистре  $B$  не играет никакой роли, поскольку регистр погашен. Если до выполнения сдвига в 33-м разряде регистра  $A$  стоял нуль (т. е. если младшая цифра множителя есть 0), то следующий такт также будет тактом сдвига в регистрах  $A$  и  $B$ . Если же до производства сдвига в 33-м разряде  $A$  стояла единица, то в следующем такте производится суммирование  $B+C$ , сумма посылается в регистр  $B$  и затем уже дается второй сдвиг вправо в регистрах  $A$  и  $B$ .

Аналогичный процесс продолжается и дальше, так что, если перед сдвигом регистров  $A$  и  $B$  в 33-м разряде регистра  $A$  стояла единица, то за тактом сдвига следует такт суммирования, если же в 33-м разряде  $A$  перед сдвигом стоял нуль, то далее без перерыва идет следующий такт сдвигов. Таким образом, в регистре  $B$  накапливается сумма частичных произведений. Цифры произведения, выходящие из регистра  $B$  при сдвиге вправо, вводятся в освобождающиеся разряды регистра  $A$ ; использованные цифры множителя, выходящие при сдвиге вправо из регистра  $A$ , теряются. Заканчивается умножение 34-м сдвигом вправо в регистрах  $A$  и  $B$ . При этом 0, который при первом сдвиге  $A$  и  $B$  вправо подал из 33-го разряда  $B$  в первый разряд регистра  $A$ , выдвигается из регистра  $A$  вправо; в регистре  $A$  получают младшие разряды произведения, в регистре  $B$  — старшие разряды.

Заметим, что время выполнения умножения различно при различном количестве нулей и единиц в множителе. Так как такт сдвига вдвое короче, чем такт сложения, умножение на число, состоящее из одних нулей, требует втрое меньше времени, чем умножение на число, состоящее из одних единиц.

Одновременно с описанным процессом образуется алгебраический знак произведения. Он устанавливается в триггере знака регистров  $A$  и  $B$  по следующему правилу: если множимое положительно, то знак произведения совпадает со знаком множителя; если множимое отрицательно, то знак произведения противоположен знаку множителя.

66-разрядное произведение двух 33-разрядных чисел, получающееся в регистрах  $B$  и  $A$ , может быть записано в две ячейки запоминающего устройства. Большей частью, однако, младшие разряды произведения отбрасываются, и в запоминающее устройство записываются только старшие разряды из регистра  $B$ . При этом погрешность абсолютной величины произведения оказывается заключенной в пределах  $-2^{-33} < \delta \leq 0$ .

В отдельных случаях при расчете погрешностей целесообразно ориентироваться не на крайнюю величину ошибки каждого умножения ( $2^{-33}$ ), а на более точно подсчитанные величины. Например, при переводе чисел из двоичной системы в десятичную полная погрешность перевода складывается из ошибок умножения на  $\frac{10}{16}$ , производимого многократно. Легко видеть, что при умножении любого числа на  $\frac{10}{16}$  (т. е. на 0,101000...) погрешность модуля произведения не





правильного результата вычитания, поэтому возможностей для сокращения времени деления этот случай не дает.

После получения младшей (33-й) цифры частного в регистре  $B$  имеется последний (33-й) остаток, который, как обычно, по абсолютной величине меньше делителя. Поэтому абсолютная величина частного получается всегда с недостатком, причем, очевидно, погрешность меньше единицы младшего разряда (т. е. меньше чем  $2^{-33}$ ).

Заметим здесь попутно, что если делитель занимает не все 33 разряда, а, скажем,  $k$  разрядов, то максимальная ошибка деления может быть несколько меньше. Дело в том, что последний остаток, с одной стороны, не может иметь больше разрядов, чем делитель, а, с другой стороны, должен быть меньше делителя. Следовательно, если делитель  $|C|$  состоит из  $k$  разрядов, то максимальный остаток равен  $|C| - 2^{-k}$  и максимальная ошибка деления равна

$$2^{-33} \cdot \frac{|C| - 2^{-k}}{|C|} = 2^{-33} \left(1 - \frac{2^{-k}}{|C|}\right)$$

Например, при делении на  $\frac{10}{16} = (0,101)_2$  число разрядов, занятых делителем  $k = 3$ ; ошибка не превышает

$$2^{-33} \left(1 - \frac{2^{-8}}{\frac{10}{16}}\right) = \frac{4}{5} \cdot 2^{-33}$$

что может быть использовано, например, при расчете погрешностей перевода чисел из десятичной в двоичную систему счисления (см. § 3 гл. III).

Алгебраический знак частного устанавливается по тому же правилу, что и алгебраический знак произведения при умножении: если делитель положителен, то для частного сохраняется знак делимого; если делитель отрицателен, то знак частного противоположен знаку делимого.

## Б. ЛОГИЧЕСКИЕ ОПЕРАЦИИ

### § 4. Алгебраическое сравнение

Алгебраическое сравнение двух чисел можно заменить вычитанием этих чисел, направляя затем дальнейшие вычисления по тому или иному пути в зависимости от алгебраического знака. При этом возникают, однако, некоторые трудности.

1. Если сравниваются числа разных знаков, то их разность может по абсолютной величине оказаться больше единицы. При выполнении вычитания в этом случае вычисления должны автоматически останавливаться, при выполнении же сравнения остановки вычислений не требуется.

2. Если сравниваются два равных числа, то их разность равна нулю. При этом, как видно из § 1 настоящей главы, если оба числа положительны, их разность получается равной  $+0$ , если оба отрицательны, она равна  $-0$ . Ответ же сравнения должен быть одинаковым в обоих случаях.

3. Если сравнивается  $+0$  с  $-0$ , то вычитание дает:

$$(+0) - (-0) = +0.$$

или

$$(-0) - (+0) = -0.$$

Ответ же сравнения не должен в этом случае зависеть от порядка следования чисел.

Поэтому алгебраическое сравнение выполняется несколько более сложным путем, чем простое вычитание чисел. К началу операции, как и при выполнении вычитания, сравниваемые числа принимаются в регистры  $B$  и  $C$  арифметического узла. Ответ сравнения в конце операции указывается состоянием триггера знака  $AB$ : если этот триггер окажется в положении «1» (плюс), то это будет обозначать, что  $B \geq C$ , если триггер окажется в положении «0» (минус), то это будет указывать, что  $B < C$ .

Ход выполнения сравнения различен в зависимости от того, совпадают или не совпадают между собой знаки сравниваемых чисел: в первом случае выполнение сравнения аналогично выполнению преобразованного вычитания с фиксированной запятой, во втором — выполнению преобразованного сложения.

Рассмотрим сначала тот случай, когда *знаки сравниваемых чисел различны*. Заметим, что если бы мы были заранее уверены, что эти числа отличны от нуля, то можно было бы сразу вслед за обнаружением несовпадения их знаков, без каких-либо дальнейших операций, прочесть по состоянию триггера знака  $AB$  ответ сравнения. Действительно, если  $B > 0$  и  $C < 0$ , то  $B > C$  (в триггере знака  $AB$  — плюс), если  $B < 0$  и  $C > 0$ , то  $B < C$  (в триггере знака  $AB$  — минус). Однако основную трудность здесь представляет обнаружение случая  $B = -0$ ,  $C = +0$ ; обнаружив этот случай, нам придется искусственно ввести «1» в триггер знака  $AB$ , чтобы ответ сравнения получился  $B \geq C$ .

Алгебраическое сравнение в случае разных знаков чисел начинается с выполнения преобразованного сложения, которое идет до конца, даже если сумма получается больше единицы. Затем гасится регистр  $C$  и в нем берется дополнение; иными словами, в регистре  $C$  устанавливаются единицы во всех разрядах. Далее дается команда «двоичный перенос», причем в младший разряд регистра  $E$  единица не вводится. Если в результате выполнения переноса в нулевом разряде регистра  $E$  оказывается нуль, то это значит, что все разряды регистра  $B$  с 1-го по 33-й заполнены нулями; если, кроме того, нулевой разряд регистра  $B$  также содержит нуль, то это указывает на равенство нулю обоих сравниваемых чисел. Поэтому при наличии комбинации  $E_0 = 0$ ,  $B_0 = 0$  в триггер знака  $AB$  искусственно вводится «1», а если  $E_0 = 1$  или  $B_0 = 1$ , то триггер знака  $AB$  сохраняет знак числа  $B$ . В результате триггер знака  $AB$  оказывается в состоянии «1» в случае  $B \geq C$ , а в состоянии «0» — в случае  $B < C$ . На этом выполнение сравнения в арифметическом узле заканчивается.

Если *знаки чисел одинаковы*, то алгебраическое сравнение идет как преобразованное вычитание с тем, однако, отличием, что при взятии дополнений в  $B$  и  $C$  не устанавливается на единицу 33-й разряд регистра  $E$ . В силу этой особенности при равенстве чисел в нулевом разряде  $E$  получается 0 как после взятия дополнения в регистре  $C$ , так и после взятия повторного дополнения в регистре  $C$  и дополнения в регистре  $B$  (ввиду того, что при  $B = C$  получаем  $(1 - 2^{-33} - C) + B < 1$  или  $(1 - 2^{-33} - B) + C < 1$ ). В результате выдачи суммы получается 0 в нулевом разряде регистра  $B$ . Как и в предыдущем случае, при обнаружении

равенства сравниваемых чисел ( $B_0 = 0$ ) триггер знака  $AB$  искусственно устанавливается на «1» (если  $B_0 = 1$ , то в нем сохраняется полученный знак разности).

На этом выполнение сравнения в арифметическом узле заканчивается.

### § 5. Сравнение по модулю

Сравнение по модулю выполняется в общем так же, как алгебраическое сравнение, но перед началом операции у числа  $B$  устанавливается знак плюс, а команда «действие» подается сразу в канал «преобразованное вычитание». Таким образом, сравнение по модулю идет так же, как шло бы алгебраическое сравнение, если бы знаки обоих сравниваемых чисел были положительны.

Подчеркнем здесь еще раз, что при выполнении сравнения вычитание производится так, как если бы мы имели всегда числа с фиксированной запятой. Однако сравнение дает правильный ответ и в случае, когда числа представлены в виде порядка и мантиссы, потому что порядок числа размещается в старших разрядах, а мантисса — в младших.

### § 6. Логическое умножение

Как уже указывалось в гл. III, при операции «логическое умножение» в каждом разряде выполняется действие по следующему правилу:

$$1 \wedge 1 = 1,$$

$$1 \wedge 0 = 0 \wedge 1 = 0 \wedge 0 = 0,$$

Действие операции не зависит оттого, идет ли работа с плавающей или с фиксированной запятой.

Производство логического умножения основано на том, что при чтении какого-либо числа из запоминающего устройства все разряды регистра  $A$  арифметического узла предварительно устанавливаются на «1», затем запоминающее устройство подает импульс на те из разрядов этого регистра, в которых должны быть нули, и гасит единицы в них. Если до чтения какой-нибудь из разрядов не был бы установлен на «1» и находился бы в положении «0», то его состояние не изменилось бы при чтении независимо от того, какая цифра читается из запоминающего устройства. С другой стороны, если из запоминающего устройства читается в данном разряде «0», то в нем после чтения останется «0» независимо от того, был он предварительно установлен на «1» или нет. Поэтому ясно, что для производства логического умножения достаточно прочесть сначала обычным порядком первое число, а затем прочесть второе число, не производя установки единиц во всех разрядах регистра  $A$  (т. е. оставив в нем первое число). В регистре  $A$  при этом сразу получится логическое произведение чисел.

## В. ОПЕРАЦИИ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ

### § 7. Сложение и вычитание с плавающей запятой

Как и при работе с фиксированной запятой, команды «сложить» и «вычесть» поступают прежде всего на схему сравнения алгебраических знаков мантиссы, которая работает точно так же, как при сложении и вычитании с фиксированной запятой.

Первое слагаемое и уменьшаемое мы будем теперь обозначать

$$\beta = 2^{b-32} \cdot B;$$

второе слагаемое и вычитаемое —

$$\gamma = 2^{c-32} \cdot C$$

Число  $\beta$  к началу операции размещается в регистре  $B$  арифметического узла, число  $\gamma$  — в регистре  $C$ .

Для того чтобы произвести сложение или вычитание чисел с плавающей запятой, нужно прежде всего выравнять их порядки, т. е. расположить мантиссу одного числа относительно мантиссы другого так, чтобы при выполнении операции складывались или вычитались соответствующие разряды. Для этого достаточно, например, мантиссу числа с меньшим порядком сдвинуть вправо на количество разрядов, равное разности порядков. Далее уже можно складывать или вычитать мантиссы. Сумме или соответственно разности мантиссы присваивается, конечно, порядок того числа, мантиссу которого мы не сдвигали (большой порядок). После выполнения операции может потребоваться н о р м а л и з а ц и я результата: чтобы мантисса результата была заключена в интервале  $(1, \frac{1}{2})$ , ее, возможно, придется сдвигать вправо или влево, соответственно увеличивая или уменьшая порядок результата.

Н а п р и м е р:

$$\begin{aligned} & 2^4 \cdot (0,1110) + 2^2 \cdot (0,1000) = \\ = & + \left. \begin{array}{l} 2^4 \cdot (0,1110) \\ 2^4 \cdot (0,0010) = \end{array} \right\} \begin{array}{l} \text{выравнивание} \\ \text{порядков} \end{array} \\ = & \underline{2^4 \cdot (1,0000)} = \\ = & 2^5 \cdot (0,1000) \text{ — нормализация результата} \\ & (14 + 2 = 16); \\ & 2^4 \cdot (0,1000) - 2^1 \cdot (0,1000) = \\ = & - \left. \begin{array}{l} 2^4 \cdot (0,1000) \\ 2^4 \cdot (0,0001) = \end{array} \right\} \begin{array}{l} \text{выравнивание} \\ \text{порядков} \end{array} \\ = & \underline{2^4 \cdot (0,0111)} = \\ = & 2^3 \cdot (0,1110) \text{ — нормализация результата} \\ & (8 - 1 = 7). \end{aligned}$$

Реализация этого алгоритма в машине значительно осложняется необходимостью вводить округление, блокировки при получении результатов, выходящих за допустимый диапазон чисел, а также и по другим причинам. Рассмотрим сначала порядок выполнения в машине преобразованного сложения.

Выполнение сложения модулей начинается, как уже говорилось, с *выравнивания порядков*. Прежде всего необходимо определить, какой из порядков больше, и найти модуль разности порядков; для этого, очевидно, достаточно сравнить условные (увеличенные на 32) порядки и вычесть из большего условного порядка меньший.

Делается это следующим образом. В разрядах порядка регистра  $C$  (1-6 разряды) все цифры меняются на противоположные, При этом вместо величины  $c$  в этих разрядах мы получаем величину  $63 - c$ . Эту операцию (по аналогии с предыдущим) мы называем «взятие дополнения» в разрядах порядка регистра  $C^*$ .

Далее дается команда «двоичный перенос».

Если в результате переноса в нулевом разряде порядков (т. е. в разряде  $2^6$  порядков) в регистре  $E$  оказывается единица, то это значит, что

$$b + (63 - c) > 64,$$

или

$$b - c > 1$$

и

$$b > c.$$

В этом случае в разрядах порядков производится выдача суммы, в результате чего в 0-6 разрядах регистра  $B$  оказывается величина

$$b + (63 - c) = 64 + (b - c - 1).$$

Так как  $b > c$ , то эта величина не меньше 64. Поэтому если рассматривать только 1 - 6 разряды регистра  $B$ , не принимая во внимание цифру в нулевом разряде, то мы получим величину

$$b - c - 1$$

Заметим здесь, что если в первом разряде регистра  $B$  получилось «/», то это значит, что  $b - c - 1 \geq 32$  или  $b - c > 31$ . Уравнивание порядков в этом случае производить бесполезно, так как число  $C$  целиком выйдет за пределы регистра, и мантиссе  $C$  нужно будет просто погасить.

Рассмотрим сейчас второй случай, когда к концу такта двоичного переноса в нулевом разряде регистра  $E$  оказался нуль (это значит, что  $b + (63 - c) < 64$  или  $b \leq c$ ). При этом в устройстве управления взводится специальный триггер (триггер знака разности порядков), запоминающий, что  $b \leq c$ ; в разрядах порядка регистра  $C$  берется обратное дополнение, восстанавливающее в этих разрядах величину  $c$ ; берется дополнение в разрядах порядка регистра  $B$ , где получается при этом величина  $63 - b$ ; снова дается команда «двоичный перенос» и только после этого в разрядах порядков производится выдача суммы. В результате в 1-6 разрядах регистра  $B$  получается величина

$$c - b - 1.$$

Заметим, что если бы после взятия обратного дополнения в порядках регистра  $C$  и дополнения в порядках регистра  $B$  двоичный перенос снова дал бы цифру 0 в нулевом разряде регистра  $E$ , то это означало бы, что

$$c + (63 - b) < 64,$$

т. е.

$$c \leq b.$$

Но раньше мы имели  $b \leq c$ . Следовательно, вторичное получение цифры 0 в нулевом разряде регистра  $E$  указывает на равенство  $b = c$ . После выдачи суммы в нулевом разряде регистра  $B$  остается цифра 0, а во всех остальных разрядах порядка регистра  $B$  получаются единицы. Аналогично предыдущему, наличие цифры 1 в первом разряде регистра  $B$  при условии, что  $b \neq c$ , указывает на то, что  $c - b > 31$ .

После тактов, отводимых для сравнения порядков и получения абсолютной величины их разности, устройство управления расшифровывает упомянутые выше случаи. Далее операция выполняется различно в зависимости от состояний триггеров нулевого и первого разрядов регистра  $B$  и триггера знака разности порядков:

- если в нулевом разряде регистра  $B$  стоит нуль ( $b = c$ ), то выравнивание порядков в дальнейшем блокируется;
- если в нулевом и первом разрядах регистра  $B$  стоят единицы и триггер знака разности порядков не взведен ( $b - c > 31$ ), то гасится мантисса  $C$ ;
- если в нулевом и первом разрядах регистра  $B$  стоят единицы и триггер знака разности порядков взведен ( $c - b > 31$ ), то гасится мантисса  $B$ ;
- если в первом разряде регистра  $B$  стоит цифра 0 и триггер знака разности порядков не взведен ( $31 \geq b - c > 0$ ), то мантисса  $C$  сдвигается вправо на  $(b - c)$  разрядов;
- если в первом разряде регистра  $B$  стоит цифра 0 и триггер знака разности порядков взведен ( $31 \geq c - b > 0$ ), то мантисса  $B$  сдвигается вправо на  $(c - b)$  разрядов.

В случаях г) и д) каждый раз, когда мантисса  $B$  или мантисса  $C$  сдвигается вправо, цифры, «выходящие» справа из соответствующего регистра, проходят через младший (33-й) разряд регистра  $E$ . Таким образом, если при выравнивании порядков из какого-нибудь слагаемого исключается величина, которая больше или равна половине младшего разряда, то взамен нее при дальнейшем суммировании будет добавляться единица младшего разряда. После выравнивания порядков производится *суммирование мантисс*.

Одновременно идет *восстановление старшего порядка*. Для этого гасятся разряды порядка регистра  $B$  и в зависимости от состояния триггера знака разности порядков в них принимается либо порядок первого слагаемого из регистра  $A$ , либо порядок второго слагаемого из регистра  $C$  (в регистре  $A$ , как и в регистре  $B$ , к началу сложения находится первое слагаемое;

\* Фактически, ввиду того, что в 6-й разряд регистра  $E$  не посылается единица, мы получаем обратный, а не дополнительный код порядка. Дополнительный код должен быть равен  $64 - c$

передача порядка из регистра  $C$  производится путем суммирования в разрядах порядков).

Затем может потребоваться *нормализация результата*. На необходимость нормализации указывает наличие единицы в 7-м разряде регистра  $B$ .

До начала нормализации разряды порядка регистра  $C$  гасятся, после чего в 6-м разряде регистра  $C$  устанавливается цифра 1. Мантисса  $C$  и младший разряд регистра  $E$  также гасятся, чтобы не было пробегания единицы переноса из разрядов мантисс в разряды порядков. Затем дается команда «двоичный перенос». Если после этого в нулевом разряде регистра  $E$  оказывается цифра 1, то это значит, что после добавления единицы условный порядок должен был бы стать равным 64 — нормализацию производить нельзя (в этом случае при наличии единицы в 7-м разряде регистра  $B$  машина останавливается). Если в 7-м разряде регистра  $B$  стоит 1, а в нулевом разряде регистра  $E$  стоит 0, то производятся сдвиг мантиссы  $B$  на один разряд вправо и выдача суммы в порядках. Округление при нормализации не делается.

На этом операция сложения заканчивается. Полученный результат передается из регистра  $B$  в регистр  $A$ .

Итак, выполнение сложения состоит из следующих этапов:

а) **В ы р а в н и в а н и е** порядков. Для этого находится разность порядков; если разность порядков отлична от нуля и по абсолютной величине меньше 32, то мантисса числа с меньшим порядком сдвигается вправо на количество разрядов, равное разности порядков. Если разность порядков по абсолютной величине превышает 31, то мантисса числа с меньшим порядком гасится.

б) **В о с с т а н о в л е н и е** старшего порядка. Старший порядок передается в разряды порядка регистра  $B$  либо из разрядов порядка регистра  $C$ , где стоит второе слагаемое, либо из разрядов порядка регистра  $A$ , где стоит первое слагаемое.

в) **С у м м и р о в а н и е** мантисс.

г) **Н о р м а л и з а ц и я** результата. Если после суммирования мантисс сумма оказалась большей или равной единице, то мантисса сдвигается на один разряд вправо, а к порядку результата добавляется единица; при этом в случае, когда добавление единицы приводит к переполнению порядков, машина останавливается.

Выполнение **в ы ч и т а н и я** модулей, как и выполнение сложения, начинается с выравнивания порядков. Выравнивание порядков производится так же, как при сложении, но перед сдвигом вправо мантиссы  $B$  или мантиссы  $C$  от нее берется дополнение. Та мантисса, которая сдвигается, после выравнивания порядков окажется обязательно меньше, чем мантисса, остающаяся на месте, поэтому именно от нее перед суммированием все равно нужно было бы взять дополнение. Производство этой операции заранее, перед сдвигом вправо, позволяет правильно произвести округление при выравнивании порядков. При сдвиге вправо дополнения от мантиссы в освобождающиеся слева разряды вдвигаются единицы.

Если разность порядков превышает 31 и мантисса числа с меньшим порядком гасится, то от погашенной мантиссы тоже берется дополнение. При суммировании мантисс это, конечно, роли не играет, но важно с других точек зрения. Во-первых, со взятием дополнения от мантиссы  $B$  связано изменение на противоположный алгебраического знака числа,  $B$ , что необходимо для получения правильного знака результата. Во-вторых, перед выдачей суммы в мантиссах при вычитании мы всегда требуем, чтобы в 7-м разряде регистра  $E$  стояла единица. Если дополнение было взято от погашенной мантиссы или если после взятия дополнения мантисса сдвигалась вправо, то это условие выполняется автоматически. Однако если порядки равны, то без сравнения мантисс нельзя заранее предвидеть, в каком из регистров ( $B$  или  $C$ ) нужно было взять дополнение от мантиссы. В случае равенства порядков, как видно из предыдущего, триггер знака разности порядков при сравнении порядков взводится, как если бы было  $b < c$ . Поэтому в данном случае берется дополнение от мантиссы  $B$ . Если, однако, перед выдачей суммы в 7-м разряде регистра  $E$  оказывается нуль, то это значит, что

$$|C| + (1 - |B|) < 1,$$

т. е.

$$|C| < |B|.$$

Тогда в разрядах мантиссы регистра  $B$  берется обратное дополнение, берется дополнение в разрядах мантиссы регистра  $C$  и только после этого производится выдача суммы.

Восстановление старшего порядка при вычитании делается точно так же, как при сложении.

После вычитания мантисс результат может оказаться меньше  $\frac{1}{2}$  и может потребоваться нормализация. При нормализации результата вычитания нам придется сдвигать мантиссу результата влево, а из порядка результата одновременно с каждым сдвигом мантиссы вычитать единицу.

Для вычитания в порядках единицы гасится регистр  $C$  и в его разрядах порядка берется дополнение, причем в них получается величина 111111, являющаяся дополнением от 1 до 64. После этого нормализация будет состоять в том, что в разрядах мантиссы регистра  $B$  производится сдвиг влево, а в разрядах порядков — суммирование. Нормализация в общем случае идет до тех пор, пока в 8-м разряде регистра  $B$  не появится единица.

Если исходные числа были равны между собой, то в результате вычитания мантисса будет равна нулю и, сколько бы сдвигов влево не производилось в регистре  $B$  при нормализации, единица в его 8-м разряде не появится. В этом случае нормализация прекращается счетчиком сдвигов после того, как будет произведено 32 сдвига влево. Возможен также случай, когда при нормализации результата вычитания порядок результата станет равным —32 или меньше; условный порядок при этом становится равным нулю, а затем должен стать отрицательным. Получение нуля в разрядах порядков регистра  $B$  обнаруживается по тому, что в нулевой разряд регистра  $E$  при двоичном переносе выходит цифра 0. При этом также прекращается нормализация, а результат, как и в предыдущем случае, должен быть приравнен нулю. В обоих случаях получения нуля перед выдачей результата производятся гашение регистра  $B$  и установка единицы в его разряде знака: на выход передается нуль.

Первый из частных случаев получения нуля мог бы быть сведен ко второму, так как если мантисса результата равна нулю, то рано или поздно процесс нормализации привел бы к получению нуля в разрядах порядка. Однако в предельном случае это могло бы потребовать 63 тактов сдвига мантиссы результата влево и суммирования порядков. Прекращение нормализации от счетчика сдвигов несколько уменьшает время вычитания равных между собой больших чисел.

Если для нормализации результата вычитания производится сдвиг мантиссы результата влево, то при первом сдвиге в младший разряд регистра  $B$  вводится цифра, противоположная той, которая находится в младшем разряде регистра  $E$ , а при следующих сдвигах — нули. Смысл этой операции будет выяснен ниже, при расчете погрешностей вычитания.

После окончания нормализации результат передается в регистр  $A$  арифметического узла и вычитание заканчивается.

**А. П о г р е ш н о с т и** сложения. Погрешности при сложении появляются вследствие двух причин: потеря младших

разрядов одного из слагаемых при выравнивании порядков; потеря младшего разряда суммы при нормализации результата.

Как указывалось выше, при сдвиге одного из слагаемых вправо (при выравнивании порядков) младший разряд регистра  $E$  всегда принимает последнюю (старшую) из отброшенных цифр сдвигаемого числа. Поэтому если отброшенные при сдвиге вправо разряды составляют величину, которая больше или равна  $\frac{1}{2}$  младшего разряда, то вместо нее к сумме прибавляется единица младшего разряда, и результат получается с избытком, не превышающим  $\frac{1}{2}$  младшего разряда. Если отброшенные при сдвиге вправо разряды составляют величину, которая меньше  $\frac{1}{2}$  младшего разряда (последняя, выдвинутая за пределы регистра цифра, есть 0), то взамен нее ничего не добавляется, и результат получается с недостатком, меньшим  $\frac{1}{2}$  младшего разряда.

Итак, абсолютная величина мантиссы суммы двух чисел в результате выравнивания порядков слагаемых имеет погрешность  $\delta_1$  заключенную в пределах

$$-\frac{1}{2} 2^{-26} < \delta_1 \leq +\frac{1}{2} 2^{-26}.$$

Далее могут представиться две возможности. Если нормализации результата после сложения не требуется, то погрешность  $\delta_1$  является окончательной погрешностью модуля мантиссы результата. Если после сложения результат для нормализации приходится сдвигать вправо на один разряд, то погрешность  $\delta_1$  уменьшается вдвое, но может возникнуть дополнительная погрешность в  $\frac{1}{2}$  младшего разряда (при условии, что младшая цифра суммы была 1); при этом сумма может получиться с недостатком, меньшим  $\frac{3}{4}$  младшего разряда.

Окончательно величина погрешности находится в пределах

$$-\frac{3}{4} 2^{-26} < \delta \leq \frac{1}{2} 2^{-26}.$$

**Б. Погрешности вычитания.** Причиной возникновения погрешностей при вычитании является потеря младших разрядов одного из чисел при выравнивании порядков. Нормализация результата вычитания, если таковая требуется, производится путем сдвига мантиссы разности влево и поэтому сама по себе никаких дополнительных погрешностей не вносит; однако каждый сдвиг влево при нормализации разности удваивает погрешность, которой обладала мантисса результата до нормализации. Вследствие этого нормализация разности могла бы привести, если бы не были приняты специальные меры, к значительному возрастанию погрешностей.

Наибольшую опасность при этом представляют случаи, когда порядки уменьшаемого и вычитаемого отличаются не более, чем на единицу, так как именно в этих случаях для нормализации может потребоваться большое количество сдвигов мантиссы результата влево. Если мантисса одного из чисел при выравнивании порядков была сдвинута хотя бы на два разряда вправо, то она стала меньше  $\frac{1}{4}$ , и разность мантисс получится больше  $\frac{1}{4}$  (с учетом округления, производимого при выравнивании порядков, — не меньше  $\frac{1}{4}$ ); нормализация результата в этом случае потребует не более одного сдвига мантиссы влево.

Но если порядки уменьшаемого и вычитаемого равны, то выравнивание порядков не делается и производство вычитания никаких погрешностей не вносит. Следовательно, с точки зрения расчета величины погрешности основной интерес представляет случай вычитания, когда порядки уменьшаемого и вычитаемого отличаются на единицу. Рассмотрим этот случай.

Условимся прежде всего то число, мантисса которого при выравнивании порядков сдвигается вправо, называть вычитаемым. Поскольку речь идет о нахождении абсолютной величины разности, это название соответствует действительности.

Итак, положим, что мантисса вычитаемого при выравнивании порядков была сдвинута вправо на один разряд. Как было указано выше, сдвиг вправо производится после взятия дополнения от мантиссы сдвигаемого числа; цифра, выдвигающаяся из дополнения мантиссы этого числа, принимается младшим разрядом регистра  $E$ . Пусть эта цифра есть 1 (младшая цифра вычитаемого есть нуль); в этом случае выравнивание порядков никаких ошибок округления не вносит, так как в младшем разряде регистра  $E$  сохраняется цифра 1, установленная там при взятии дополнения. При сдвиге мантиссы результата влево освобождающиеся справа разряды заполняются нулями, и никаких погрешностей вычитание не дает.

Пусть теперь младшая цифра в дополнении от вычитаемого есть 0 (младшая цифра вычитаемого есть 1). При сдвиге вычитаемого вправо на один разряд (для выравнивания порядков) в вычитаемом теряется  $\frac{1}{2}$  младшего разряда, что приводит к увеличению разности на  $\frac{1}{2}$  младшего разряда. Но одновременно устанавливается нуль в младшем разряде регистра  $E$ , т. е. разность уменьшается на единицу младшего разряда. Таким образом, найденная разность будет обладать отрицательной погрешностью в  $\frac{1}{2}$  младшего разряда. Если далее нормализации результата не требуется, то эта погрешность сохраняется в конечном результате.

Если же мантиссу найденной разности для нормализации нужно будет сдвигать влево, то при первом сдвиге погрешность ее будет удвоена и станет равной единице младшего разряда, но одновременно в младший разряд мантиссы результата будет введена единица, так как в младшем разряде регистра  $E$  стояла цифра 0. Таким образом, при первом сдвиге мантиссы влево ее погрешность становится равной нулю. При последующих сдвигах в младшие разряды вводятся нули, потому что одновременно с первым сдвигом мантиссы результата влево в младшем разряде регистра  $E$  устанавливается цифра 1.

Итак, если порядки уменьшаемого и вычитаемого отличаются не более чем на единицу, модуль мантиссы нормализованной разности либо точный, либо имеет погрешность

$$\delta_1 = -\frac{1}{2} \cdot 2^{-26}.$$

Рассмотрим теперь случай, когда порядки вычитаемого и уменьшаемого отличаются более чем на единицу. Вычитаемое (число с меньшим порядком) при выравнивании порядков сдвигается вправо в виде дополнения, причем его младшие цифры, прежде чем исчезнуть, проходят через младший разряд регистра  $E$ .

Если старшая из отброшенных цифр в дополнении вычитаемого есть единица (старшая из отброшенных цифр вычитаемого есть нуль), то это значит, что отброшенные разряды вычитаемого составляют величину, меньшую  $\frac{1}{2}$  младшего разряда. При этом в младшем разряде регистра  $E$  перед суммированием оказывается 1, и абсолютная величина мантиссы результата вычитания имеет до

нормализации погрешность  $\delta_2$ , заключенную в пределах

$$0 \leq \delta_2 < \frac{1}{2} \cdot 2^{-26}$$

В окончательном результате либо сохраняется эта же погрешность (если результат вычитания сразу получается в нормальной форме), либо получается погрешность вдвое больше (если для нормализации результата производится сдвиг его мантииссы на один разряд влево).

Если старшая из отброшенных цифр в дополнении вычитаемого есть 0 (старшая из отброшенных цифр вычитаемого есть 1), то это значит, что отброшенные разряды вычитаемого составляют величину, которая больше или равна  $\frac{1}{2}$  младшего разряда. Однако в младшем разряде регистра  $E$  в этом случае перед выдачей суммы окажется цифра 0, что уменьшит разность на единицу младшего разряда. Поэтому до нормализации результат вычитания будет иметь в этом случае погрешность, заключенную в пределах

$$0 > \delta_3 \geq -\frac{1}{2} \cdot 2^{-26}.$$

Если далее нормализация не требуется, то  $\delta_3$  будет являться погрешностью модуля мантииссы окончательного результата вычитания. Если же для нормализации мантииссу разности нужно будет сдвинуть на один разряд влево, то погрешность  $\delta_3$  при этом будет удвоена, но одновременно в младший разряд будет введена цифра 1, потому что в младшем разряде регистра  $E$  стоит цифра 0. Погрешность, которую мы получим при этом, будет заключена в пределах

$$0 \leq \delta_4 < 1 \cdot 2^{-26}.$$

Окончательно в результате вычитания абсолютная величина мантииссы может иметь погрешность, которая заключена в пределах

$$-\frac{1}{2} \cdot 2^{-26} \leq \delta < 1 \cdot 2^{-26}.$$

## § 8. Умножение с плавающей запятой

Как и при всех других действиях, при умножении одно из чисел (в данном случае множимое) к началу операции принимается в регистр  $C$  арифметического узла, другое число (в данном случае множитель) — в регистры  $A$  и  $B$ . Множитель обозначим через  $\alpha$  ( $\alpha = 2^{a-32} \cdot A$ ), множимое — через  $\gamma$  ( $\gamma = 2^{c-32} \cdot C$ ).

В принципе перемножение двух чисел, представленных с плавающей запятой, должно сводиться к сложению их порядков и перемножению мантиисс. Если мы оперируем не с реальными, а с условными порядками чисел, то условный порядок произведения равен сумме условных порядков сомножителей без 32:

$$\alpha \times \gamma = (2^{a-32} \cdot A) \times (2^{c-32} \cdot C) = 2^{(a+c-32)-32} \cdot (A \times C).$$

В действительности, однако, это простое правило при реализации в машине усложняется из-за необходимости введения блокировок по переполнению, нормализации результата и по другим причинам

Прежде всего перед умножением выясняется, не является ли хотя бы один из сомножителей нулем. Если к началу умножения в 8-м разряде регистра  $A$  стоит цифра 0, то это значит, что множитель равен нулю (напомним, что единственным ненормализованным числом при работе с плавающей запятой является число нуль); если к началу умножения в 8-м разряде регистра  $C$  стоит цифра 0, то это значит, что множимое равно нулю. В обоих случаях в регистре  $A$  устанавливается нуль, и операция заканчивается — результат умножения равен нулю.

Так как случай умножения на нуль с самого начала исключен, то далее рассматривается лишь умножение нормализованных чисел.

Если ни один из сомножителей не равен нулю, то умножение начинается с вычисления условного порядка произведения, равного, как мы говорили, сумме условных порядков сомножителей без 32. Для этого прежде всего производится суммирование условных порядков, причем их сумма получается в разрядах порядка регистра  $B$ . Дальнейший ход выполнения операции зависит от комбинации, получившейся в нулевом и первом разрядах регистра  $B$  (т. е. в разрядах  $2^6$  и  $2^5$  суммы условных порядков):

а) Если в нулевом и первом разрядах регистра  $B$  получилась комбинация 11, то это значит, что сумма условных порядков сомножителей  $a+c \geq 96$ , а условный порядок произведения  $a+c - 32 \geq 64$  — произведение выходит из диапазона чисел, применяемых в машине; машина останавливается. (В действительности нормализация результата умножения еще могла бы ввести произведение в разрешенный диапазон: если сумма условных порядков сомножителей в точности равна 96, а произведение их мантиисс меньше  $\frac{1}{2}$ , то условный порядок нормализованного произведения равен 63. Этот случай, однако, как не имеющий особого значения, по схемным соображениям опущен. Таким образом, хотя машина вообще оперирует с числами до  $2^{32}$ , умножение иногда может останавливаться, если произведение превышает  $2^{30}$ .)

б) Если в нулевом и первом разрядах регистра  $B$  получилась комбинация 10, то это значит, что сумма условных порядков сомножителей заключена в пределах

$$96 > a+c \geq 64.$$

Чтобы получить условный порядок произведения, нужно из суммы условных порядков сомножителей вычесть 32 или, что то же самое, вычесть из нее 64 и добавить 32. Добавление 32 эквивалентно установке цифры 1 в первом разряде регистра  $B$ , вычитание 64 — установке цифры 0 в нулевом разряде. Последнего, однако, можно не делать, так как цифра нулевого разряда все равно не записывается в запоминающее устройство.

Итак, при наличии комбинации 10 в нулевом и первом разрядах регистра  $B$  после суммирования условных порядков для получения условного порядка произведения достаточно изменить на противоположное состояние первого разряда

регистра  $B$ . Далее выполняется умножение мантисс.

в) Если в нулевом и первом разрядах регистра  $B$  получилась комбинация 01, то это значит, что сумма условных порядков сомножителей заключена в пределах

$$64 > a + c \geq 32.$$

Для вычисления условного порядка произведения достаточно, как и в предыдущем случае, состояние первого разряда регистра  $B$  изменить на противоположное (с «1» на «0»). Далее выполняется умножение мантисс.

г) Если в нулевом и первом разрядах регистра  $B$  получилась комбинация 00, то это значит, что сумма условных порядков сомножителей меньше, чем 32, а условный порядок произведения меньше нуля. При этом гасится регистр  $B$ , число ноль передается в регистр  $A$  и операция заканчивается — результат умножения равен нулю.

Умножение мантисс (в случаях б) и в)) производится так же, как умножение чисел с фиксированной запятой, но количество тактов умножения — 26 вместо 33. Последний сдвиг произведения мантисс вправо производится не всегда, а лишь при условии, что в 7-м разряде регистра  $B$  в результате последней выдачи суммы получилась 1. В противном случае произведение мантисс после сдвига вправо оказалось бы меньше  $\frac{1}{2}$  и для нормализации результата его пришлось бы сдвигать влево на один разряд. Но одновременно с блокировкой последнего сдвига вправо необходимо уменьшить на единицу порядок произведения. Поэтому разряды порядка регистра  $C$  заблаговременно гасятся (устанавливаются на нуль) и в них берется дополнение, т. е. ставится величина 111111. Если в результате последнего суммирования в мантиссах в 7-м разряде регистра  $B$  оказывается цифра 0, то вместо последнего сдвига мантиссы  $B$  вправо производится суммирование в разрядах порядков (вычитание единицы из условного порядка произведения). При этом суммирование в порядках разрешается только при условии, что перед выдачей суммы в нулевом разряде регистра  $E$  находится цифра 1, иными словами, если условный порядок произведения не равен нулю.

Через один такт после такта, отводимого для суммирования в разрядах порядков, производится проверка, не является ли условный порядок произведения нулем (условный порядок нуль мог получиться в случае в) либо еще до умножения мантисс, если сумма условных порядков сомножителей в точности равна 32, либо при вычитании единицы из условного порядка произведения для нормализации). Нуль в разрядах порядка регистра  $B$  (при наличии комбинации 111111 в разрядах порядка регистра  $C$ ) обнаруживается по тому, что после выполнения двоичного переноса в нулевом разряде регистра  $E$  оказывается цифра 0. В этом случае производится гашение регистра  $B$  — произведение равно нулю.

Умножение заканчивается передачей результата из регистра  $B$  в регистр  $A$  арифметического узла.

Как и при умножении чисел с фиксированной запятой, погрешность модуля мантиссы произведения всегда отрицательна и по абсолютной величине меньше единицы младшего разряда, т. е. меньше  $2^{-26}$ .

## § 9. Деление с плавающей запятой

К началу действия делимое  $\beta = 2^{b-32} \cdot B$  принимается в регистры  $A$  и  $B$  арифметического узла, делитель  $\gamma = 2^{c-32} \cdot C$  — в регистр  $C$ .

Деление в машине выполняется по очевидному правилу:

$$\beta : \gamma = (2^{b-32} \cdot B) : (2^{c-32} \cdot C) = 2^{(b-c+32)-32} \cdot (B:C).$$

Однако, как и при выполнении умножения, имеется ряд тонкостей в осуществлении этого правила на машине.

Выполнение операции начинается лишь при условии, что делитель не равен нулю, т. е. что в восьмом разряде регистра  $C$  находится цифра 1. В противном случае машина сразу останавливается.

Если делитель не равен нулю, то деление начинается с проверки, не является ли нулем делимое. При наличии к началу деления цифры 0 в восьмом разряде регистра  $A$  операция немедленно заканчивается — частное равно нулю.

Далее рассматривается только случай деления нормализованных чисел, когда ни делимое, ни делитель не равны нулю.

Прежде всего производится вычисление условного порядка ненормализованного частного, который равен разности условных порядков делимого и делителя плюс 32. Для вычисления этой величины берется дополнение в регистре  $C$  (в разрядах мантиссы и в разрядах порядка одновременно) и производится суммирование в разрядах порядков. Нужно учесть, что при взятии дополнения в регистре  $C$  в его 7-м разряде устанавливается цифра 1, а при суммировании порядков двоичный перенос идет по всему регистру. Поэтому, если абсолютная величина мантиссы делимого ( $|B|$ ) больше или равна абсолютной величине мантиссы делителя ( $|C|$ ), то после взятия дополнения в регистре  $C$  и выполнения двоичного переноса в 7-м разряде регистра  $E$  окажется цифра 1; тогда цифра 1 установится также в 6-м разряде регистра  $E$  (в младшем разряде порядков). Если мантисса делимого меньше мантиссы делителя, то перед выдачей суммы в разрядах порядка в 6-м разряде регистра  $E$  оказывается цифра 0. В первом случае после выдачи суммы мы получаем в разрядах порядка регистра  $B$  разность по модулю 64 условных порядков делимого и делителя ( $64 + b - c$ ), во втором случае — ту же величину без единицы ( $64 + b - c - 1$ ).

Предположим, что в результате проведенного суммирования мы получили комбинацию 00 в нулевом и первом разрядах регистра  $B$ . Наличие цифры 0 в нулевом разряде указывает, что либо величина  $64 + b - c$  меньше 64:

$$64 + b - c < 64,$$

либо

$$64 + b - c - 1 < 64.$$

Отсюда либо

$$b < c,$$

либо

$$b \leq c$$

Но если бы имел место случай  $b = c$  при  $|B| < |C|$ , то величина, полученная после суммирования, равнялась бы



$$64 + b - c - 1 = 63 = (0111111)_2$$

и, следовательно, в первом разряде регистра  $B$  имелась бы цифра 1. Поэтому наличие комбинации 00 в нулевом и первом разрядах регистра  $B$  указывает, во-первых, что

$$b < c.$$

Далее, наличие цифры 0 в первом разряде показывает, что либо

$$64 + b - c < 32$$

и, следовательно,

$$c - b > 32,$$

либо

$$64 + b - c - 1 < 32,$$

откуда

$$c - b > 31$$

и

$$c - b \geq 32.$$

Но величину  $64 + b - c$  мы получили при условии, что  $B \geq C$ . При этом после выполнения деления нам придется проводить нормализацию результата, для чего мантиссу результата нужно будет сдвинуть на один разряд вправо, а к порядку добавить единицу. Следовательно, в этом случае условный порядок частного будет равен

$$32 - (c - b) + 1,$$

и если  $c - b > 32$ , то  $32 - (c - b) + 1 \leq 0$ .

Соответственно величину  $64 + b - c - 1$  мы получили при условии, что  $|B| < |C|$ . При этом  $\left| \frac{B}{C} \right| < 1$ , нормализации результата не потребуется и условный порядок частного равен

$$32 - (c - b).$$

При условии, что  $c - b \geq 32$ , мы получаем, как и в предыдущем случае, условный порядок частного

$$32 - (c - b) \leq 0.$$

Итак, в обоих случаях наличие комбинации 00 в нулевом и первом разрядах регистра  $B$  указывает, что условный порядок частного меньше или равен нулю.

Производится гашение регистра  $B$ , устанавливается знак плюс» нуль передается в регистр  $A$  и операция заканчивается. Результат деления равен нулю.

При наличии в нулевом и первом разрядах регистра  $B$  любой другой комбинации (не 00) идет образование условного порядка ненормализованного частного. Для этого гасятся разряды порядка регистра  $C$  и в его 6-м разряде (младшем разряде порядков) устанавливается единица. Затем, если в 7-м разряде регистра  $E$  находится цифра 0 и, следовательно, при первом суммировании в разрядах порядков в регистре  $B$  была получена величина  $64 + b - c - 1$ , производится второе суммирование в разрядах порядков. Если в 7-м разряде регистра  $E$  находится цифра 1, то второе суммирование в разрядах порядков не производится. К концу такта, отведенного для второго суммирования в разрядах порядков, в соответствующих разрядах регистра  $B$  образуется величина  $64 + b - c$ .

Перед вторым суммированием в разрядах порядков при наличии цифры 0 в нулевом разряде регистра  $B$  в устройстве управления взводится триггер знака разности порядков (см. раздел «Сложение с плавающей запятой»), запоминающий, что  $b \leq c$  (при  $|B| < |C|$ ), либо что  $b < c$  (при  $|B| \geq |C|$ ).

Вслед за тактом, отведенным для второго суммирования в разрядах порядков, дешифрируются следующие четыре возможных случая:

а) Триггер знака разности порядков не взведен, в первом разряде регистра  $B$  находится цифра 1.

Наличие нуля в триггере знака разности порядков вообще означает, что  $b \geq c$ . Но при  $b = c$  мы не могли бы получить 1 в первом разряде регистра  $B$ . Значит, в этом случае  $b > c$ . Наличие цифры 1 в первом разряде регистра  $B$  означает, кроме того, что  $b - c \geq 32$ . Условный порядок частного больше или равен 64 (а если  $|B| \geq |C|$ , то даже строго больше 64) – результат выходит за пределы разрешенного диапазона чисел, машина останавливается.

б) Триггер знака разности порядков не взведен, в первом разряде регистра находится цифра 0.

Если триггер знака разности порядков не взведен, то это значит, что  $b \geq c$ , и поэтому величина, находящаяся в разрядах порядка регистра  $B$ , больше или равна 64. В то же время она меньше 96, так как цифра в первом разряде регистра  $B$  есть нуль. Таким образом,

$$96 > 64 + b - c \geq 64.$$

Следовательно, условный порядок ненормализованного частного заключен в пределах

$$64 > 32 + b - c \geq 32.$$

Деление производить можно. Правда, впоследствии, при нормализации результата, условный порядок частного может еще возрасти на единицу и стать равным 64 (частное выходит за пределы разрешенного диапазона чисел). Этот случай учтен в дальнейшем.

Для получения условного порядка ненормализованного частного из величины, находящейся в разрядах порядка регистра  $B$ , нужно вычесть 32 или, что то же самое, вычесть 64 и добавить 32. Добавлению 32 эквивалентна установка единицы в первом разряде регистра  $B$ , вычитанию 64 – установка нуля в нулевом разряде регистра  $B$ . Последнего, однако, можно не делать, так как цифра нулевого разряда все равно будет потеряна при записи результата в запоминающее устройство.

в) Триггер знака разности порядков взведен, и в первом разряде регистра  $B$  находится цифра 1. То обстоятельство, что триггер знака разности порядков взведен, соответствует неравенству  $b \leq c$ . Однако при  $b = c$  в первом разряде регистра  $B$  был

бы нуль. Значит, в рассматриваемом случае имеем  $b < c$ , а величина, находящаяся в разрядах порядка регистра  $B$ , меньше 64:

$$64 > 64 + b - c.$$

Эта величина, кроме того, больше или равна 32, потому что цифра первого разряда есть 1:

$$64 > 64 + b - c \geq 32.$$

Следовательно, условный порядок нормализованного частного заключен в пределах

$$32 > 32 + b - c \geq 0.$$

Но случай равенства нулю условного порядка ненормализованного частного мог быть допущен лишь при условии, что  $|B| \geq |C|$ . Действительно, если бы было  $|B| < |C|$  и  $(c - b) = 32$ , то после первого суммирования в разрядах порядка регистра  $B$  получилась бы величина

$$64 + b - c - 1 = 31,$$

соответствующая комбинации 00 в нулевом и первом разрядах — операция закончилась бы до второго суммирования. Следовательно, если в рассматриваемом случае условный порядок частного до нормализации даже и равен нулю, то после нормализации он непременно станет больше нуля.

Деление производить можно. Для получения условного порядка ненормализованного частного необходимо погасить первый разряд регистра  $B$  (установить в нем нуль).

г) Триггер знака разности порядков взведен, и в первом разряде регистра  $B$  находится цифра 0.

Этот случай может встретиться лишь при равенстве порядков делимого и делителя и при условии, что  $|B| < |C|$ . Действительно, триггер знака разности порядков взводится, если при первом суммировании нулевой разряд регистра  $E$ , а следовательно и нулевой разряд регистра  $B$ , принимает цифру 0. Если бы в результате первого суммирования в первом разряде регистра  $B$  также была цифра 0, то операция закончилась бы еще до второго суммирования разрядов порядков. Значит, цифра 0 образовалась в первом разряде регистра  $B$  при втором суммировании, когда к числу, содержащемуся в разрядах порядка регистра  $B$ , добавлялась единица. Но для этого результат первого суммирования должен быть равным величине 0111111 и, следовательно,  $b = c$ . При этом результат второго суммирования в точности равен 64, а условный порядок частного должен получиться равным 32. Для получения условного порядка частного достаточно установить цифру 1 в первом разряде регистра  $B$  (цифра нулевого разряда в запоминающее устройство не передается).

Подводя итоги, можно сформулировать следующий вывод:

если по окончании такта, отведенного для второго суммирования в разрядах порядков, цифра первого разряда регистра  $B$  есть 1 и триггер знака разности порядков не взведен, то производство деления нужно остановить, так как имеет место переполнение (случай а));

если триггер знака разности порядков взведен или если цифра первого разряда регистра  $B$  есть нуль, то для получения условного порядка ненормализованного частного необходимо изменить цифру первого разряда регистра  $B$  на противоположную и продолжать выполнение деления (случаи б), в), г)).

В соответствии с этими правилами и выполнена схема.

Вслед за образованием условного порядка ненормализованного частного производится деление мантисс. Деление мантисс производится в общем так же, как деление чисел с фиксированной запятой. Отличие состоит только в количестве тактов деления, а также в том, что определяющим для образования частного является не нулевой, а седьмой разряд регистров  $B$  и  $E$ . Кроме того, последний сдвиг влево в регистре  $A$  производится не всегда, а только при условии, что цифра 8-го разряда  $A$  есть нуль, т. е. что частное мантисс меньше единицы.

В противном случае вместо последнего сдвига в регистре  $A$  производится суммирование в разрядах порядков, в результате чего порядок частного увеличивается на единицу, ввиду того, что мантисса частного уменьшена вдвое (так как не был сделан последний сдвиг влево). Таким образом, результат деления нормализуется.

Чтобы при суммировании в разрядах порядков не было двоичного переноса из разрядов мантисс, одновременно с делением мантисс гасится 7-й разряд регистра  $C$ . Выше было показано (см. раздел «Деление с фиксированной запятой»), что при сдвиге остатка влево может выйти единица в разряд, находящийся слева от запятой, либо в регистре  $B$ , либо в регистре  $E$ , но не в обоих регистрах одновременно. Если в 7-м разряде регистра  $C$  установлен нуль, а в 7-м разряде регистров  $B$  и  $E$  может быть лишь одна единица, то перенос в 6-й разряд не получится ни при каких обстоятельствах.

Добавление единицы к порядку частного для нормализации допускается при условии, что перед выдачей суммы цифра нулевого разряда регистра  $E$  есть нуль, т. е. в результате суммирования условный порядок частного не превзойдет 63. В противном случае машина останавливается (переполнение).

Как и при делении чисел с фиксированной запятой, погрешность модуля мантиссы частного отрицательна и меньше единицы младшего разряда (т. е. в данном случае меньше чем  $2^{-26}$ ).

§ 1. Триггеры, счетчики импульсов

Триггер, который иногда называется также полупериодным мультивибратором или электронным реле с гальваническими связями, является основным элементом, осуществляющим кратковременное запоминание двоичных цифр в арифметическом узле, регистрах программного датчика, регистрах блоков управления вводом и управления печатью. Кроме того, триггеры используются в качестве элементов задержки и схем формирования в различных блоках машины.

Поясним кратко работу триггера (рис. V. 1). В статическом состоянии одна из ламп схемы обязательно открыта, а другая закрыта. Пусть открыта лампа  $L_1$ ; тогда ток, проходящий по сопротивлению  $R_1$ , создает на нем падение напряжения и тем самым понижает потенциал точки  $A$ , к которой подсоединен делитель  $R_2, R_3$ . Благодаря этому при соответствующем подборе напряжения смещения  $U_c$  и сопротивлений делителя  $R_2, R_3$  на сетку лампы  $L_2$  подается отрицательное напряжение, запирающее лампу. При этом анод лампы  $L_2$  (точка  $B$ ) и сетка лампы  $L_1$  находятся под высокими потенциалами, определяемыми сопротивлениями  $R_4, R_5, R_6$ . Подобное рассуждение можно провести, предположив, что открыта лампа  $L_2$ ; тогда на аноде лампы  $L_2$  будет низкий потенциал, а на аноде  $L_1$  — высокий потенциал. Этот случай соответствует второму состоянию триггера. Одно из состояний триггера принимается за «0», а другое за «1».

Перевод триггера из одного состояния в другое осуществляется подачей отрицательного импульса на сетку проводящей лампы. В этом случае запускающий импульс запирает на некоторое время лампу, что вызывает увеличение потенциала на ее аноде, а, следовательно, и отпирание ранее запертой лампы. Открытие ранее запертой лампы приводит к устойчивому запираению лампы, которая ранее была проводящей и триггер, таким образом, переходит в другое состояние.

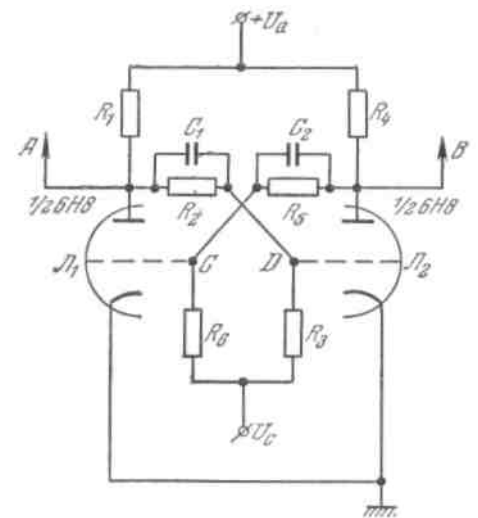


Рис. V.1. Схема триггера.

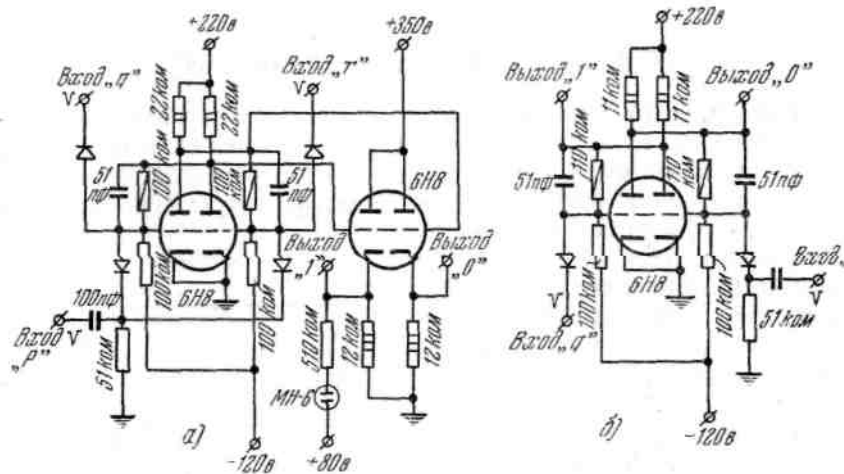


Рис. V. 2. Схемы триггеров, применяемых в М-2.

Существуют различные схемы триггеров и схемы переброса их из одного состояния в другое, однако разбор всех этих схем не входит в задачу данной книги. Интересующийся читатель может почерпнуть необходимые сведения в известных учебниках по импульсной технике.

На рис. V. 2 представлены две разновидности схем триггера, применяемые в машине М-2.

Триггеры с катодными повторителями (рис. V. 2, а) применяются в основных регистрах арифметического узла, программном датчике, блоках управления вводом и печатью и в некоторых других блоках машины. Большая величина сопротивлений анодных нагрузок делает схему этого триггера мало чувствительной к изменению параметров ламп. Опыт показывает, что триггеры этого типа удовлетворительно работают при уменьшении тока эмиссии до 40—50% от номинальной величины и значительной асимметрии ламп.

Триггер, схема которого представлена на рис. V. 2, б, обладает несколько более высокой рабочей частотой и большей мощностью на выходе. Триггеры этого типа использованы в блоках регенерации электростатического запоминающего устройства, а также в регистре  $E$  арифметического узла.

Запуск триггеров осуществляется по сеткам отрицательными импульсами, подаваемыми через диоды. В качестве диодов использованы купроксные выпрямители КВМП-2-7.

Каждый импульс, поступающий на вход «р» (рис. V. 2, а), меняет состояние триггера на противоположное имевшемуся ранее состоянию. Импульсы, поступающие на вход «q», устанавливают в триггере «0», а импульсы, поступающие на вход «r», устанавливают в триггере «1» независимо от предыдущего состояния. Смотря по тому, как используется триггер, он может иметь по одному или по несколько входов того и другого типа. Обозначение триггера на блок-схемах показано на рис. V. 7, а.



Рис. V. 3. Фронты напряжений триггера: а) при нормальной величине запускающих импульсов, б) при слишком больших запускающих импульсах.

Если входы нескольких триггеров соединены параллельно (например, у всех триггеров регистра объединены входы «*q*» для гашения регистра), то источник импульсов, включенный на эти входы, должен обладать малым выходным сопротивлением как для переменного, так и для постоянного тока, чтобы исключить влияние одного триггера на другой. Кроме того, на катоды запусковых диодов желательно подать небольшое постоянное положительное напряжение (порядка  $+5 \div +10$  в), что делает триггеры менее чувствительными к паразитным сигналам небольшой амплитуды, которые могут появляться на входах.

С этой точки зрения триггеры с внешним смещением, применяемые в М-2, имеют преимущество перед триггерами с автосмещением в том отношении, что напряжение на сетках открытых ламп в них мало зависит от параметров лампы. Другим преимуществом триггеров с внешним смещением является меньшее количество деталей по сравнению с триггерами с автосмещением.

Необходимо иметь в виду, что если импульсы, поступающие на вход «*p*», слишком велики по амплитуде и длительности, то возможно прохождение импульса на сетку той из ламп, которая до поступления импульса была заперта. Это является результатом появления на сетке лампы, а значит и на аноде запускового диода, положительного напряжения в момент переброса триггера. Вследствие этого появляется паразитный выброс на фронте напряжения, снимаемого с анода триггера (рис. V. 3).

Указанное явление особенно нежелательно в счетчиках, где фронты напряжения триггера дифференцируются, усиливаются и поступают на запуск следующего триггера. Поэтому величина запусковых импульсов, поступающих на вход «*p*», не должна превышать 40—50 в.

Двоичный счетчик импульсов представляет собой цепочку триггеров, каждый из которых имеет вход для запуска по двум сеткам (вход типа «*p*»). На вход первого триггера подаются отрицательные импульсы, которые подлежат счету. Напряжение с одного из выходов триггера дифференцируется цепочкой  $R - C$  с таким расчетом, чтобы при переходе триггера из положения «1» в положение «0» получался отрицательный импульс (в некоторых случаях после дифференцирующих цепочек стоят усилители импульсов). Этот отрицательный импульс поступает на запуск второго триггера и т. д. Ясно, что если все триггеры были первоначально в состоянии «0», то при поступлении на вход первого триггера импульсов они будут последовательно принимать состояния: 000, 001, 010, 011, 100.

Первая цифра справа в каждой группе цифр соответствует состоянию 1-го триггера, вторая — состоянию 2-го триггера и т. д. Комбинация, имеющаяся в триггерах счетчика импульсов, в двоичной системе представляет число импульсов, поступивших на его вход.

## § 2. Логические схемы

В качестве элементов логических схем в М-2 широко использованы купроксные выпрямители КВМП-2-7 (7 шайб диаметром 2 мм). Параметры купроксного выпрямителя КВМП-2-7:

допустимый прямой ток	4 ма,
прямое сопротивление (при величине тока 3—4 ма)	$3 \div 5$ ком,
допустимое обратное напряжение	120 в,
обратное сопротивление	$0,5 \div 2$ мгом.

На рис. V. 4, а представлена схема «И», выполненная на купроксных выпрямителях. Напряжение на выходе схемы высокое (+180 в), если напряжения на всех входах высокие (+180 в); если хотя бы на одном входе напряжение низкое (+80 в), то и напряжение на выходе низкое (+80 в). Входами этой схемы являются обычно выходы триггеров. Схема «И» в дальнейшем часто называется *дешифратором*.

Схема рис. V. 4, б осуществляет логическую операцию «ИЛИ». Напряжение на ее выходе высокое, если хотя бы на одном из входов имеется высокое напряжение. Схема «ИЛИ» в дальнейшем часто называется *смесителем*.

На рис. V. 4, в представлена стандартная схема *дешифратора несоответствия*, применяемая в М-2. Дешифратор несоответствия представляет собой 4-ступенную диодную схему. Купроксные выпрямители  $K_1, K_2$  и  $K_3, K_4$ , входящие в первую ступень схемы, образуют два дешифратора. Если к входам  $I-0$  и  $I-1$  присоединены выходы первого триггера, так что на входе  $I-0$  напряжение высокое, когда в триггере «0», а на входе  $I-1$  — когда в триггере «1», и к входам  $II-0$  и  $II-1$  аналогично присоединены выходы второго триггера, то первый дешифратор дает высокое напряжение, когда в первом триггере «0» и во втором «1», а второй дешифратор — когда в первом триггере «1» и во втором «0». Диоды  $K_5$

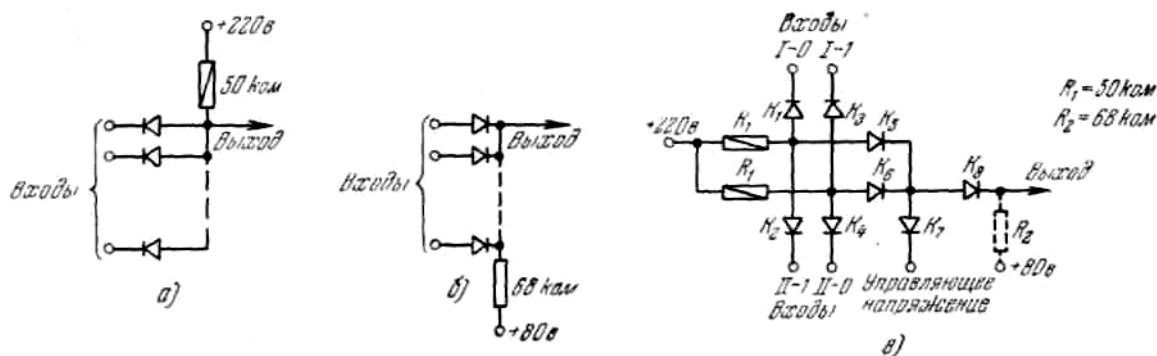


Рис. V. 4. Диодные логические схемы: а) дешифратор «И», б) смеситель «ИЛИ», в) дешифратор несоответствия.

и  $K_6$ , входящие во вторую ступень схемы, образуют смеситель. Напряжение на выходе смесителя высокое, если в первом триггере «0» и во втором «1» или если в первом триггере «1», а во втором «0»; иными словами, напряжение на выходе смесителя высокое, когда триггеры находятся в несоответствии. Это справедливо в том случае, если заперт купроксный выпрямитель  $K_7$ , образующий третью ступень схемы. Если управляющее напряжение, подаваемое на катод диода  $K_7$  низкое (+80 в), то напряжение на выходе смесителя низкое независимо от состояния триггеров — дешифратор несоответствия заперт. Если управляющее напряжение высокое (+180 в), то напряжение на выходе дешифратора определяется состояниями триггеров — дешифратор открыт. Четвертая ступень схемы представляет собой смеситель, в который входит купроксный выпрямитель  $K_8$  и аналогичные диоды других дешифраторов несоответствия. Выходы дешифраторов несоответствия присоединяются обычно

к первым управляющим сеткам клапанов (см. § 3 настоящей главы). Если на выходе дешифратора несоответствия напряжение высокое, то клапан открыт, в противном случае клапан закрыт.

Величина приемного сопротивления  $R_2$ , равная  $68 \text{ ком}$  (общего для всех дешифраторов, работающих на один клапан), выбрана с таким расчетом, чтобы паразитная емкость, имеющаяся на выходе дешифратора несоответствия и равная примерно  $60 \text{ пф}$ , успевала разрядиться в течение  $12,5 \text{ мксек}$  (одного такта тактирующего генератора). Когда на выходе схемы имеется высокое напряжение, одно из сопротивлений  $R_1$ , два последовательно соединенных прямых сопротивления диодов ( $K_5, K_8$  или  $K_6, K_8$ ) и сопротивление  $R_2$  образуют делитель напряжения. Поэтому высокий уровень напряжения на выходе дешифратора несоответствия составляет примерно  $140—150 \text{ в}$ , низкий же уровень напряжения равен  $+80 \text{ в}$ . Указанного перепада достаточно для управления клапаном.

Обозначения логических элементов на блок-схемах показаны на рис. V. 7, б, в и г.

### § 3. Клапаны

В клапане, как и в диодном дешифраторе, осуществляется логическая операция «И». Однако в отличие от дешифратора на один из входов клапана подается напряжение в виде короткого ( $1—2 \text{ мксек}$ ) импульса. Поэтому клапаны часто используются не столько в качестве логических схем, сколько в качестве формирующих элементов. В литературе аналогичные схемы называются иногда вентилями, схемами совпадения, временными селекторами и т. д.

На рис. V. 5 представлены различные варианты схем клапана, используемые в М-2.

Клапан, изображенный на рис. V. 5, в, представляет собой обычную схему совпадения на пентоде.

Клапанное действие пентода основано на запирающем свойстве пентодной сетки. Если мы подадим на пентодную сетку достаточный отрицательный потенциал, то лампа будет заперта и анодный ток будет равен нулю независимо от потенциала управляющей сетки. Импульс тока в анодной цепи (импульс напряжения на сопротивлении нагрузки) может появиться только при условии, что высокие потенциалы поданы одновременно на пентодную и управляющую сетки. Сопротивление  $300 \text{ ом}$   $0,25 \text{ вт}$  в экранной цепи служит предохранителем в случае короткого замыкания внутри лампы.

Клапаны этого типа широко применялись в различных устройствах; в частности, они использовались в качестве основной схемы каскада совпадения в М-1. Пентодные клапаны отличаются высокими входными импедансами и требуют для управления по первой сетке небольшого перепада напряжения (порядка  $10 \text{ в}$ ). Недостатком их является большой разброс характеристик лампы 6Ж4, в особенности в отношении потенциала запираения по третьей сетке, а также малый срок службы этих ламп.

Поэтому в М-2 пентодные клапаны применены только в качестве выходных ламп блоков магнитного запоминающего устройства. Во всех остальных блоках используются триодные клапаны, показанные на рис. V. 5, а и V. 5, б.

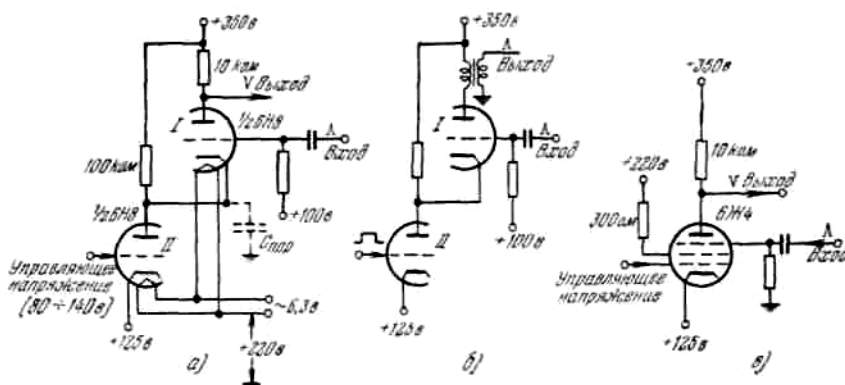


Рис. V. 5. Схемы клапанов, применяемых в М-2.

В соответствии с начертанием схемы, триод  $I$  называется иногда «верхней» лампой клапана, а триод  $II$ —«нижней» лампой. Чтобы в анодной цепи «верхней» лампы протекал ток необходимо, чтобы оба триода, соединенные последовательно, проводили.

Схему триодного клапана можно также трактовать как двухступенный усилитель. Первая ступень («нижняя лампа») представляет собой усилитель постоянного тока. Когда лампа в нем заперта, напряжение на катоде «верхней» лампы равно  $+350 \text{ в}$ , и положительный импульс, поступающий на ее сетку, не может отпереть ее. Когда «нижняя» лампа проводит, напряжение на ее аноде составляет примерно  $+130 \text{ в}$ ; положительный импульс, поступающий на сетку «верхней» лампы, усиливается ею и появляется на выходе. «Верхняя» лампа работает в режиме усилителя импульсов со значительной отрицательной обратной связью по катоду; поэтому ее коэффициент усиления равен примерно единице. При использовании в качестве анодной нагрузки импульсного трансформатора с соотношением витков  $1:1$  (рис. V. 5, б) можно получить выходной импульс клапана не отличающийся по форме, длительности и амплитуде от входного (обычно — порядка  $80—100 \text{ в}$ ). Статические характеристики триодного клапана, использующего лампу 6Н8С, в общем, напоминают статические характеристики клапана, выполненного на лампе 6Ж4.

Вследствие наличия паразитных емкостей ( $C_{\text{пар}}$ ) напряжение на катоде «верхнего» триода клапана после закрытия «нижнего» не может нарасти мгновенно. Однако, если «нижняя» лампа заперта, то импульс, поступающий на сетку «верхней» лампы, очень быстро дозаряжает паразитные емкости и практически на выходе схемы не появляется. Поэтому узкополосность первого усилителя в клапане почти не сказывается на разрешающей способности клапана. В М-2 в большинстве случаев схемы построены так, что управляющее напряжение (на сетке «нижней» лампы) устанавливается в начале такта, а импульс на «верхнюю» сетку подается в конце такта, т. е. через  $12,5 \text{ мксек}$ . При этом оказывается возможным даже искусственно увеличить емкость между катодом «верхней» лампы и землей до  $150—200 \text{ пф}$ , что уменьшает отрицательную обратную связь для этой лампы и позволяет таким образом увеличить ее коэффициент усиления.

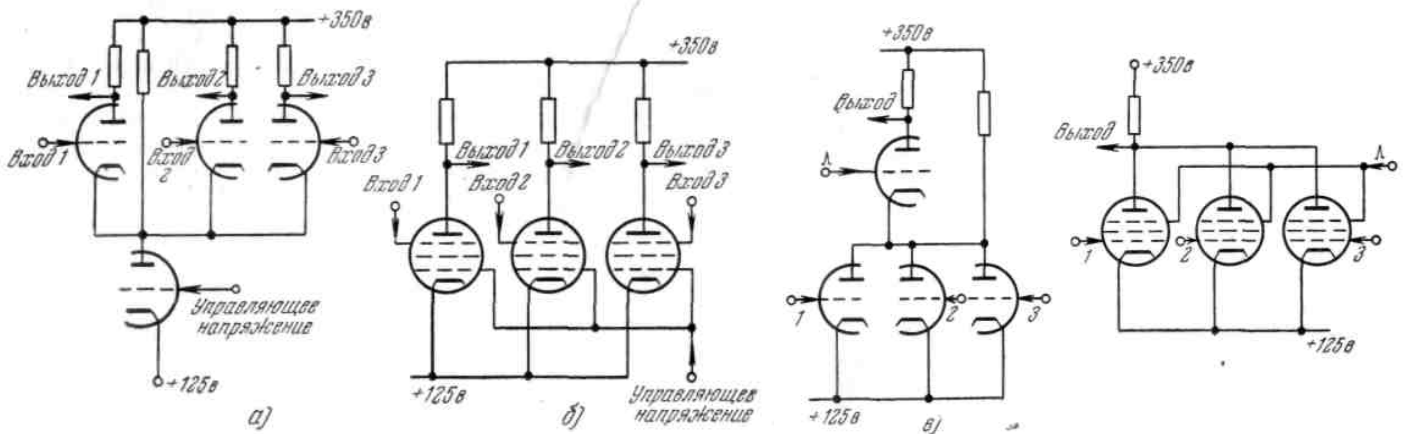


Рис. V. 6. Комбинированные клапанные схемы: а) схема с тремя «верхними» триодами (2 баллона); б) аналогичная схема на пентодах (3 баллона); в) схема с тремя «нижними» триодами; г) та же схема на пентодах.

Недостатками триодного клапана по сравнению с пентодным являются сравнительно низкие входные импедансы, необходимость в большем перепаде управляющего напряжения (не менее 15—20 в), несколько большее потребление мощности в цепи накала (0,6 а вместо 0,45 а), а также необходимость иметь специальную обмотку на трансформаторе накала (чтобы в лампе клапана между катодом и подогревателем не возникало чрезмерных напряжений). Преимуществами триодных клапанов является малый разброс характеристики и большой срок службы лампы, малое потребление мощности в цепи катода, возможность применения комбинированных схем, использующих несколько «верхних» или несколько «нижних» триодов и дающих таким образом экономию в количестве ламп (рис. V. 6), а также возможность использования импульсных характеристик «верхних» триодов (при условии, что емкость, шунтирующая «нижний» триод, достаточно велика).

Обозначения клапанов на блок-схемах показаны на рис. V. 7, д, е, ж.

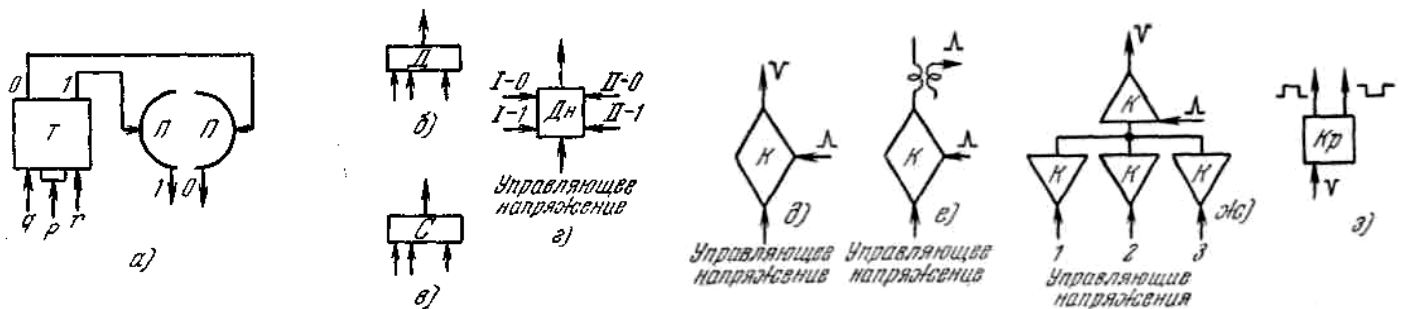


Рис. V. 7. Обозначения на блок-схемах: а) триггер с катодными повторителями (см. рис. V. 2, а); б) дешифратор (см. рис. V. 4, а); в) смеситель (см. рис. V. 4, б); г) дешифратор несоответствия (см. рис. V. 4, в); д) клапан (см. рис. V. 5, а, в); е) клапан с трансформаторной нагрузкой (см. рис. V. 5, б); ж) клапан с тремя «нижними» триодами (см. рис. V. 6, в); з) кipp-реле.

#### § 4. Блокинг-генераторы; кipp-реле

Блокинг-генераторы и кipp-реле применяются в М-2 в схемах управления, но в значительно меньших количествах, чем описанные выше элементы.

Блокинг-генератор представляет собой источник коротких (1—1,5 мксек), треугольных импульсов большой мощности. В М-2 применяются самоходные блокинг-генераторы (вырабатывающие непрерывную последовательность импульсов), ждущие (выдающие один импульс при воздействии внешнего сигнала), а также блокинг-генераторы в режиме деления частоты. Блокинг-генераторы выполнены по общеизвестным схемам; в них использованы лампы 6Н 8С и импульсные трансформаторы А-228.

Кipp-реле, называемые иногда в литературе однопериодными мультивибраторами, выполнены на лампах 6Н 8С с анодно-сеточной связью.

Кipp-реле — это схема, генерирующая одиночный прямоугольный импульс при поступлении на ее вход внешнего сигнала. Длительность и форма выходного импульса определяется параметрами схемы кipp-реле и в широких пределах не зависит от амплитудности и формы входного сигнала. Обозначение кipp-реле на блок-схемах приведено на рис. V. 7, з.

**ГЛАВА VI**  
**АРИФМЕТИЧЕСКИЙ УЗЕЛ**

**§ I. Общее описание арифметического узла**

Арифметический узел, как было указано выше, предназначен для производства операций над числами: сложения, вычитания, умножения, деления, а также сравнения чисел, логического умножения и перемены знака. Он является единственным узлом в машине, где числа подвергаются каким-либо изменениям.

Основной частью арифметического узла является устройство для выполнения сложения. Суммирующее устройство арифметического узла М-2 параллельного типа и содержит 33 сумматора.

Как уже указывалось (гл. II), арифметический узел имеет четыре регистра ( $A, B, C, E$ ).

Из описания порядка выполнения различных операций (гл. IV) видно, что в регистре  $A$  должны быть предусмотрены устройства для сдвига чисел влево (в сторону старших разрядов) и устройство для сдвига чисел вправо (в сторону младших разрядов); в регистре  $B$  — также устройства для сдвига чисел влево и вправо и, кроме того, устройство для взятия дополнения от чисел; в регистре  $C$  — устройства для взятия дополнения от чисел и устройство для сдвига чисел вправо. Имеются также устройства для передачи чисел из регистра  $A$  в регистры  $B$  и  $C$  и для передачи чисел из регистра  $B$  в регистр  $A$ . Элементарные операции, выполняемые регистрами арифметического узла, приведены в табл. 5.

Все разряды арифметического узла от 8-го до 30-го включительно совершенно идентичны между собой и взаимозаменяемы. То же самое следует сказать о разрядах порядков (2÷5). Крайние разряды (1) и (33), а также 6, 7, 31, 32 несколько отличаются по своей схеме от других разрядов. Кроме того, имеется «нулевой» разряд в регистрах  $B$  и  $E$ .

В шкафу арифметического узла (см., например, рис. II. 1) разряды располагаются один над другим, причем младшие находятся вверху. Над 33-м разрядом размещены усилители мощности для напряжений, управляющих работой  $AU$ , и разряды алгебраических знаков чисел — блок формирования импульсов ( $ΦИ$ ).

Таблица 5

**Элементарные операции, выполняемые регистрами арифметического узла**

№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
1	Сдвиг влево	<b>Регистр А</b>	
		а) При работе входного устройства и запоминающего устройства на магнитных лентах	Каждый из разрядов с 1-го по 32-й устанавливается в соответствие с соседним младшим разрядом. 33-й разряд устанавливается в соответствие с разрядом алгебраического знака. В разряд знака принимается соответственно состояние либо последнего триггера регистра ввода, либо выходного триггера магнитных лент. Цифры, выходящие из 1-го разряда, теряются
		б) При делении с фиксированной запятой	Каждый из разрядов с 1-го по 32-й устанавливается в соответствие с соседним младшим разрядом. В 33-м разряде каждый раз устанавливается единица, если имеются единицы в нулевом разряде регистра $B$ ( $B_0 = 1$ ) или нулевом разряде регистра $E$ ( $E_0 = 1$ ); в противном случае устанавливается нуль. Цифры, выходящие из 1-го разряда, в результате сдвига теряются
в) При делении с плавающей запятой	Каждый из разрядов с 7-го по 32-й устанавливается в соответствие с соседним младшим разрядом. В 33-м разряде каждый раз устанавливается единица, если имеется единица в 7-м разряде регистра $B$ или в 7-м разряде регистра $E$ ; в противном случае — устанавливается нуль. Цифры, выходящие из 7-го разряда, теряются. Разряды с 1-го по 6-й в сдвиге не участвуют		

№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
2	Сдвиг вправо	а) При умножении с фиксированной запятой	Каждый из разрядов со 2-го по 33-й устанавливается в соответствие с соседним старшим разрядом. 1-й разряд каждый раз устанавливается в соответствие с 33-м разрядом регистра <i>B</i> (одновременно и в регистре <i>B</i> производится сдвиг вправо). Цифры, выходящие из 33-го разряда, теряются
		б) При умножении с плавающей запятой	Каждый из разрядов с 8-го по 33-й устанавливается в соответствие с соседним старшим разрядом. 8-й разряд устанавливается в соответствие с 7-м разрядом регистра, в котором при действиях с плавающей запятой всегда находится цифра 0. Цифры, выходящие из 33-го разряда, теряются. Разряды с 1-го по 7-й в сдвиге не участвуют
3	Зажигание	Перед чтением чисел и инструкции из запоминающих устройств ( <i>МП</i> и <i>ЭП</i> ) и перед выдачей результата в регистр <i>A</i>	Производится установка на «1» всех разрядов регистра
4	Чтение чисел из запоминающих устройств ( <i>МП</i> и <i>ЭП</i> )	При всех операциях	Производится установка на нуль тех разрядов регистра, в которых в запоминающем устройстве хранятся нули. (Перед чтением производится зажигание.)
5	Выдача результата	При всех операциях, кроме деления с фиксированной запятой и сравнения	Производится прием результата из регистра <i>B</i> . Для этого меняется на противоположное состояние тех разрядов регистра <i>A</i> , в которых в регистре <i>B</i> стоят нули. (Перед выдачей результата производится зажигание.)
6	Дополнение от мантиссы и дополнение от порядка	<b>Регистр <i>B</i></b>	
		а) При вычитании с фиксированной запятой, сравнении по модулю и алгебраическом сравнении при одинаковых знаках чисел	Меняется на противоположное состояние разрядов с 1-го по 33-й и разряда алгебраического знака <i>AB</i> . (Одновременно может меняться 33-й разряд регистра <i>E</i> — см. п. 19.)
		б) При вычитании с плавающей запятой (для нахождения разности порядков и для вычисления разности мантисс после выравнивания порядков.)	Меняется на противоположное состояние разрядов порядка с 1-го по 6-й (дополнение <i>b</i> — порядка), либо разрядов мантиссы с 7-го по 33-й и разряда алгебраического знака <i>AB</i> (дополнение <i>B</i> — мантиссы)
в) При сложении с плавающей запятой (для вычисления разности порядков)	Изменяется на противоположное состояние разрядов порядка с 1-го по 6-й (дополнение <i>b</i> — порядка)		
7	Сдвиг вправо	а) При умножении с фиксированной запятой	Каждый из разрядов с 1-го по 33-й устанавливается в соответствие с соседним старшим разрядом. В нулевой разряд принимаются нули. Цифры, выходящие из 33-го разряда, направляются в регистр <i>A</i> (где одновременно производится сдвиг вправо)



№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
7	Сдвиг вправо	б) При умножении с плавающей запятой	Каждый из разрядов с 8-го по 33-й устанавливается в соответствие с соседним старшим разрядом. 8-й разряд устанавливается в соответствие с 7-м разрядом. Цифры, выходящие из 33-го разряда, теряются. Разряды с 1-го по 7-й в сдвиге не участвуют
		в) При сложении и вычитании с плавающей запятой (для выравнивания порядков)	Сдвиг производится так же, как в п. б). Цифры, выходящие из 33-го разряда, поступают в 33-й разряд регистра <i>E</i>
		г) При сложении с плавающей запятой (для нормализации результата)	Производится один сдвиг, если в 7-м разряде регистра <i>B</i> находится единица, а в нулевом разряде регистра <i>E</i> — нуль. В 8-й разряд регистра принимается состояние 7-го разряда. Остальные разряды мантиссы устанавливаются в соответствие с соседними старшими разрядами. Разряды с 1-го по 7-й в сдвиге не участвуют
8	Сдвиг влево	а) При делении с фиксированной запятой	Каждый из разрядов с нулевого по 32-й устанавливается в соответствие с соседним младшим разрядом. В 33-й разряд вдвигаются нули. Цифры, выходящие из нулевого разряда, теряются
		б) При делении с плавающей запятой	Каждый из разрядов с 7-го по 32-й устанавливается в соответствие с соседним младшим разрядом. В 33-й разряд вдвигаются нули. Цифры, выходящие из 7-го разряда, теряются. Разряды с 1-го по 6-й в сдвиге не участвуют
		в) При вычитании с плавающей запятой (для нормализации результата)	Сдвиг производится так же, как в п. б). В 33-й разряд при первом сдвиге принимается 1 (единица округления), если в 33-м разряде регистра <i>E</i> находится 1. При дальнейших сдвигах в 33-й разряд вдвигаются нули
9	Выдача суммы в разрядах мантиссы ( $\Sigma B$ ) и выдача суммы в разрядах порядка ( $\Sigma b$ )	а) При операциях с фиксированной запятой	Меняется на противоположное состояние тех разрядов регистра <i>B</i> (с 1-го по 33-й), где цифры в регистрах <i>C</i> и <i>E</i> различны
		б) При операциях с плавающей запятой	Меняется на противоположное состояние тех разрядов порядка (с 1-го по 6-й разряд), либо мантиссы (с 7-го по 33-й разряд), где цифры в регистрах <i>C</i> и <i>E</i> различны
10	Гашение мантиссы и гашение порядка	а) Перед приемом чисел и инструкций из регистра <i>A</i> при всех операциях	Производится установка на нуль разрядов регистра с нулевого по 33-й
		б) Перед началом выполнения умножения с фиксированной запятой	То же, что и в п. а)

№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
10	Гашение мантиссы и гашение порядка	в) При операциях с плавающей запятой в случае получения результата, равного нулю	То же, что и в п. а)
		г) Перед началом умножения мантис при выполнении умножения с плавающей запятой	Производится установка на нуль разрядов мантиссы с 8-го по 33-й (гашение $B$ — мантиссы)
		д) При делении с плавающей запятой (перед приемом мантиссы результата из регистра $A$ в $B$ для нормализации результата)	То же, что и в п. г)
		е) При сложении и вычитании с плавающей запятой, если $b \ll c$	То же, что и в п. г)
		ж) При сложении и вычитании с плавающей запятой перед восстановлением старшего порядка	Производится установка на нуль разрядов порядка с нулевого по 7-й (гашение $b$ — порядка)
11	Прием мантиссы и прием порядка	а) При всех операциях	Производится прием чисел и инструкций из регистра $A$ ; при этом меняется состояние тех разрядов (с 1-го по 33-й) регистра $B$ , в которых в регистре $A$ находятся единицы (перед приемом производится гашение всего регистра $B$ )
		б) При сложении и вычитании с плавающей запятой (при восстановлении старшего порядка)	Производится прием из регистра $A$ разрядов порядка (с 1-го по 6-й); при этом меняется состояние тех разрядов порядка регистра $B$ , в которых в регистре $A$ находятся единицы (прием $b$ — порядка). (Перед приемом производится гашение разрядов порядка регистра $B$ ).
		в) При делении с плавающей запятой (передача мантиссы в регистр $B$ для нормализации)	Производится прием числа в разряды мантиссы (с 7-го по 33-й разряд) из регистра $A$ ; при этом меняется состояние тех разрядов мантиссы, в которых в регистре $A$ находятся единицы (прием $B$ — мантиссы). (Перед приемом производится гашение разрядов мантиссы регистра $B$ ).
12	Изменение порядка на 32 (изменение $B_1$ )	При умножении или делении с плавающей запятой	Меняется состояние 1-го разряда порядка регистра $B$ на обратное
13	Сдвиг вправо	При сложении и вычитании с плавающей запятой (для выравнивания порядков)	<p style="text-align: center;">Регистр <math>C</math></p> Каждый из разрядов с 9-го по 33-й устанавливается в соответствие с соседним старшим разрядом. В 8-й разряд принимается состояние 7-го разряда. Цифры, выходящие из 33-го разряда, поступают в 33-й разряд регистра $E$ . Разряды с 1-го по 7-й в сдвиге не участвуют

№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
14	Дополнение от мантиссы и дополнение от порядка	а) При вычитании, делении с фиксированной запятой, сравнении по модулю, алгебраическом сравнении (при одинаковых знаках), делении с плавающей запятой	Меняется на противоположное состояние всех разрядов с 1-го по 33-й. (Одновременно может меняться 33-й разряд регистра <i>E</i> — см. п. 19.)
		б) При вычитании с плавающей запятой (для вычисления разности порядков и для вычисления разности мантисс после выравнивания порядков)	Меняется на противоположное состояние разрядов порядка с 1-го по 6-й (дополнение с — порядка), либо разрядов мантиссы с 7-го по 33-й (дополнение <i>C</i> —мантиссы)
		в) При вычитании и умножении с плавающей запятой (перед нормализацией результата)	Меняется на противоположное состояние разрядов порядка с 1-го по 6-й (дополнение с — порядка)
15	Гашение порядка и гашение мантиссы	а) При всех операциях, перед приемом чисел из регистра <i>A</i> в регистр <i>C</i>	Производится установка на нуль всех разрядов регистра (с 1-го по 33-й разряд)
		б) При сравнении по модулю	То же, что и в п. а)
		в) При сложении и вычитании с плавающей запятой	Производится установка на нуль разрядов мантиссы с 7-го по 33-й (гашение <i>C</i> — мантиссы), либо разрядов порядка с 1-го по 6-й (гашение <i>c</i> — порядка)
		г) При умножении и делении с плавающей запятой (перед нормализацией результата)	Производится установка на нуль разрядов порядка с 1-го по 6-й (гашение <i>c</i> —порядка)
16	Прием	При всех операциях	Производится прием чисел из регистра <i>A</i> , при этом меняется состояние тех разрядов регистра <i>C</i> (с 1-го по 33-й), в которых в регистре <i>A</i> находятся единицы (перед приемом производится гашение регистра <i>C</i> )
17	Установка единицы в разрядах порядка (зажигание <i>C</i> <sub>6</sub> )	При сложении и делении с плавающей запятой (перед нормализацией результата)	Производится установка на единицу 6-го разряда регистра (перед этим производится гашение разрядов порядка регистра <i>C</i> )
18	Гашение регистра	Каждый раз перед образованием единиц двоичного переноса	Регистр <i>E</i> Все разряды с нулевого по 32-й устанавливаются на нуль. 33-й разряд сохраняет прежнее состояние

№ п/п	Название элементарной операции	При какой операции выполняется	Содержание операции
19	Образование единиц двоичного переноса	а) При сложении, умножении с фиксированной запятой, умножении с плавающей запятой, алгебраическом сравнении, сравнении по модулю	Каждый из разрядов с нулевого по 32-й устанавливается на единицу, если в соседнем младшем разряде регистров <i>B</i> , <i>C</i> , <i>E</i> имеются две или три единицы; в противном случае устанавливается нуль. 33-й разряд регистра <i>E</i> остается в положении нуль
		б) При вычитании и делении с фиксированной запятой, делении с плавающей запятой	Разряды с нулевого по 32-й работают так же, как в п. а). 33-й разряд устанавливается в положение единица. Установка 33-го разряда на нуль производится перед выдачей результата в регистр <i>A</i> или в начале следующего цикла
		в) При вычитании с плавающей запятой	Разряды с нулевого по 32-й работают так же, как в п. а). 33-й разряд устанавливается в положение единица. При сдвигах мантиссы <i>B</i> или <i>C</i> вправо (для выравнивания порядков) 33-й разряд принимает цифры, выдвигаемые из мантиссы. При нормализации результата (при сдвиге влево в регистре <i>B</i> ) в 33-м разряде снова устанавливается единица, если перед этим там был нуль (связано с добавлением единицы округления в 33-й разряд регистра <i>B</i> ). Последующая установка 33-го разряда на нуль производится так же, как в п. б)
		г) При сложении с плавающей запятой	Разряды с нулевого по 32-й работают так же, как в п. а). 33-й разряд остается в положении нуль. При сдвигах мантиссы <i>B</i> или <i>C</i> вправо (для выравнивания порядков и нормализации результата) 33-й разряд принимает цифры, выдвигаемые из мантиссы. Последующая установка 33-го разряда регистра <i>E</i> на нуль производится так же, как в п. б)

В приложении 3 приведена таблица импульсов и управляющих напряжений, используемых в работе АУ. При разборе § 2—5 рекомендуется для характеристики упоминаемых в них импульсов и управляющих напряжений обращаться к этой таблице.

Ниже приводится подробное описание схемы арифметического узла.

## § 2. Схема среднего разряда мантиссы

Блок-схема одного из средних разрядов мантиссы АУ приведена на рис. VI. 1.

В каждом из регистров *A*, *B* и *C* арифметического узла для представления двоичной цифры данного разряда используется триггер с катодными повторителями, описанный в § 1 гл. V (см. рис. V. 2, *a*). В регистре *E* используются триггеры без катодных повторителей (рис. V.2, *б*).

В регистрах *A*, *B*, *C* каждый из триггеров имеет вход для запуска по двум сеткам (вход «*p*» на рис. V. 2, *a*). Триггеры регистров *B* и *C* имеют, кроме того, по одному добавочному входу «гашения», т. е. установки на нуль (вход «*q*» на рис. V. 2, *a*), а триггеры регистра *A* — по одному добавочному входу для установки на единицу (вход «*r*» на рис. V. 2, *a*) и два добавочных входа для установки на нуль (вход «*q*» на рис. V. 2, *a*). Эти последние предназначены для приема чисел из запоминающих устройств.

О запуске триггеров регистра *E* будет сказано ниже.

Добавочные входы «*r*» триггеров регистра *A* объединены общей шиной. В регистрах *B* и *C* для объединения дополнительных входов «*q*» существуют две отдельные шины; одна для триггеров разрядов мантиссы и другая для триггеров разрядов порядка.

Это дает возможность производить отдельную установку на нуль (гашение) триггеров мантиссы или порядка, что необходимо при выполнении операций с плавающей запятой. При подаче на шину какого-либо регистра отрицательного импульса все триггеры, входы которых подсоединены к этой шине, устанавливаются в одно положение (в регистрах *B* и *C* — на нуль, в регистре *A* — на единицу).

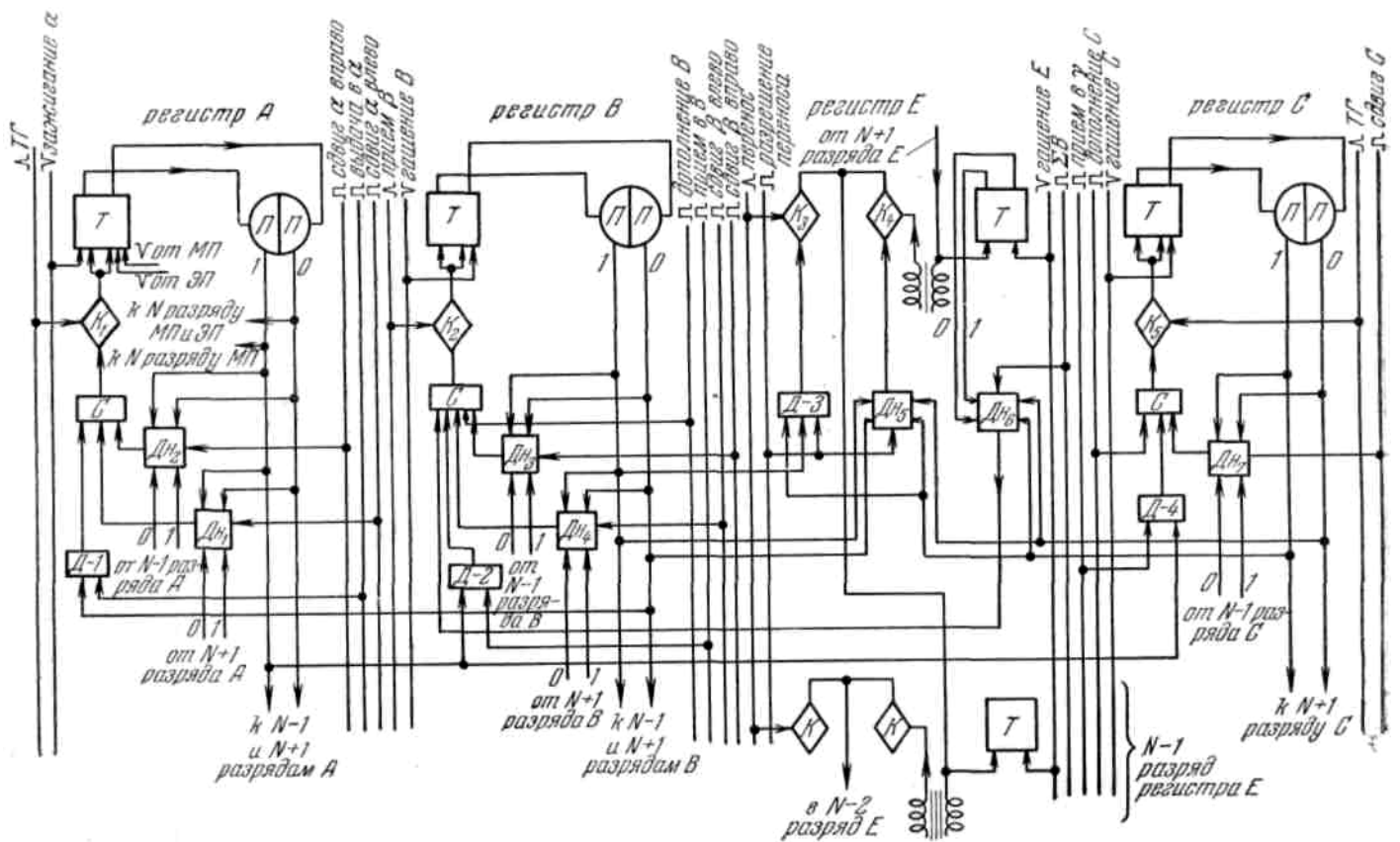


Рис. VI. 1. Блок-схема  $N$ -го разряда  $AV$ .

Вход для запуска по двум сеткам каждого из триггеров регистров  $A$ ,  $B$ ,  $C$  присоединен к выходу своего клапана, выполненного по схеме рис. V. 5,  $a$  (см. § 3 гл. V). Сетки «верхних» ламп клапанов в регистрах объединены общими шинами, на которые подаются положительные импульсы. На «верхние» сетки клапанов регистров  $A$  и  $C$  поданы положительные импульсы тактирующего генератора, а на «верхние» сетки клапанов регистра  $B$  — специальные импульсы, называемые «прием  $\beta$ ». Последние формируются в блоке арифметических действий.

Сетки «нижних» ламп клапанов управляются каждая своей группой дешифраторов, включенных через диодный смеситель.

Рассмотрим для примера группу дешифраторов, управляющих клапанами регистра  $A$ . Один из дешифраторов несоответствия  $Дн_1$ , на входы которого поданы напряжения от триггера данного разряда и от триггера соседнего младшего разряда, предназначен для осуществления сдвига влево в регистре  $A$ . Схема дешифратора несоответствия была описана в § 2 гл. V (см. рис. V. 4,  $b$ ).

Входы управляющих напряжений дешифраторов сдвига во всех разрядах регистра  $A$  объединены общей шиной «сдвиг  $\alpha$  влево». При производстве сдвига на эту шину подается высокое напряжение (+180 в); при этом оказываются открытыми по «нижним» сеткам клапаны в тех разрядах, где состояния триггеров не соответствуют состояниям триггеров соседних младших разрядов. При поступлении на «верхние» сетки клапанов положительного импульса тактирующего генератора, состояние триггера в каждом из этих разрядов меняется на противоположное, т. е. устанавливается в соответствие с состоянием соседнего справа триггера. Таким образом, происходит сдвиг на один разряд влево.

Второй дешифратор несоответствия  $Дн_2$  регистра  $A$  предназначен для осуществления сдвига вправо. На входы этого дешифратора поданы напряжения от триггера данного разряда и от триггера соседнего старшего разряда. Так же, как и в первом дешифраторе, входы управляющих напряжений дешифраторов сдвига вправо объединены общей шиной «сдвиг  $\alpha$  вправо». При подаче на эту шину высокого напряжения (+180 в), оказываются открытыми по «нижним» сеткам клапаны в тех разрядах, в которых состояния триггеров не соответствуют состояниям триггеров соседних старших разрядов. Поступающий на «верхние» сетки импульс проходит через клапаны в этих разрядах, причем состояние триггера каждого разряда устанавливается в соответствие с состоянием триггера соседнего старшего разряда.

Третий в регистре  $A$  дешифратор  $Д-1$  предназначен для передачи чисел из регистра  $B$  в регистр  $A$ . По схеме он аналогичен дешифратору, изображенному на рис. V. 4,  $a$ , но имеет всего два входа. Один из входов присоединяется к общей для всех разрядов шине «выдача в  $\alpha$ », на другой вход подается выходное напряжение «0» с триггера регистра  $B$  этого же разряда. В начале такта передачи числа из регистра  $B$  в регистр  $A$  все триггеры регистра  $A$  устанавливаются в положение «1» («зажигание  $\alpha$ »). Одновременно на шине «выдача в  $\alpha$ » устанавливается высокое напряжение (+180 в), которое держится до конца такта. При этом оказываются открытыми по «нижнему» сеткам клапаны регистра  $A$  в тех разрядах, в которых в регистре  $B$  стоят нули. В конце такта на «верхние» сетки клапанов подается положительный импульс тактирующего генератора. При этом состояния триггеров во всех разрядах, где клапаны открыты по «нижним» сеткам, меняются на обратные, т. е. устанавливаются в положение «0». Таким образом, все триггеры регистра  $A$  устанавливаются в соответствие с триггерами регистра  $B$ .

В разрядах мантиссы регистра  $B$  смесители, работающие на сетки клапанов, кроме входов от дешифраторов сдвига  $\beta$  влево и вправо и дешифраторов для передачи чисел из регистра  $A$ , имеют еще по одному входу, присоединенному через сопротивление непосредственно к шине «дополнение  $B$ » (мантиссы). Если на эту шину подается высокое напряжение (+180 в), то все клапаны регистра открываются по «нижним» сеткам; импульсы «прием  $\beta$ », подаваемые на верхние сетки клапанов, пройдя через них, меняют состояния всех триггеров регистра  $B$  на противоположные, т. е. заменяют изображение числа, находящегося в регистре  $B$ , на обратный код.

К пятому входу смесителя регистра  $B$  подсоединен выход дешифратора несоответствия  $D_{n6}$ , в котором сравниваются состояния триггеров данного разряда регистров  $C$  и  $E$ .

Эти дешифраторы управляются напряжением, подаваемым на шину «выдача суммы» (мантиссы). Когда на этой шине установлено высокое напряжение (+180 в), а на «верхние» сетки клапанов регистра  $B$  подается импульс «прием  $\beta$ », состояния триггеров регистра  $B$  меняются на противоположные в тех разрядах, где различны состояния триггеров регистров  $C$  и  $E$ . При этом в каждом разряде регистра  $B$  получается сумма по модулю 2 трех цифр данного разряда, находившихся в регистрах  $B, C, E$  (см. табл. 4 на стр. 48).

В регистре  $C$  имеются дешифраторы для передачи чисел из регистра  $A$  в регистр  $C$  ( $D-4$ ) и для сдвига чисел вправо ( $D_{n7}$ ), а также устройство для взятия дополнения. Все эти элементы схемы полностью аналогичны соответствующим элементам схем регистров  $A$  и  $B$ , которые были описаны выше.

Рассмотрим теперь подробнее схему регистра единиц двоичного переноса.

Схема триггера регистра  $E$  имеется на рис. V. 2, б. Как видно из рисунка, этот триггер имеет два входа — один для установки на нуль (вход « $q$ »), другой для установки на единицу (вход « $r$ »).

Входы « $q$ » объединяются общей шиной, на которую подается отрицательный импульс — команда «начало двоичного переноса», иначе называемая «гашение  $E$ ». Команда «гашение  $E$ », поступающая из программного датчика, устанавливает на нуль все триггеры регистра  $E$  перед началом пробега единиц двоичного переноса.

Кроме триггера, каждый разряд регистра имеет два клапана, выполненных по схеме рис. V. 5, б. Один из них, который мы будем называть клапаном безусловного переноса  $K_3$ , дает выходной сигнал при наличии единиц в триггерах регистров  $B$  и  $C$  данного разряда, т. е. в случае, когда сумма цифр в данном разряде не меньше 2, независимо от того, есть ли перенос из предыдущего разряда. Второй клапан, который мы будем называть клапаном условного переноса  $K_4$ , дает выходной сигнал, если только в одном из триггеров регистра  $B$  или  $C$  в данном разряде находится единица и существует единица переноса из предыдущего (младшего) разряда.

Оба клапана работают на общий импульсный трансформатор, причем с первичной его обмотки снимается отрицательный импульс, поступающий дальше на вход « $r$ » триггера регистра  $E$  следующего (старшего) разряда, а со вторичной — положительный импульс на «верхнюю» сетку клапана условного переноса того же старшего разряда.

По «нижней» сетке клапан условного переноса управляется дешифратором несоответствия  $D_{n5}$ , в котором сравниваются состояния триггеров регистров  $B$  и  $C$  данного разряда. Кроме того, дешифратор несоответствия имеет еще один вход, присоединенный к шине управляющего напряжения «разрешение переноса  $E$ ».

Что касается клапанов безусловного переноса, то их «верхние» сетки объединены общей шиной. Положительный импульс «перенос  $E$ », подаваемый на эту шину, формируется из отрицательного импульса «начало двоичного переноса» (гашение  $E$ ) схемой задержки. Время задержки схемы формирования, равное приблизительно 9 мксек, выбрано с таким расчетом, чтобы за это время успели установиться напряжения на дешифраторах, управляющих клапанами регистра  $E$ . По «нижним» сеткам эта группа клапанов управляется дешифраторами  $D-3$ , имеющими по три входа. На один из входов дешифратора подается выходное напряжение «1» триггера регистра  $B$  данного разряда, а на другой — напряжение «1» триггера регистра  $C$  этого же разряда. Имеется также вход для управляющего напряжения «разрешение переноса». Введение последнего в обе группы дешифратора регистра  $E$  не вызвано какими-либо логическими соображениями, а продиктовано чисто техническими причинами.

Дело в том, что установление низкого напряжения на выходе дешифратора требует большего времени, чем установление высокого напряжения. Благодаря тому, что в дешифраторы введено управляющее напряжение «разрешение переноса», к началу такта переноса напряжение на выходе любого из дешифраторов регистра  $E$  оказывается низким, а затем оно должно либо остаться низким, либо нарасти до высокого уровня к моменту поступления импульсов на «верхние» сетки клапанов; следовательно, введение управляющего напряжения «разрешение переноса» позволяет уменьшить время, отводимое для работы дешифраторов.

При выполнении арифметических действий состояния триггеров регистров  $B$  и  $C$  могут меняться одновременно с выходом импульса «гашение  $E$ » (в начале такта переноса). Задержка в появлении управляющего напряжения «перенос  $E$ » на 1,5—2 мксек относительно начала такта предотвращает получение положительных всплесков напряжения на выходах дешифраторов вследствие перекрытия фронтов триггеров.

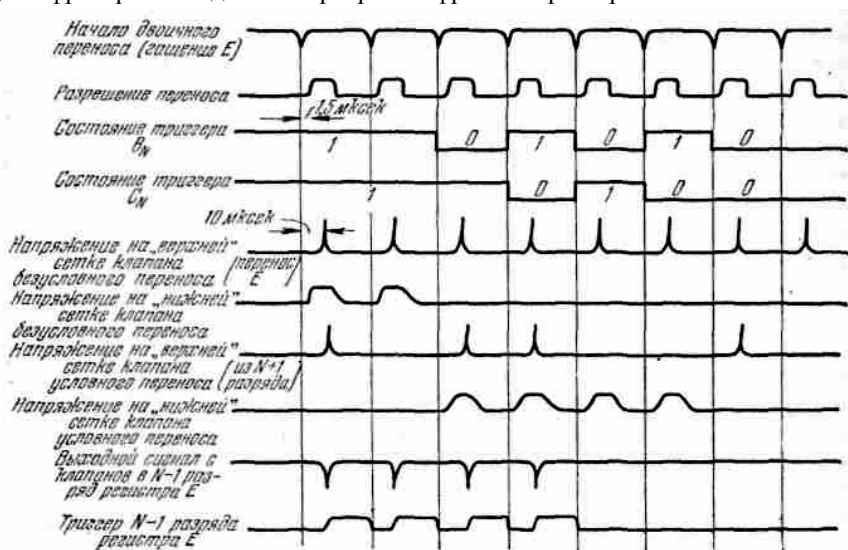


Рис. VI. 2. Эпюры напряжений в регистре  $E$ .

переноса, который занимает время максимум порядка 3,5 мксек (примерно 0,1 мксек на разряд).

Работа дешифраторов и клапанов регистра  $E$  поясняется эпюрами на рис. VI. 2, где все представлено так, как будто такты суммирования непрерывно следуют друг за другом.

Как видно из рисунка, в начале такта суммирования все триггеры регистра  $E$  устанавливаются в положение «0» командой «гашение  $E$ ». Затем с некоторой задержкой во времени на шине «разрешение переноса» устанавливается высокое напряжение (+180 в), которое удерживается до середины такта, после чего, в зависимости от комбинации цифр в регистрах  $B$  и  $C$ , могут открыться по «нижним» сеткам те или иные клапаны регистра  $E$ .

За 3,5—4 мксек до спада управляющего напряжения «перенос  $E$ » подается положительный импульс «перенос  $E$ » на верхние сетки клапанов безусловного переноса. С этого момента собственно и начинается пробег единиц двоичного

Остальная часть такта отведена для работы дешифраторов выдачи суммы в регистре  $B$  и дешифраторов в схеме управления. Если в данном такте в регистре  $B$  должна быть получена сумма чисел  $B$  и  $C$ , то в конце такта на «верхние» сетки клапанов регистра  $B$  дается импульс «прием  $\beta$ ».

### § 3. Крайние разряды мантиссы

Крайние разряды мантиссы (33-й и 7-й) несколько отличны по своей схеме от рассмотренных в предыдущем параграфе средних разрядов. Основные отличия заключаются в том, что в этих разрядах имеются дополнительные дешифраторы для управления клапанами. Кроме того, выходные напряжения триггеров подаются на схему управления через мощные катодные повторители.

В 33-м (самом младшем) разряде регистра  $A$  дополнительно смонтировано несколько сложных дешифраторов  $D-1$  —  $D-6$  для сдвига влево (см. рис. VI. 3).

Как видно из рисунка, логическая схема дешифраторов «сдвига влево» 33-го разряда регистра  $A$  выполнена в соответствии с требованиями, сформулированными в табл. 5 п. 1 а), б), в).

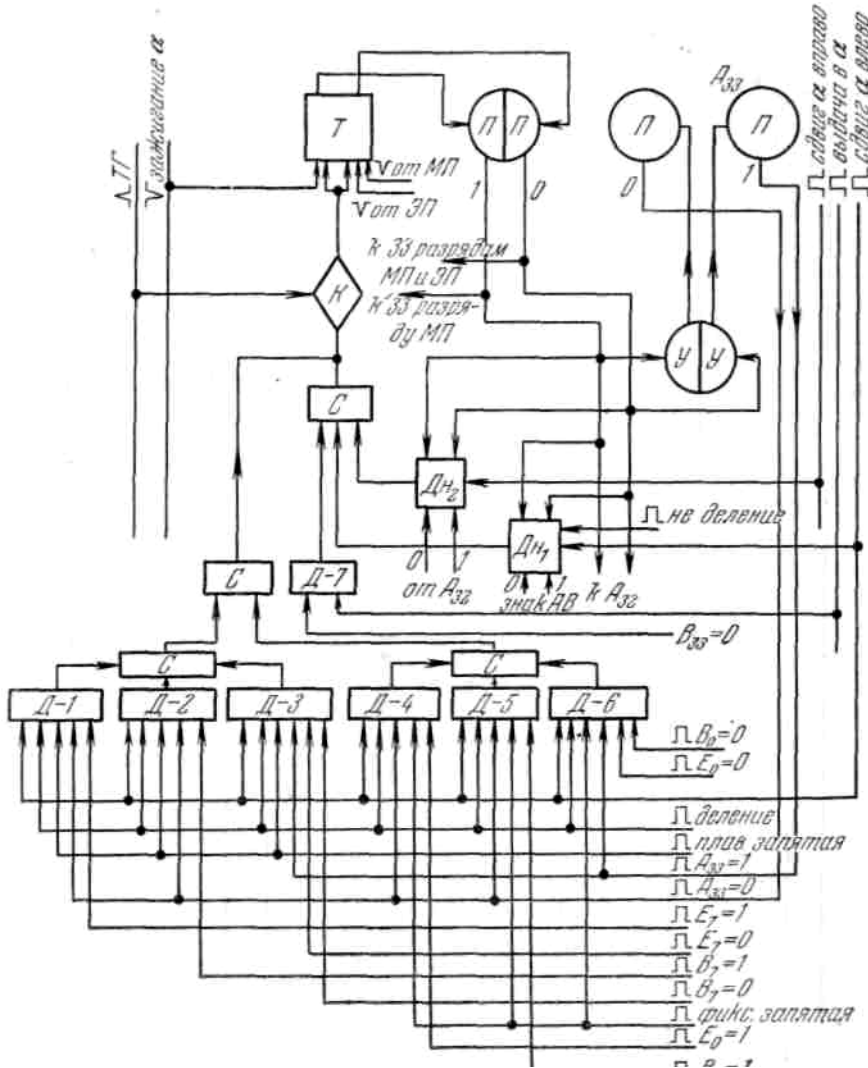


Рис. VI. 3. Блок-схема 33-го разряда регистра  $A$ .

либо устанавливается в положение «1» при взятии дополнений от мантис в регистрах  $B$  или  $C$  при сдвиге вправо (см. таблицу 5 п. 19).

Один из дешифраторов  $D-1$  рассматриваемой группы служит для установки единицы округления в 33-м разряде регистра  $E$ , если это требуется при нормализации результата. Его схема выполнена так, что он дает на выходе высокое напряжение, когда производится сдвиг в регистре  $B$  влево и в 33-м разряде регистра  $E$  стоит цифра нуль. Во всех других случаях выдается низкое напряжение.

Заметим, что триггер в 33-м разряде регистра  $E$  устанавливается в нужное положение не в середине такта суммирования, как триггеры остальных разрядов регистра  $E$ , а в начале такта, одновременно с установкой чисел в регистрах  $B$  и  $C$ . Поэтому, в отличие от других разрядов, в 33-м разряде регистра  $E$  можно иметь не два, а только один клапан для передачи единицы двоичного переноса в следующий (32-й) разряд. По «верхней» сетке клапан соединен параллельно с «верхними» сетками клапанов безусловного переноса всех других разрядов.

Дешифратор сдвига влево 33-го разряда регистра  $B$  по своей схеме аналогичен дешифраторам остальных разрядов, но отличается от них тем, что на его входы подаются выходные напряжения с триггера 33-го разряда регистра  $E$ . При сдвиге влево этот дешифратор дает на выходе высокое напряжение, если триггеры 33-го разряда регистров  $B$  и  $E$  находятся в одинаковых состояниях. Последнее связано с приемом единицы округления результата из 33-го разряда регистра  $E$  при вычитании с плавающей запятой (см. таблицу 5 п. 8 в).

33-й разряд регистра  $E$  (рис. VI. 4) отличается от других разрядов того же регистра. Здесь используется триггер, схема которого аналогична схемам триггеров регистров  $B$  и  $C$ . Он имеет вход для запуска по двум сеткам (вход типа « $p$ » на рис. V. 2, а) и добавочный вход для установки на нуль (вход типа « $q$ » на том же рисунке). Триггер устанавливается на нуль в начале каждого цикла импульсом установки на «1» регистра  $A$  («зажигание  $\alpha$ »).

Вход для запуска по двум сеткам присоединен к выходу клапана, который управляется по «верхней» сетке импульсами тактирующего генератора, а по «нижней» — группой из пяти дешифраторов, включенных через диодный смеситель. Два дешифратора из этой группы являются дешифраторами несоответствия  $D_{н1}$ ,  $D_{н2}$ , связывающими триггер 33-го разряда регистра  $E$  с триггерами регистров  $B$  и  $C$  того же разряда, а остальные выполнены по схеме «И».

С помощью указанных дешифраторов и клапана триггер 33-го разряда регистра  $E$

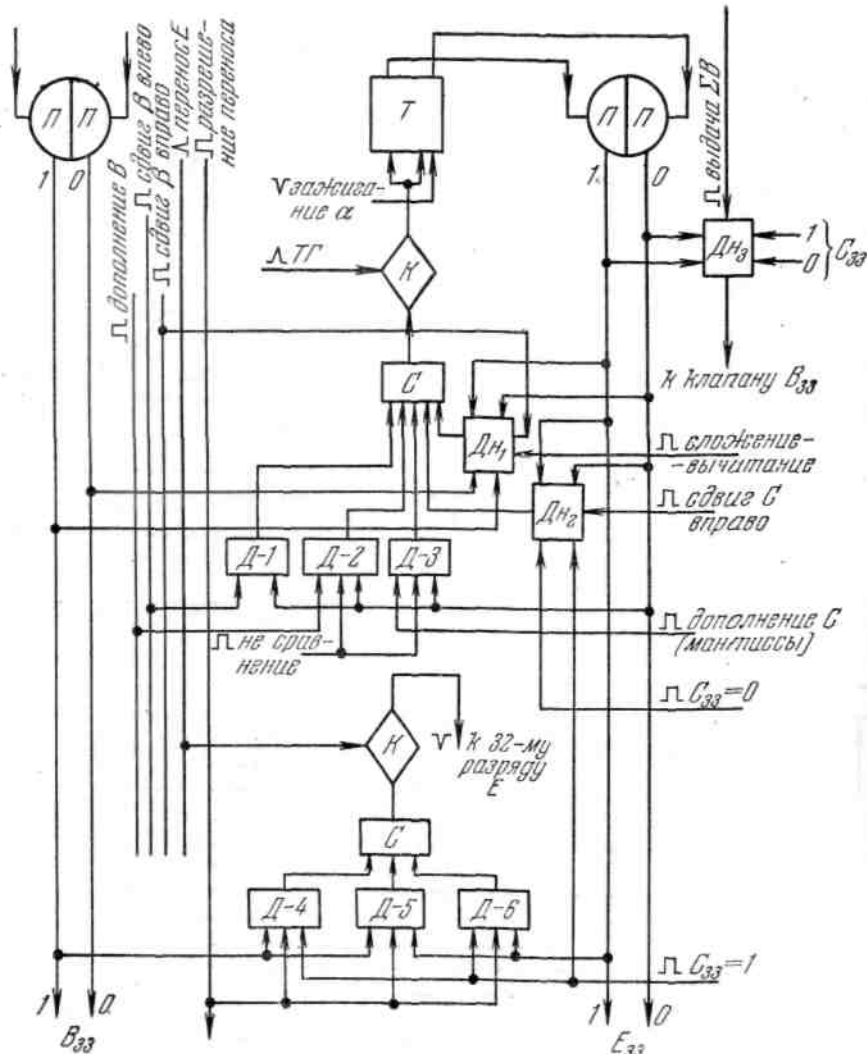


Рис. VI. 4. Блок-схема 33-го разряда регистра E

Так, дешифраторы сдвига вправо в регистрах A и B, дешифратор для приема чисел из регистра B в A имеют по одному дополнительному входу, куда подается управляющее напряжение «фиксированная запятая». С помощью этого напряжения блокируется выход упомянутых дешифраторов при выполнении действий с плавающей запятой, а дешифратор сдвига C вправо вообще отсутствует.

Седьмой разряд регистра E отличается от других разрядов регистра только тем, что в нем выходные напряжения триггера повторяются катодными повторителями, потому что эти напряжения необходимы для работы схемы управления.

В остальном седьмой и 33-разряды арифметического узла ничем не отличаются от средних разрядов мантииссы, если не считать более мощных катодных повторителей на выходах триггеров 33-го разряда регистра A и седьмого разряда регистра B и наличия в 33-м разряде мощного катодного повторителя для управляющего напряжения «разрешение переноса».

Попутно отметим, что 31-й и 32-й разряды AV имеют также мощные катодные повторители для управляющего напряжения «разрешение переноса», а восьмой разряд — для выходных напряжений триггеров регистров A и B. Это — их единственное отличие от других разрядов мантииссы.

Из конструктивных соображений некоторые дешифраторы «сдвиг влево» 33-го разряда регистра A, клапан добавления 1 в 33-й разряд регистра E вместе с относящимися к нему дешифраторами, мощные катодные повторители выходных напряжений с триггеров (33-го разряда регистра A, седьмого разряда регистра B, восьмого разряда регистра A, восьмого разряда регистра B) размещены в блоке формирования импульсов. Описание этого блока будет дано ниже.

#### § 4. Разряды порядков и нулевой разряд арифметического узла

К разрядам порядков арифметического узла относится первая шестерка старших разрядов. Рассматриваемые разряды выделяются в самостоятельную группу только при операциях с плавающей запятой. При фиксированной запятой они работают совместно с разрядами мантииссы.

По своей схеме данная группа разрядов несколько отличается от средних разрядов мантииссы. Основные отличия — в схеме дешифраторов сдвига в регистрах A и B. Кроме того, для управления разрядами порядков используются специальные напряжения и импульсы: «дополнение b», «гашение b» и др., которые подаются на соответствующие элементы схемы отдельными шинами.

Наличие отдельных управляющих напряжений и импульсов для порядка и мантииссы позволяет производить некоторые операции с порядками независимо от того, что в это время делается с мантииссами, и наоборот.

В тех случаях, когда необходима одновременная работа всех разрядов регистра, как это имеет место при операциях с фиксированной запятой, управляющие напряжения разрядов мантииссы и порядка выдаются на соответствующие шины одновременно.

Схема дешифраторов, управляющих клапаном по «нижней» сетке, сделана так, что они дают высокое напряжение на выходе, если сумма цифр 33-го разряда регистров B, C и E равна 2 или 3.

Седьмой разряд регистров арифметического узла для чисел с плавающей запятой является старшим разрядом мантииссы (разрядом целых); в нем всегда устанавливается нуль, так как мантиисса заключена в пределах

$$1 > |A| \geq \frac{1}{2}.$$

Однако в процессе выполнения операций с плавающей запятой в седьмом разряде регистров B, C, E может появиться единица или даже две единицы. При появлении двух единиц в 7-м разряде становится возможным пробег единиц двоичного переноса из данного разряда в разряды порядков, поскольку схема пробега выполнена как единое целое для всего регистра E. В большинстве случаев, если бы не были приняты специальные меры, это привело бы к искажению результата.

Возможен также случай, когда результат операции над мантииссами получается с цифрой 1 в седьмом разряде (в разряде целых мантииссы), но эта цифра не должна записываться в запоминающее устройство, потому что действие над мантииссами производится по модулю 1.

Ввиду этого в седьмом разряде регистров A, B, C смонтированы добавочные дешифраторы, которые при выполнении операций с плавающей запятой производят в нужный момент принудительную установку

на нуль триггеров этого разряда. Другие дешифраторы седьмого разряда также имеют некоторые отличия.



Дешифраторы сдвига в регистрах  $A$  и  $B$  имеют дополнительные входы для управляющего напряжения — «фиксированная запятая». При помощи этого напряжения дешифраторам сдвига разрешается работа только при выполнении операций с фиксированной запятой. Для действий с плавающей запятой выходные напряжения на дешифраторах сдвига устанавливаются низкими и разряды порядков в сдвиге не участвуют.

Следующей отличительной особенностью разрядов порядка является то, что в регистре  $C$  нет дешифраторов для сдвига вправо, потому что сдвиг в данном регистре требуется только для разрядов мантиссы при операциях сложения и вычитания с плавающей запятой.

Первый и шестой разряды несколько отличны от других разрядов порядка.

В первом разряде смеситель, работающий на «нижнюю» сетку клапана регистра  $B$ , имеет дополнительный вход для управляющего напряжения «изменение  $B_1$ ». Последнее, открывая клапан по «нижней» сетке в первом разряде регистра  $B$ , меняет состояние триггера на противоположное. Такие операции с первым разрядом регистра  $B$  необходимы при выполнении умножения или деления с плавающей запятой, когда необходимо условный порядок искусственно увеличивать или уменьшать на 32 (см. табл. 5 п. 12).

Кроме того, первый разряд порядка имеет дополнительный катодный повторитель для выходного напряжения триггера регистра  $A$  и мощный катодный повторитель для триггера регистра  $B$ .

Дешифратор сдвига вправо в первом разряде регистра  $A$  выполнен по схеме несоответствия между триггерами 33-го разряда регистра  $B$  и 1-го разряда регистра  $A$ . Это сделано для того, чтобы при выполнении умножения, когда производятся одновременные сдвиги вправо в регистрах  $B$  и  $A$ , цифры младших разрядов произведения, выходящие из регистра  $B$  при сдвиге вправо, вдвигались бы в регистр  $A$ .

Таким образом, после окончания умножения в регистре  $A$  будут находиться младшие разряды произведения. Выведя последовательно содержимое регистров  $A$  и  $B$  в запоминающее устройство, можно получить произведение с удвоенным количеством разрядов, т. е. с двойной точностью.

В шестом разряде регистра  $C$  имеется также дополнительный вход на смесителе для управляющего напряжения «зажигание  $C_6$ ». Этим напряжением триггер 6-го разряда регистра  $C$  устанавливается в положение «1», если требуется к порядкам добавлять единицу при нормализации результата после сложения или при выполнении деления с плавающей запятой.

В остальных разряды порядков сходны с другими разрядами, рассмотренными раньше.

Нулевой разряд арифметического узла выполняет чисто вспомогательные функции. С его помощью определяется переполнение регистра, выясняется результат сравнения двух чисел, различаются особые случаи при операциях с плавающей запятой.

В нулевом разряде имеются: триггер регистра  $E$ , который управляется клапанами условного и безусловного переноса 1-го разряда, триггер регистра  $B$  с клапаном, дешифратор для выдачи суммы и схема задержки для формирования положительного импульса «перенос  $E$ ».

Триггер нулевого разряда регистра  $B$  работает при сдвигах влево и вправо и при выдаче суммы. В последнем случае в триггер регистра  $B$  принимается состояние триггера нулевого разряда регистра  $E$ .

Дешифраторов для взятия дополнения и приема чисел из регистра  $A$  нулевой разряд регистра  $B$  не имеет. Выходные уровни обоих триггеров нулевого разряда повторяются мощными катодными повторителями. Дешифратор для сдвига регистра  $B$  вправо, в отличие от остальных дешифраторов этого регистра, имеет только три входа. Как известно, сдвиг вправо в разряде порядков, включая нулевой разряд, применяется при умножении с фиксированной запятой (см. табл. 5, п. 7 а)). При этом нулевой разряд должен каждый раз устанавливаться на нуль; поэтому дешифратор построен так, что он дает на выходе высокое напряжение, если имеется высокое напряжение на шинах «сдвиг  $\beta$  вправо», «фиксированная запятая» и единица в нулевом разряде регистра  $B$ , во всех же других случаях дает напряжение низкое.

Схема задержки для формирования импульса «перенос  $E$ » состоит из кпп-реле, которое запускается отрицательным импульсом «гашение  $E$ », дифференцирующей цепочки, усилителя и мощного катодного повторителя.

## § 5. Блок формирования импульсов

Блок формирования импульсов (сокращенно *ФИ*) содержит мощные катодные повторители для напряжений и импульсов, управляющих работой арифметического узла, разряд знака и некоторые элементы схемы 33-го разряда (см. выше).

Выход каждого катодного повторителя соединен с соответствующей шиной. Катодные повторители управляющих напряжений: «сдвиг  $\alpha$  вправо», «сдвиг  $\alpha$  влево», «сдвиг  $\beta$  вправо», «сдвиг  $\beta$  влево», «выдача результата в  $\alpha$ », «прием в  $\gamma$ », работающие на все разряды регистра, выполнены каждый на трех лампах 6ПЭ (соединенных параллельно). Некоторые катодные повторители управляющих напряжений, работающие только на разряды мантиссы либо на разряды порядка, выполнены соответственно: для разрядов мантиссы — на двух (параллельно соединенных) лампах 6П9, для разрядов порядка — на одной лампе 6П9.

Все связи в рассматриваемых катодных повторителях сделаны по постоянному току. На входах стоят, где это требуется, диодные смесители и нелинейные интегрирующие цепочки, затягивающие фронты спада управляющих напряжений.

Катодный повторитель для короткого положительного импульса «прием  $\beta$ » сделан на одной лампе 6П9 и имеет емкостную связь, как на входе, так и на выходе.

Катодные повторители, повторяющие короткие отрицательные импульсы для установки триггеров регистра  $A$  на «1» (зажигание  $\alpha$ ), для гашения триггеров в разрядах мантиссы и порядка регистров  $B$  и  $C$  (гашение  $B$ , гашение  $b$ , гашение  $C$ , гашение  $c$ ) также содержат по одной лампе 6П9. Входные импульсы подаются на них через емкости, тогда как выход связан с соответствующими шинами по постоянному току, что обеспечивает низкое выходное сопротивление, как для переменного, так и для постоянного тока. Постоянные напряжения на сетках выбраны таким образом, чтобы уровни на выходе (в отсутствие импульсов) составляли  $+5 \div +10$  в (см. замечание о запуске триггеров в § 1 гл. V).

Блок-схема разряда алгебраического знака приведена на рис. VI. 5.

С остальными разрядами арифметического узла разряд знака связан через цепи управления.

Как уже указывалось выше, разряд алгебраического знака чисел имеет два триггера: один для представления знака чисел, находящихся в регистрах  $A$  и  $B$  (знак  $AB$ ), другой — для представления знака чисел в регистре  $C$ .

Оба триггера выполнены по схеме V. 2, а, если не считать того, что выходные напряжения триггера знака  $AB$

повторяются более мощными катодными повторителями. Триггер знака *AB* имеет вход для запуска по двум сеткам (вход типа «р»), два входа типа «q» для установки на нуль при приеме чисел из запоминающих устройств и один вход типа «г» для

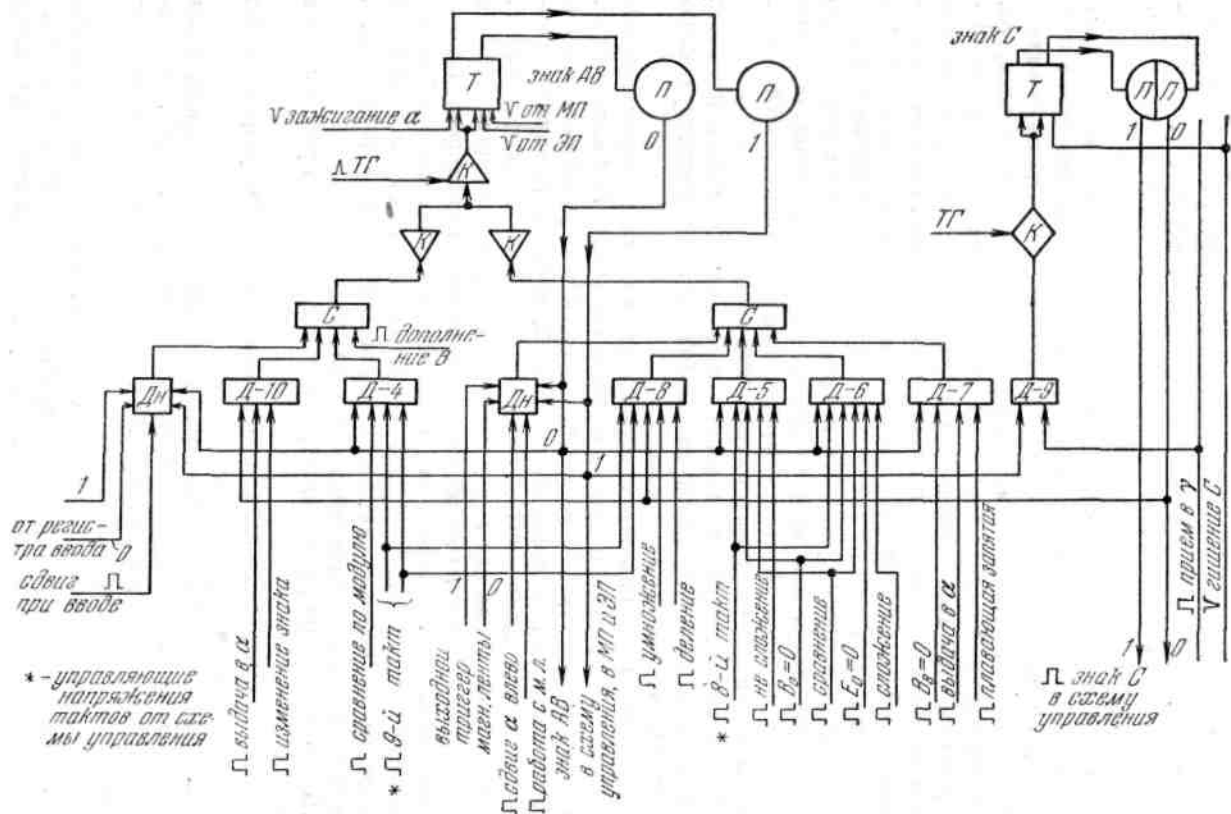


Рис. VI. 5. Блок-схема разряда алгебраического знака числа.

установки на единицу. Установка триггера знака *AB* в положение «1» производится перед каждым чтением чисел или инструкций из запоминающего устройства отрицательным импульсом «зажигание  $\alpha$ », который выдается схемой управления (блоком распределителя импульсов).

Вход для запуска по двум сеткам присоединен к выходу клапана. Последний имеет две «нижние» лампы и одну «верхнюю». По «нижним» сеткам этот клапан управляется восемью дешифраторами, включенными через диодные смесители. Дешифраторы сгруппированы так, что на одну «нижнюю» лампу работает пять дешифраторов, а на другую три дешифратора.

Все дешифраторы выполнены по схеме «И», кроме двух, которые выполнены по схеме несоответствия.

С помощью дешифратора *Д-10* производится установка триггера знака *AB* в положение «0» при операции «перемена знака», если знак числа *C* минус (предварительно триггер знака *AB* устанавливается в положение «1» импульсом зажигания  $\alpha$ ). Дешифраторы несоответствия используются при сдвиге влево, когда в триггер знака *AB* принимается цифра из регистра ввода или из выходного триггера *МЛ* при операциях «ввод» или «работа с магнитной лентой».

Дешифраторы *Д-4* ÷ *Д-7* служат для установки триггера знака *AB* в положение «1» в следующих случаях:

а) если в результате сравнения одно число оказалось больше другого, б) если сравнивались два нуля, в) если полученный результат при операциях с плавающей запятой равен нулю, г) при операции сравнения по модулю. Логическая схема этих дешифраторов построена таким образом, что каждый из них может работать только в одном из вышеприведенных случаев в определенные моменты времени.

Дешифратор *Д-8* предназначен для изменения состояния триггера знака *AB* при операциях умножения или деления, если знак числа *C* (второго сомножителя, либо делителя) — минус.

Кроме указанных дешифраторов, имеется еще устройство для взятия дополнения в триггере знака *AB* (см. табл. 5, п. 6 а, б). Дополнение в указанном триггере берется в том случае, если при вычитании оказывается, что уменьшаемое меньше вычитаемого, т. е. в том случае, когда берется дополнение в регистре *B* (см. гл. IV, § 1).

Для управления триггером знака *C* имеется специальный клапан и дешифратор, с помощью которого производится прием в триггер знака *C* состояния триггера знака *AB*. Схема дешифратора аналогична рассмотренным выше дешифраторам для приема чисел из регистра *A* в регистр *C*. Перед приемом триггер знака *C* устанавливается в положение «0» импульсом «гашение *C*» в начале каждого цикла.

§ 1. Физические основы «запоминания»

Информация в электростатических трубках хранится в виде определенного распределения зарядов на диэлектрическом экране. Эффект образования зарядов основан на явлении вторичной электронной эмиссии. Режим работы электроннолучевой трубки выбирается так, чтобы коэффициент вторичной электронной эмиссии был больше единицы.

Это означает, что при бомбардировке экрана электронным лучом число вторичных электронов, выбиваемых из данного элемента поверхности экрана, больше числа первичных электронов, падающих на него. Вторичные электроны улавливаются коллектором, который обычно имеет потенциал земли.

В результате потери электронов облучаемый элемент экрана приобретает положительный заряд.

Те вторичные электроны, энергия которых меньше потенциала бомбардируемой площадки, не могут преодолеть потенциальный барьер и возвращаются на экран. По мере увеличения потенциала бомбардируемого участка экрана растет число вторичных электронов, возвращающихся на экран и убывает число электронов, достигающих коллектора, пока не установится динамическое равновесие и кажущийся коэффициент вторичной эмиссии станет равным единице. (Кажущийся коэффициент вторичной эмиссии равен отношению числа электронов, покидающих экран, к числу первичных электронов, ударяющих в экран в единицу времени.)

На рис. VII. 1 схематически изображен потенциальный рельеф, который образуется на бомбардируемом элементе экрана.

Как видно из этого рисунка, на бомбардируемом элементе экрана непосредственно под лучом образуется потенциальная «впадина». По краям «впадины» образуется своего рода «барьер» из вторичных электронов, падающих по краям бомбардируемого пятна.

Приближенно процесс установления равновесного потенциала можно рассматривать как процесс заряда некоторой эквивалентной емкости, соответствующей размерам бомбардируемого пятна. Время установления этого процесса зависит от величины емкости (в частности, от геометрических размеров бомбардируемой площадки экрана), тока электронного луча, коэффициента вторичной эмиссии и распределения скоростей вторичных электронов.

После выключения луча потенциальный рельеф на экране сохраняется в течение некоторого времени. На этом и основано «запоминание» цифр на экране электроннолучевой трубки. Однако вследствие того, что покрытие экрана не является идеальным изолятором, заряд постепенно растекается по поверхности. Для того чтобы сохранить на экране определенное распределение потенциалов, необходимо периодически возобновлять его или, как говорят, «регенерировать»; при этом период регенерации должен быть меньше постоянной времени «утечки», которая для стандартных трубок равна приблизительно 0,2 сек.

Так как в машине для представления чисел используется двоичная система, то необходимо иметь возможность различать два разных состояния на каждом из элементов экрана. Эти два состояния на экране можно получить различным образом.

Допустим, что «нуль» мы будем представлять сфокусированной точкой на экране. Тогда «единицу» можно представить, например, расфокусированным пятном, тире или кружочком. В нашем случае «нулю» соответствует точка, а «единице» — вертикальная черточка.

Таким образом, два состояния представляются в виде заряженных до одного того же потенциала, но различных по величине миниатюрных «конденсаторов», зарядные и разрядные токи которых являются сигналами (рис. VII. 2). Перед экраном ставится проводящая сигнальная пластина, соединенная с землей через приемное сопротивление, сигнал с которого подается на вход усилителя. Рассмотрим более подробно, как происходит чтение, иначе говоря, каким образом получаются сигналы, позволяющие определить, что ранее было записано на экране.

Рис. VII. 2. Потенциальные рельефы при изменении размеров пятна.

Допустим, что луч все время выбирает один и тот же элемент на экране, причем на управляющую сетку трубки подается модулирующее напряжение, периодически запирающее и отпирающее луч. Форма напряжения на управляющей сетке трубки представлена на рис. VII. 3, а.

При этом на выходе усилителя появляются так называемые сигналы включения — выключения, форма которых изображена на рис. VII. 3, в.

На рис. VII. 3, б представлена форма второго модулирующего напряжения, которое может быть как с высокочастотным заполнением, так и без него. Это напряжение можно приложить к каким-нибудь другим электродам трубки, причем в зависимости от того, к каким электродам оно приложено, на экране будет различное изображение. Если приложить такое модулирующее напряжение к фокусирующему аноду, то на экране будет получаться то сфокусированное, то расфокусированное пятно. Если это напряжение

приложить к отклоняющим пластинам, то на экране может получиться либо черточка, либо кружок, в зависимости от сдвига фаз между напряжениями на отклоняющих пластинах.

На какой электрод подается модулирующее напряжение, — принципиального значения не имеет, хотя, конечно, от этого

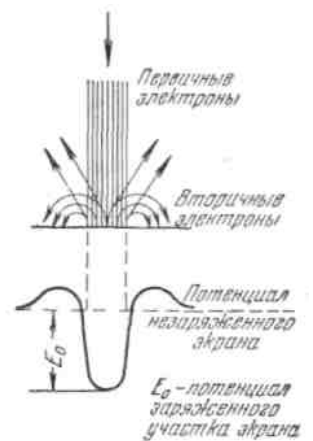


Рис. VII. 1. Образование потенциального рельефа при облучении экрана.

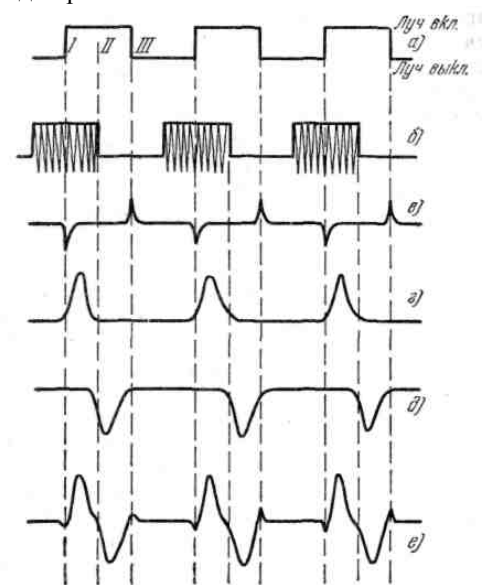


Рис. VII. 3. Образование сигналов при изменении размеров пятна на экране

зависит как величина полезного сигнала, так и отношение сигнал/помеха. Поэтому, разбирая вопрос о том, как получается сигнал чтения, мы будем останавливаться лишь на качественной стороне вопроса, не уточняя, к какой системе относятся наши рассуждения.

Допустим, что первоначально какой-то элемент экрана бомбардировался сфокусированным лучом.

На этом элементе экрана установился такой потенциальный рельеф, как показано на рис. VII. 2, б. Глубина «впадины» составляет несколько вольт по отношению к потенциалу коллектора (третьего анода). Ширина «впадины» равна приблизительно диаметру пятна.

Затем на фокусирующий анод или на отклоняющие пластины подается модулирующее напряжение такой формы, как показано на рис. VII. 3, б. При включении луча на экране окажется изображение, отличное от точки. При этом бомбардируется больший, чем первоначально, участок экрана. При бомбардировке некоторая часть вторичных электронов, выбиваемых с участка вокруг первоначальной впадины, падает в нее, но большая часть уходит на коллектор. Через некоторое время наступает динамическое равновесие и на экране устанавливается такой потенциальный рельеф, как показано на рис. VII. 2, в.

В этом состоянии на участке экрана получается дополнительный заряд, что вызывает появление на сигнальной пластине равного по величине отрицательного заряда. Во время установления добавочного отрицательного заряда на сигнальной пластине к ней притекают электроны, т. е. течет ток от сигнальной пластины через входное сопротивление усилителя к земле. На выходе усилителя появятся положительные сигналы, форма которых показана на рис. VII. 3, г. Это и есть полезные сигналы чтения, которые можно в дальнейшем использовать как для регенерации, так и для выдачи информации в другие узлы вычислительной машины.

В момент времени II луч снова сводится в точку. Так как сечение луча маленькое, то большая часть электронов падает по краям впадины, уменьшая ее до размеров, соответствующих точке. Лишь незначительное число электронов покидает экран. Снова на этом элементе экрана устанавливается потенциальный рельеф, соответствующий точке (рис. VII. 2, б).

Этот процесс равносителен появлению на данном элементе экрана отрицательного заряда. Вследствие этого на сигнальной пластине образуется равный по величине положительный заряд, для создания которого электроны текут от сигнальной пластины к усилителю (ток — в противоположном направлении). На выходе усилителя появляются отрицательные сигналы, форма которых показана на рис. VII. 3, д.

Форма сигнала с учетом всех компонент представлена на рис. VII. 3, е.

Надо сказать, что в зависимости от яркости, фокусировки и соотношения размеров пятна в состояниях I и II меняется соотношение между составляющими и меняется форма сигнала.

Амплитуда полезного сигнала, очевидно, увеличивается с увеличением разности площадей, которые соответствуют символам «0» и «1».

Однако значительно увеличивать размеры пятна нельзя, так как при этом снижается число элементов, которые можно разместить на экране. Одновременно сильно возрастает влияние одних элементов на другие, или эффект так называемого «забрызгивания». Под «забрызгиванием» понимается переход на некоторый элемент экрана вторичных электронов, выбиваемых с соседних элементов при обращении к ним. Этот эффект возрастает при частом обращении к электронному запоминающему устройству для чтения или записи, а особенно при выборе одного и того же элемента. При этом очевидно, что регенерация остальных элементов происходит гораздо реже, в результате чего увеличивается опасность искажения информации на элементах, соседних с читаемым. Это обстоятельство ограничивает как плотность раstra на экране, так и частоту обращений к запоминающему устройству.

## § 2. Режимы работы и блок-схема электростатического запоминающего устройства

Как известно, работа запоминающего устройства сводится к получению информации из регистра А арифметического узла, хранению ее и выдаче информации в регистр А арифметического узла для дальнейшего использования. В электростатическом запоминающем устройстве машины М-2 этим целям соответствуют три режима работы:

- а) запись,
- б) регенерация,
- в) чтение.

**Запись.** Суть этого режима заключается в нанесении потенциального рельефа, соответствующего «0» или «1», на определенное место (элемент) экрана. В запоминающем устройстве «0» записывается неподвижным сфокусированным лучом и имеет вид точки, а «1» — колеблющимся лучом и имеет вид вертикальной черточки.

**Регенерация.** Поскольку нанесенный потенциальный рельеф может удерживаться на поверхности экрана лишь короткое время (не свыше 0,2 сек), то для длительного хранения информации потенциальный рельеф необходимо периодически подновлять — регенерировать. При регенерации луч последовательно обходит все элементы экрана; с каждого элемента поступает сигнал, соответствующий записанной информации; согласно поступившим сигналам специальная схема регенерации (см. ниже) подновляет имеющийся потенциальный рельеф.

**Чтение.** В режиме чтения информация, записанная на определенном элементе экрана, передается в АУ, причем одновременно происходит регенерация информации на читаемом элементе.

Рассмотрим теперь блок-схему электростатического запоминающего устройства (рис. VII. 4).

По принципу действия электростатическое запоминающее устройство М-2 является параллельным. Это означает, что все разряды числа выбираются из «электронной памяти» (ЭП) одновременно. На каждый разряд числа в ЭП имеется электроннолучевая трубка (1), усилитель (2) и субблок регенерации (3). Поскольку действие всех разрядов идентично, то на блок-схеме показан только один разряд.

Для хранения информации в ЭП используются электроннолучевые трубки типа 13Л037, причем одна трубка хранит цифры одного из разрядов всех чисел.

Считывание сигнала производится с сигнальной пластины перед экраном электроннолучевой трубки, и сигнал усиливается 4-каскадным широкополосным усилителем (2).

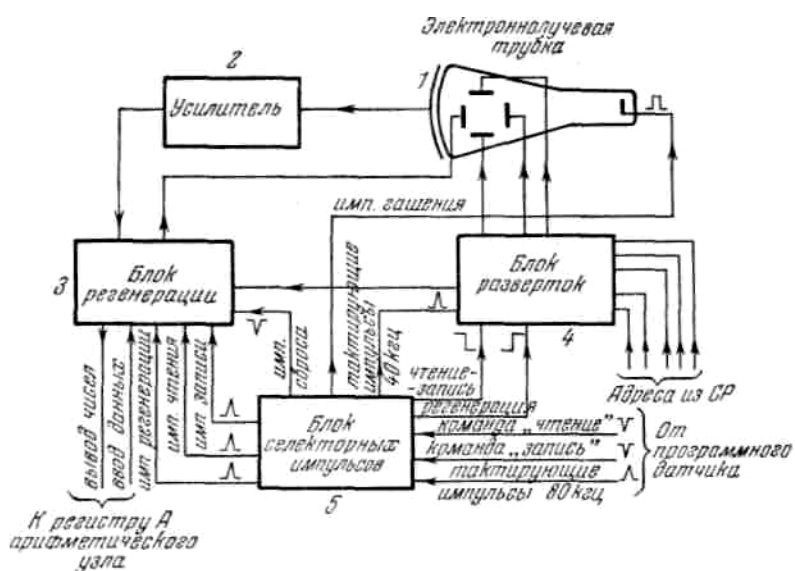


Рис. VII. 4. Блок-схема электростатического запоминающего устройства.

### § 3. Усилитель и блок регенерации

Принципиальная схема усилителя представлена на рис. VII. 5. Первые три каскада усилителя собраны по резистивной

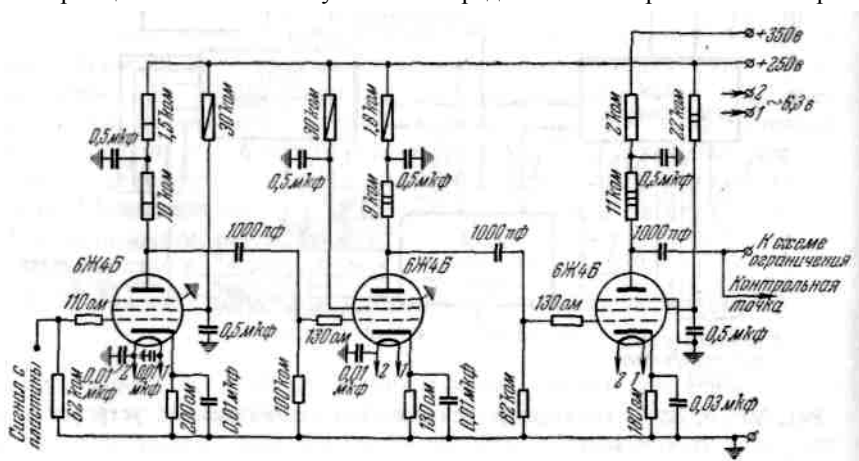


Рис. VII. 5. Принципиальная схема усилителя.

Каждому разряду ЭП придан блок регенерации (3). В этом блоке происходит расшифровка сигналов, поступающих с усилителя, и в соответствии с пришедшими из блока селекторных импульсов (СИ) командами производится чтение или регенерация информации, поступившей с экрана электроннолучевой трубки. Через этот же блок производится запись информации.

ЭП имеет два обших для всех разрядов блока управления: блок разверток (4) и блок селекторных импульсов (5). Блок разверток управляет движением луча по элементам экрана. Блок селекторных импульсов, в соответствии с командами «чтение» и «запись» из ПД, организует работу блоков регенерации и разверток в режимах «чтение», «запись» или «регенерация».

Четвертый каскад усиления помещается в субблоке регенерации и собран на одном триоде 6Н8С. Коэффициент усиления первых

трех каскадов равен  $(1,5 \div 2) \cdot 10^5$ , полоса пропускания 350 кГц. На выходе третьего каскада при чтении «нуля» получается отрицательный полезный сигнал порядка 100 в. Амплитуда помех при частом обращении к запоминающему устройству для чтения и записи достигает на выходе усилителя 40—50 в.

Чтобы отделить помеху от полезного сигнала, между третьим и четвертым каскадами усилителя помещена схема ограничения на германиевых диодах ДГЦ-6 (см. рис. VII. 6).

регулироваться с помощью переменного сопротивления и устанавливается в каждом разряде индивидуально в соответствии с отношением сигнала к помехе.

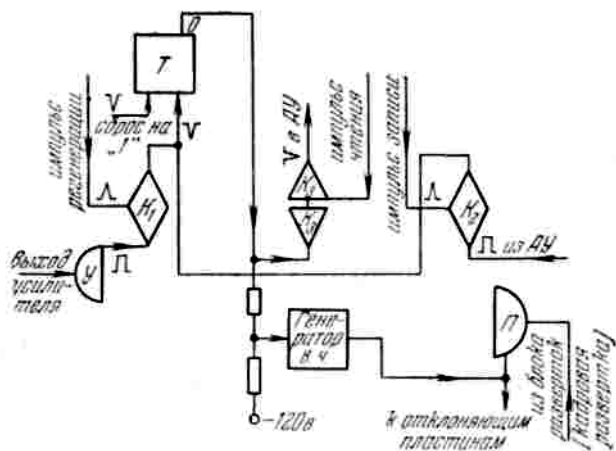


Рис. VII. 7. Логическая схема субблока регенерации.

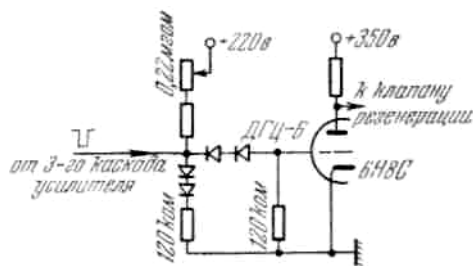


Рис. VII. 6. 4-й каскад усилителя.

На рис. VII. 7 представлена логическая схема субблока регенерации. Клапаны  $K_1, K_2, K_3$  и триггер  $T$  выполнены по схемам, описанным в гл. V; находящийся в субблоке регенерации четвертый каскад усилителя (У) рассмотрен выше. Разберем теперь устройство генератора высокой частоты и катодного повторителя П.

Как указывалось выше, нулю соответствует запись на экране неподвижным лучом (точка), а единице запись колеблющимся лучом (черточка). Генератор в. ч., дающий колебания с амплитудой  $5 \div 6$  в при частоте 2 мгц, служит для раскачки луча.

Генератор собран на одном триоде лампы 6Н8С ( $L_2$ ) по индуктивной трехточечной схеме (рис. VII. 8). Второй триод



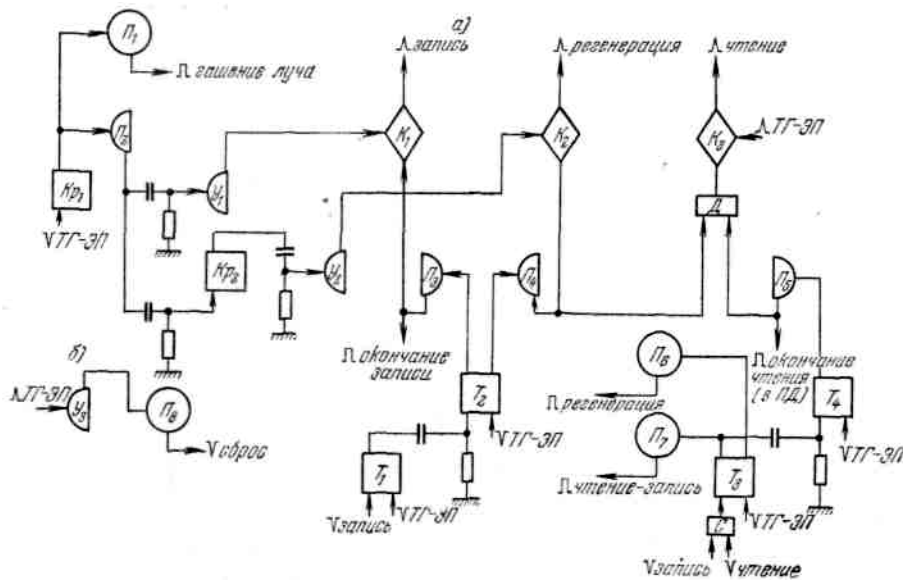


Рис. VII. 10. Скелетная схема блока селекторных импульсов.

повторителем  $П_1$ . Этот положительный импульс одновременно поступает на катоды всех электроннолучевых трубок.

Из заднего фронта импульса гашения луча формируется при помощи дифференцирующей цепочки и усилителя  $U_1$  импульс «запись», который подается на клапан  $K_1$ . При соответствующем положении управляющего триггера  $T_2$  импульс проходит через клапан  $K_1$  и на субблоке регенерации через схему формирования (на рисунке опущена) идет мощный положительный импульс «запись».

Одновременно задним фронтом импульса кипп-реле  $Kp_1$  через дифференцирующую цепочку запускается кипп-реле  $Kp_2$ . Длительность положительного импульса  $Kp_2$  равна 2—2,5 мксек. Это время соответствует времени достижения максимума сигнала, приходящего на клапан регенерации в субблоке регенерации с усилителя. Из заднего фронта импульса  $Kp_2$  при помощи дифференцирующей цепочки и усилителя  $U_2$  формируется импульс «регенераций», который подается на клапан  $K_2$ . При соответствующем положении управляющего триггера  $T_2$  этот импульс проходит через клапан  $K_2$  и формируется схемой (которая на рис. VII. 10 не показана) в мощный импульс «регенерация», подаваемый в субблоки регенерации.

Импульс «чтение» формируется из импульсов тактирующего генератора, подаваемых на клапан  $K_3$ . Схемы формирования импульсов «запись», «регенерация» и «чтение» одинаковы и не представляют особого интереса, вследствие чего эти схемы и не показаны на рис. VII. 10.

Две пары управляющих триггеров,  $T_1—T_2$  и  $T_3—T_4$ , необходимы для установления определенного режима работы в соответствии с командами, приходящими из программного датчика.

В ЭП запись и чтение производятся в два такта ПТ, а регенерация в один такт. Это вызвано тем, что при чтении и записи необходимо сначала подготовить блок разверток к выбору определенного адреса, а затем выполнить команду.

Когда из программного датчика в блок СИ приходит команда «запись», то она взводит управляющие триггеры  $T_1$  и  $T_3$ ; при этом с триггера  $T_3$  идет управляющее напряжение «чтение-запись» в блоки разверток, подготавливая их к приему определенного адреса из селекционного регистра. В конце такта эти триггеры сбрасываются импульсами ПТ в первоначальное состояние и через дифференцирующие цепочки взводят триггеры  $T_2$  и  $T_4$ . Высокое напряжение с триггера  $T_2$  открывает клапан  $K_1$ , через который в соответствующий момент второго такта (см. рис. VII. 11) проходит импульс «запись».

В момент, когда триггер  $T_2$  взведен, клапаны  $K_2$  и  $K_3$  закрыты и импульсы «чтение» и «регенерация» не проходят через них. Кроме того, во втором такте с триггера  $T_2$  подается в ПД управляющее напряжение «окончание записи».

Если приходит команда «чтение», то в первый такт взводится только триггер  $T_3$ . В этот такт подготавливаются для приема адреса из СР блоки разверток и производится регенерация очередного адреса, так как клапан  $K_2$  открыт. В следующий такт взводится триггер  $T_4$ , который совместно с триггером  $T_2$  через дешифратор Д открывает клапан  $K_3$ . Во втором такте через клапан  $K_2$  опять проходит импульс регенерации, причем регенерируется уже информация, расположенная по адресу, принятому из СР. В конце второго такта через клапан  $K_3$  проходит тактирующий импульс, из которого формируется импульс «чтение», подаваемый на субблоки регенерации. С триггера  $T_4$  в ПД выдается «окончание чтения».

В то время, когда из ПД не поступают команды «запись» или «чтение», триггер  $T_3$  выдает в блоки разверток высокое

Такты работы блока селекторных импульсов и всего запоминающего устройства задаются от тактирующего генератора программного датчика. Положительные импульсы из ПД с частотой 40 кГц подаются для синхронизации на два блокинг-генератора, заново формирующих положительные и отрицательные тактирующие импульсы, которые и используются для работы всех элементов запоминающего устройства.

Чтобы избежать ложных сигналов и помех на выходе усилителя при переходе луча с одного элемента экрана на другой, необходимо погасить луч на время перехода, т. е. на время установления уровней напряжений в блоках разверток. Опыт показал, что для этой цели достаточно погасить луч на 6—6,5 мксек. Импульсы гашения луча формируются кипп-реле  $Kp_1$  и повторяются мощным катодным

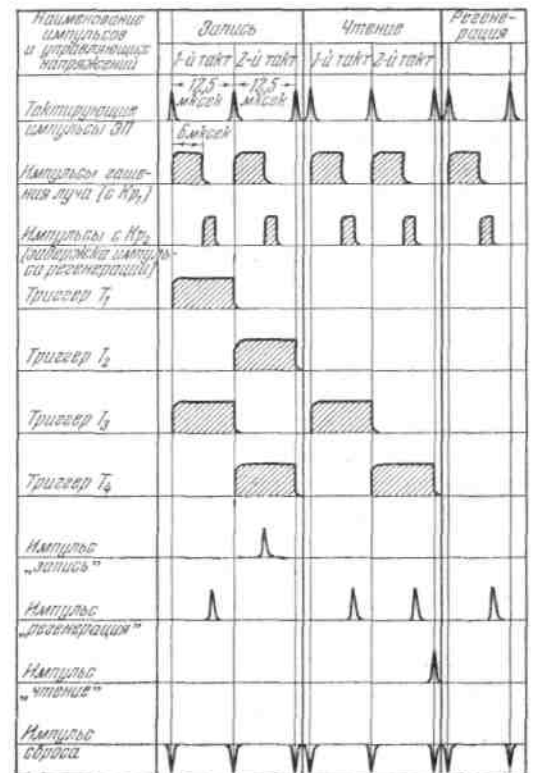


Рис. VII.11. Эпюры напряжений, поясняющие работу блока селекторных импульсов.



управляющее напряжение «регенерация», обеспечивая тем самым обход лучом последовательных адресов. С триггера  $T_2$  подается все время высокое напряжение на клапан  $K_2$ , который каждый такт пропускает на субблоки регенерации импульс регенерации. Таким образом, осуществляется режим регенерации.

В каждом такте, независимо от режима работы, в блоке  $СИ$  из положительных тактирующих импульсов формируются импульсы сброса, идущие на триггеры субблоков регенерации (см. рис. VII. 10,б).

### § 5. Блоки разверток

Блоки разверток предназначены для формирования парафазных отклоняющих напряжений, с помощью которых на экранах электроннолучевых трубок образуется растр из 512 элементов: 16 строк по 32 элемента в каждой строке. Для создания такого растра на горизонтально-отклоняющие пластины каждой из трубок подаются парафазные 32-ступенчатые напряжения с амплитудой порядка 180 в, а на вертикально-отклоняющие пластины — 16-ступенчатые напряжения. Строки сдвинуты друг относительно друга так, что точки расположены в шахматном порядке.

В машине имеется два блока разверток: блок строчной развертки ( $РС$ ) и блок кадровой развертки ( $РК$ ). Схемы блоков почти полностью идентичны, поэтому достаточно разобрать принцип работы одного из них.

На рис. VII. 12 представлена скелетная схема блока строчной развертки ( $РС$ ).

В блоке имеется два пятиразрядных триггерных регистра: регистр адреса и счетчик регенерации. В режиме регенерации на счетчик регенерации поступают тактирующие импульсы. Триггеры регистра адреса срабатывают от клапанов  $K_1 — K_5$ , которые управляются парами дешифраторов несовпадения  $D_1 — D_5$ . На эти дешифраторы для сравнения подаются напряжения с анодов триггеров счетчика регенерации, регистра адреса и селекционного регистра программного датчика. Дешифраторы управляются от триггера  $T_3$  блока  $СИ$  таким образом, что в режиме регенерации регистр адреса устанавливается в соответствие с состоянием счетчика регенерации, и, следовательно, луч на экране обходит весь растр последовательно точку за точкой, а в режиме чтения или записи триггеры регистра адреса устанавливаются в соответствие с триггерами селекционного регистра программного датчика. При этом на экранах трубок выбирается тот элемент, адрес которого набран в селекционном регистре.

На входе счетчика регенерации стоит специальный клапан  $K_6$ , который управляется от того же триггера  $T_3$  блока  $СИ$  так, что при регенерации тактирующие импульсы поступают на счетчик с выхода клапана, а при чтении или записи клапан запирается

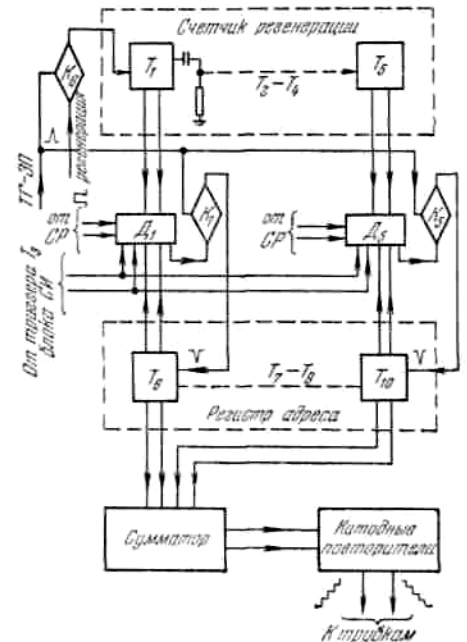


Рис- VII. 12. Скелетная схема блока РС.

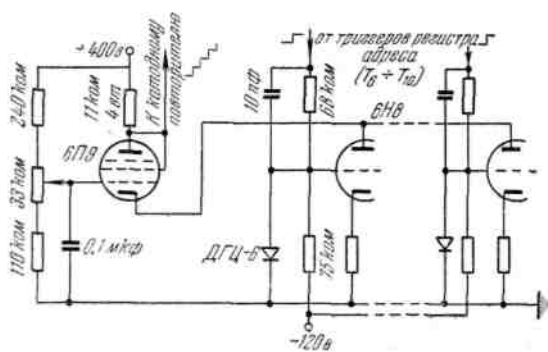


Рис. VII. 13. Принципиальная схема сумматора токов в блоках разверток.

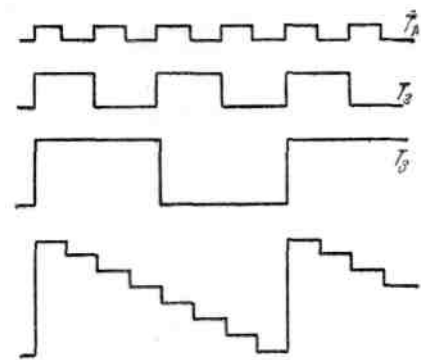


Рис. VII. 14. Эпюры, поясняющие получение ступенчатообразного напряжения.

и счетчик останавливается, «запоминая» адрес, на котором прервалась регенерация. При переходе к регенерации обход растра продолжается со следующего адреса.

В блоке развертки имеются две совершенно идентичные схемы суммирования токов, дающие два парафазных отклоняющих напряжения. Схема сумматора токов дана на рис. VII. 13.

Принцип получения ступенчатообразного напряжения состоит в том, что триггеры регистра адреса, управляющие пятью «нижними» суммирующими лампами, включают или выключают порции тока, находящиеся в отношении 1:2:4:8:16, которые суммируются на анодной нагрузке верхней суммирующей лампы. Этот принцип поясняется рисунком VII. 14.

В схему суммирования токов строчной развертки включена еще одна (шестая) лампа, дающая порцию тока  $1/2$  и управляемая от первого триггера регистра адреса  $к а д р о в о й$  развертки. Благодаря этому достигается смещение четных строк на  $1/2$  минимального расстояния между элементами в строке, и элементы на экране размещаются в «шахматном» порядке.

Нужные соотношения токов получаются с помощью подбора величин сопротивлений смещения в катодах «нижних» суммирующих ламп. В качестве «нижних» суммирующих ламп использованы не пентоды, а триоды, и ток, даваемый каждой из этих ламп, может быть постоянным лишь при условии, что напряжение на ее аноде будет постоянно. Это напряжение не должно зависеть от того, сколько других «нижних» ламп открыто одновременно. Постоянство напряжения на анодах «нижних» суммирующих ламп обеспечивается «верхней» суммирующей лампой. При постоянном потенциале сетки «верхней» лампы напряжение на ее катоде (т. е. на анодах «нижних» ламп) изменяется при изменении тока через



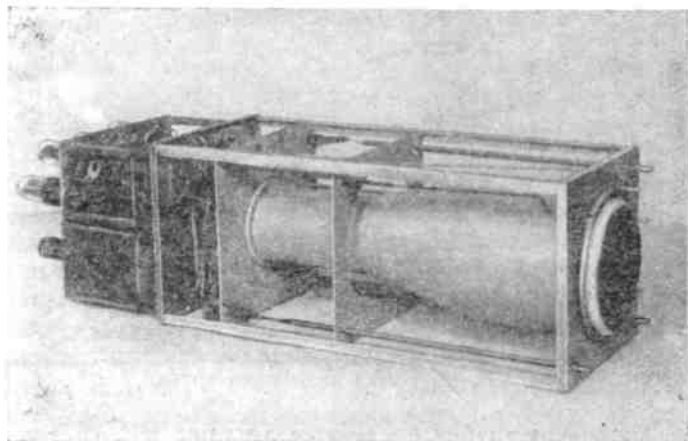


Рис. VII.15. Блок трубки.

лампу лишь на величину соответствующего изменения

$$\text{управляющего напряжения } \left( \Delta U_{\text{упр}} = \frac{\Delta I}{S} \right)$$

Эти изменения малы по сравнению с анодным напряжением «нижних» ламп, потому что крутизна  $S$  «верхней» лампы велика.

В то же время «верхняя» лампа является усилителем напряжения, и малым изменениям напряжения на ее катоде соответствуют большие изменения напряжения на ее аноде.

Полученные отклоняющие напряжения через мощные катодные повторители, собранные на трех лампах 6П9 (для каждой половины развертки), подаются на шины разверток шкафа ЭП.

Блок кадровых разверток отличается от блока строчных разверток тем, что регистр адреса и счетчик регенерации в нем содержат не по пять, а по четыре триггера; количество «нижних» суммирующих ламп — четыре, а не шесть, как в строчных развертках. Кроме того, клапан, управляющий

счетчиком регенерации блока кадровых разверток, пропускает импульсы не в каждом такте регенерации, а только при условии, что счетчик регенерации блока строчных разверток насчитал 32 импульса.

### § 6. Блок трубки

Блок трубки (рис. VII. 15) собран на четырехугольном металлическом каркасе из уголков. На каркасе смонтирован трехслойный экран из пермаллоя. Внешний кожух блока трубки выполнен из 2-миллиметровых листов «Армко».

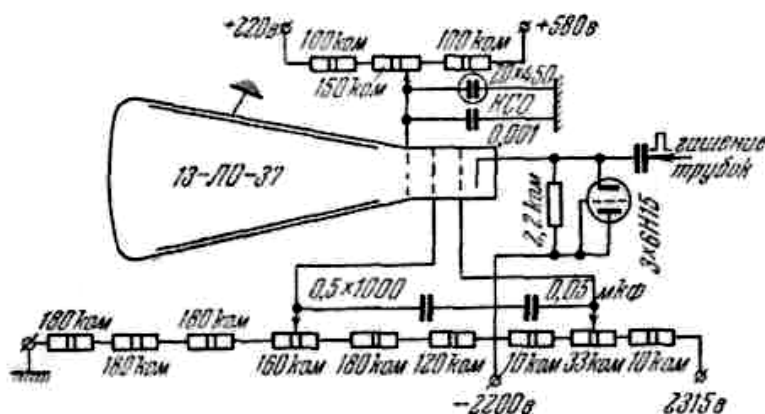


Рис. VII. 16. Схема включения трубки.

Схема включения трубки представлена на рис. VII. 16. Все трубки питаются от стабилизатора высоковольтного напряжения —2200 в и добавочного стабилизатора—115 в, используемого для подачи смещения на управляющую сетку трубки. Остальные напряжения для трубки получаются на внутренних делителях. Все напряжения, подаваемые на электроды трубки, должны быть высокостабильными. Для стабилизации накала трубки применена феррорезонансная схема.

На переднюю панель блока трубки вынесены при помощи металлических тяг движки переменных сопротивлений, регулирующих яркость, фокусировку и напряжение на втором аноде трубки.

§ 1. Общая характеристика и принцип работы магнитного запоминающего устройства

Магнитное запоминающее устройство на барабане, или «магнитная память» (МП) М-2, является внутренним запоминающим устройством. МП непосредственно связана с регистром *A* арифметического узла.

В МП одновременно можно хранить 512 34-разрядных двоичных чисел. Каждое число записывается по одному из адресов, которые пронумерованы с 0 00 по 1 ff. Запись или чтение всех 34 разрядов числа происходит одновременно.

Записанные в МП числа не стираются при многократном чтении и даже при остановке машины с выключением питания. При записи по данному адресу число, записанное по этому адресу прежде, заменяется новым.

Связь МП с электромеханическим входным устройством и с выходным устройством осуществляется через регистр *A* арифметического узла. Связь МП с фотоэлектрическим входным устройством и с блоком магнитных лент отсутствует по причине недостаточного быстродействия МП.

Запоминание двоичных чисел в МП основано на свойственном ферромагнитным материалам явлении остаточной индукции. Участок поверхности ферромагнитного материала, соответствующий определенному разряду двоичного числа, намагничивается с помощью магнитной головки в том или ином направлении в зависимости от того, что записывается: цифра 0 или 1. Участки, на которых не записано никаких цифр, а также промежутки между цифрами остаются размагниченными. Таким образом, запись производится по трем уровням, с промежутками между цифрами.

Блок-схема МП приведена на рис. VIII. I.

Для одновременной записи 34-разрядного двоичного числа требуется 34 головки. Головки установлены в ряд вдоль образующей вращающегося барабана, поверхность которого покрыта ферромагнитным слоем. Таким образом, намагниченные участки, изображающие цифры 34 разрядов двоичного числа, оказываются расположенными на одной образующей барабана. Каждому из 512 адресов МП соответствует своя образующая.

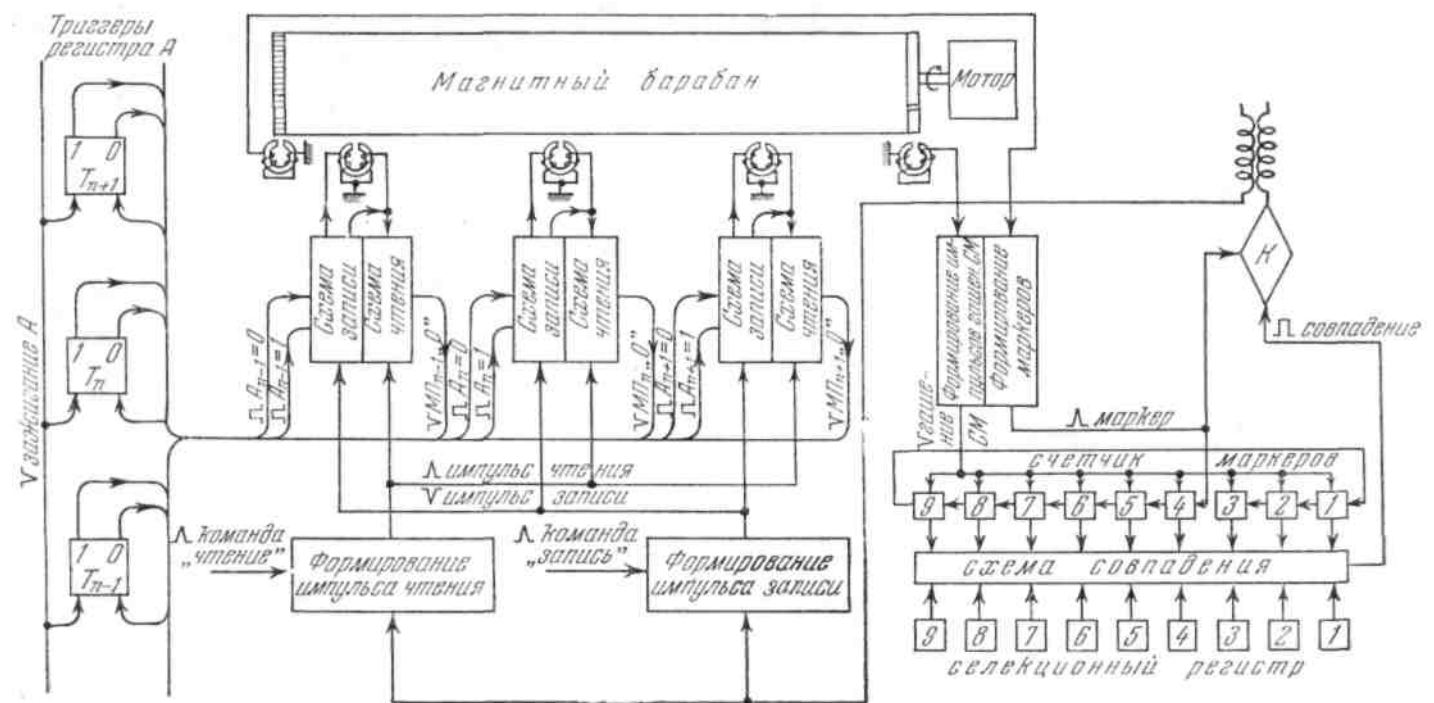


Рис. VIII. 1. Блок-схема магнитного запоминающего устройства.

Адрес образующей, проходящей в данный момент под головками, указывается счетчиком синхронных с вращением барабана маркерных импульсов. Каждой из 512 образующих соответствует один маркер. В промежутке между 512-м и 1-м маркерами выдается импульс гашения счетчика маркеров.

Маркерные импульсы подаются не на первый, а на четвертый разряд счетчика, а девятый разряд счетчика соединен с первым. Поэтому образующие с последовательными адресами оказываются расположенными не подряд, а с интервалами по 64 образующих, т. е. примерно через  $\frac{1}{8}$  окружности барабана.

Момент, когда нужная образующая оказывается под головками, отмечается по совпадению текущего адреса в счетчике маркеров с адресом, установленным в селекционном регистре.

Чтение записанных на барабан чисел основано на различии в форме э. д. с, наводимых в обмотке головки полями участков, намагниченных в различных направлениях. Для записи и чтения используется одна и та же головка.

Рассмотрим механизм записи и чтения чисел в МП. Число, подлежащее записи, устанавливается в регистре *A*, а адрес, по которому будет произведена запись, — в селекционном регистре. Команда программного датчика «запись» взводит схему формирования импульса записи. При совпадении текущего адреса в счетчике маркеров с адресом, установленным в селекционном регистре, разрешается проход очередного маркера в схему формирования импульса записи. Сформированный из этого маркера импульс записи как раз в тот момент, когда обозначаемая заданным адресом образующая находится под головками, подается параллельно на 34 схемы записи. В зависимости от состояния («0» или «1») соответствующего триггера регистра *A* каждая схема записи направляет импульс записи в одну из двух секций обмотки головки и участки поверхности барабана под головками намагничиваются в том или ином направлении.

Магнитное поле, образующееся в зазоре головки во время записи, достаточно для того, чтобы довести ферромагнитный

слой до насыщения, независимо от того, был ли этот участок слоя до записи размагничен или намагничен в противоположном направлении.

Чтение числа из МП начинается с того, что все триггеры регистра *A* устанавливаются в положение «1», а адрес, по которому произойдет чтение, помещается в селекционный регистр. Затем командой «чтение» взводится схема формирования импульса чтения. При совпадении текущего и заданного адресов в схему чтения проходит маркер, из которого формируется импульс чтения. Импульс чтения подается параллельно на 34 схемы чтения в тот момент, когда образующая с изображением читаемого числа проходит под головками. Те из схем чтения, в головках которых наводится э. д. с, обозначающая «0», формируют из импульса чтения отрицательный импульс для сброса соответствующего триггера регистра *A* в положении «0».

Часть элементов, показанных на рис. VIII. 1 (счетчик маркеров, селекционный регистр, схема совпадения, схемы формирования импульсов записи и чтения) размещены в программном датчике и описаны в гл. IX.

## § 2. Устройство магнитного барабана и головок записи-чтения

Магнитный барабан представляет собой полый дюралюминиевый цилиндр диаметром 160 мм и длиной 300 мм. Ось барабана установлена на шариковых подшипниках в горизонтальном положении и приводится во вращение асинхронным двигателем АОЛЗ1-2 ( $P = 0,6$  квт,  $n = 2850$  об/мин).

Вал двигателя сочленен с осью барабана посредством резиновой муфты.

Поверхность барабана покрыта ферромагнитным материалом ИЗ-174 (по обозначению, принятому ВНИИЗ), кривая намагничивания которого резко нелинейна. При малых напряжениях — полого, а затем круто достигает насыщения. Вследствие этого при записи намагничивается сравнительно небольшой участок покрытия, расположенный непосредственно под головкой, где напряженность магнитного поля достаточно велика. Таким образом, применение покрытия с характеристикой указанного вида позволяет увеличить число размещаемых по окружности барабана цифр, т. е. повысить плотность записи; однако, с другой стороны, наличие пологого участка характеристики требует увеличения тока записи.

Головки записи-чтения (34 рабочих и 3 запасных) крепятся к балке, расположенной вдоль барабана. Расстояние между головкой и поверхностью барабана устанавливается равным 0,05—0,1 мм с помощью двух винтов. Более близкое расположение головки к барабану позволило бы увеличить плотность записи, но недопустимо в связи с боем барабана и температурными деформациями конструкции.

Магнитопровод головки записи-чтения (рис. VIII. 2) состоит из двух С-образных кернов, набранных из листового пермаллоя. На каждом керне имеется обмотка — 300 витков провода ПЭЛШО 0,9 мм. Одна обмотка используется для записи «0», другая — для записи «1» и чтения. Магнитодвижущие силы, создаваемые обмотками, направлены навстречу друг другу, поэтому запись «0» или «1» осуществляется посылкой в ту или иную обмотку импульса одной и той же полярности. Магнитное поле головки концентрируется на поверхности барабана посредством зазора, образованного прокладкой из латунной фольги толщиной 0,020 мм в стыке кернов магнитопровода. Величина зазора, 0,020 мм, подобрана экспериментально и является оптимальной. Уменьшение зазора позволяет повысить плотность записи, но вместе с тем ослабляет прочитанный сигнал. Выходное напряжение описанных головок при чтении составляет 20—30 мв.

Рядом с головками записи-чтения установлены маркерная головка и головка гашения счетчика маркеров. Перед зазором маркерной головки вращается сидящий на одной оси с барабаном стальной диск, на боковой поверхности которого нарезано 512 зубьев. Постоянный магнит, установленный между кернами головки и диском, создает магнитный поток, пронизывающий керны головки и участок диска, расположенный под головкой. Этот поток модулируется зубьями вращающегося диска, вследствие чего в обмотке головки наводится э. д. с, которая используется для формирования маркеров. Между 512-м и первым зубом на диске имеется свободный от зубьев промежуток, равный по протяженности восьми зубьям. Посредине этого промежутка на другом краю барабана под головкой гашения счетчика маркеров расположен стальной намагниченный зуб, поле которого индуцирует в обмотке головки импульсы гашения счетчика маркеров.

Сверху над барабаном расположена стирающая головка, смонтированная на каретке с моторчиком. Стирание состоит в размагничивании поверхности барабана переменным полем с частотой 50 гц и применяется в качестве профилактической меры. Чтобы произвести стирание, в обмотке стирающей головки с помощью автотрансформатора устанавливается ток 2 а 50 гц и кнопкой на пульте управления включается моторчик каретки. В процессе стирания каретка с головкой проходит над вращающимся барабаном в прямом и обратном направлении, после чего моторчик автоматически выключается и ток в обмотке головки посредством автотрансформатора уменьшается до нуля.

В качестве стирающей и маркерной головок использованы стандартные звукозаписывающие головки. Головка импульсов гашения счетчика маркеров ничем не отличается от головок записи-чтения.

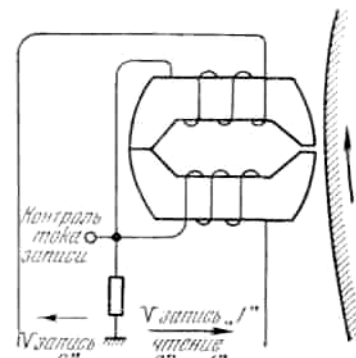


Рис. VIII.2. Головка записи-чтения.

## § 3. Схемы записи и чтения

Схема записи (рис. VIII. 3,  $L_4$ ,  $L_5$ ,  $L_6$ ) состоит из двух клапанов ( $L_5$ ,  $L_6$ ) и двух триодов для записи ( $L_6$ ), каждый из которых работает на одну из обмоток головки записи-чтения. По нижним сеткам клапаны управляются уровнями «0» и «1» соответствующего триггера регистра *A*; на верхние сетки, соединенные в параллель, подается импульс записи с амплитудой 250 в. Если триггер в регистре *A* стоит в положении «1», то импульс записи пройдет в ту обмотку головки, которая пишет «1» и не пройдет в ту, которая пишет «0», если же состояние триггера в регистре *A* «0», то импульс записи пройдет только в ту обмотку, которая пишет «0».

Импульсы с клапанов подаются на сетки лампы записи через повышающие, с коэффициентом трансформации 2, импульсные трансформаторы с изменением полярности напряжения. Вторичные обмотки трансформаторов шунтированы диодами для предотвращения паразитных колебаний, возникающих в трансформаторах при прохождении импульсов.

Для записи использованы усилители на лампах 6Н8С, работающие при напряжении анодного источника 800 в и заперты по сеткам напряжением —80 в. Обмотки головки подключены к анодам через емкости 0,02 мкф. Последовательно с обмотками для контроля тока записи с помощью осциллографа включено измерительное сопротивление  $R = 300 \text{ ом}$ . Импульс тока записи изображен на рис. VIII. 4, амплитуда импульса 0,2 — 0,3 а, длительность 6 — 8 мксек. Бросок тока в начале импульса обусловлен зарядом емкости кабеля, которым головка соединена со схемой записи-чтения, и, следовательно, в обмотку не поступает. Эпюры напряжения, поступающего на схему чтения с читающей головки, показаны на рис. VIII. 5.

Схема чтения (рис. VIII. 3,  $L_1, L_2, L_3$ ) включает в себя трехкаскадный усилитель на сопротивлениях и клапан на пентоде 6Ж4. Импульс чтения подается на защитную сетку клапана в момент, совпадающий с серединой второй полуволны читаемого головкой сигнала. Из этой полуволны с помощью усилителя формируется напряжение прямоугольной формы, управляющее клапаном по нижней сетке. Если вторая полуволна положительна (читается единица), то напряжение на выходе усилителя высокое — клапан открыт и при подаче импульса чтения выдает в регистр А отрицательный импульс для сброса триггера данного разряда в положение «0».

В связи с тем, что для чтения и для записи использована одна и та же головка, импульсы записи попадают на вход усилителя чтения и забивают его. Время восстановления усилителя должно быть меньше чем 2,5 мсек, потому что чтение может последовать через 2,5 мсек после записи. Для сокращения времени восстановления в цепи сетки второго каскада применен диод, убыстряющий разряд разделительного конденсатора. Кроме того, забивающие импульсы ослабляются на входе усилителя с помощью нелинейного делителя, образованного сопротивлением, диодом и участком сетка — катод первой лампы.

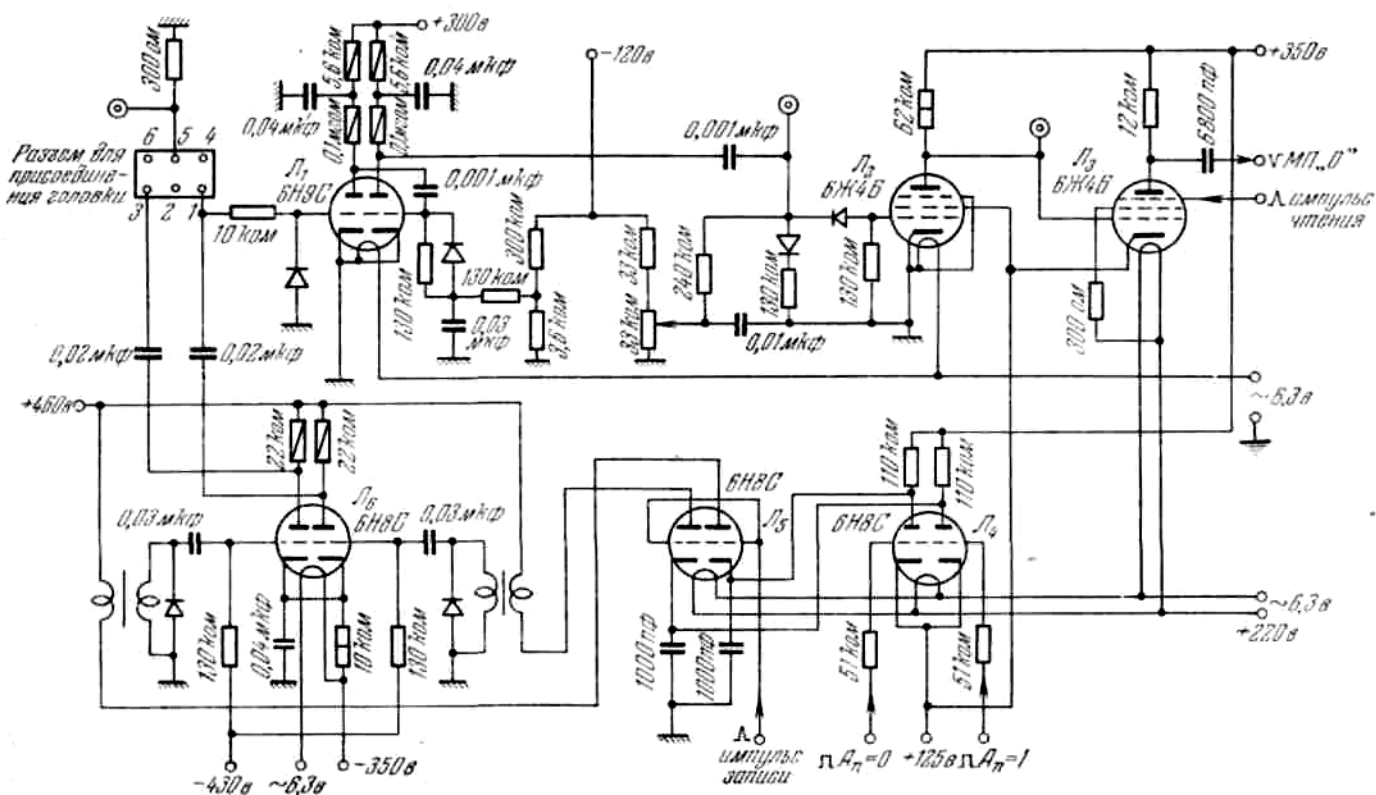


Рис. VIII. 3. Принципиальная схема субблока записи и чтения МП.

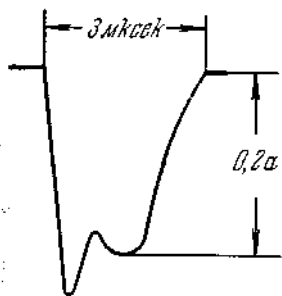


Рис. VIII. 4. Осциллограмма тока записи.

Третий каскад усилителя работает в режиме двухстороннего ограничения напряжения. Уровни ограничения подбираются изменением сеточного смещения с помощью переменного сопротивления.

Схема записи и схема чтения смонтированы на одном шестилампном субблоке, который сочленяется с остальными цепями с помощью двадцатиконтактного разъема. Для подключения кабеля головки на субблоке имеется шестиконтактный разъем. Существенные точки схемы выведены на переднюю панель субблока, что позволяет контролировать с помощью осциллографа режим работы схемы.

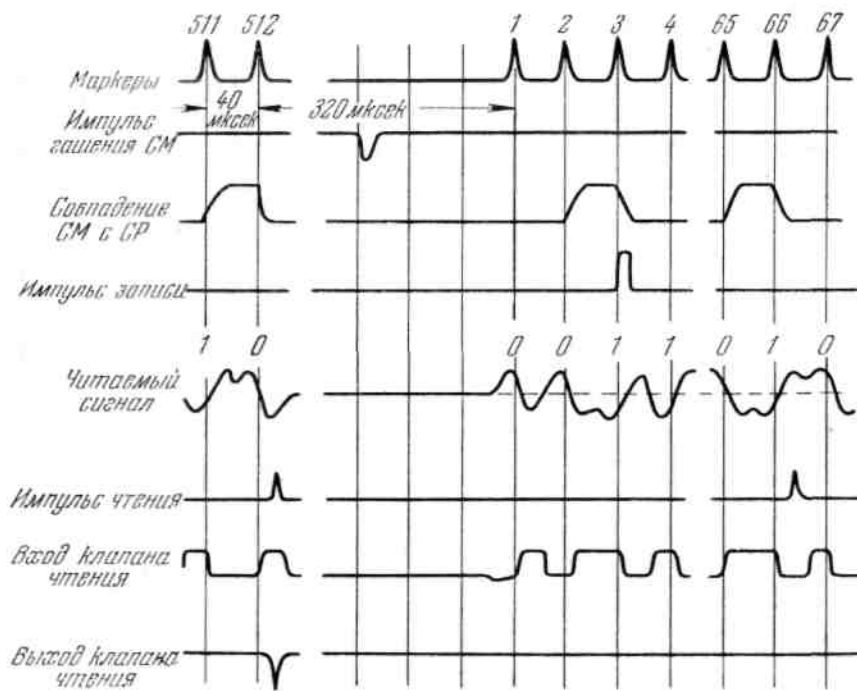


Рис. VIII. 5. Эпюры, поясняющие работу МП.

#### § 4. Формирование маркеров и импульса гашения счетчика маркеров

Возникающая в обмотке маркерной головки э. д. с. при вращении зубчатого диска усиливается трехкаскадным усилителем на сопротивлениях. Вход усилителя шунтирован емкостью  $0,01 \text{ мкф}$ , чтобы уничтожить импульсные помехи, порождаемые шероховатостями поверхности зубчатого диска. Третий каскад усилителя работает в режиме ограничения. Напряжение с выхода усилителя дифференцируется, и полученные при дифференцировании отрицательные импульсы запускают кипп-реле. Импульсы с анода кипп-реле после дифференцирования поступают на двухкаскадный усилитель. Первая лампа этого усилителя заперта по катоду и отрицательные импульсы отсекаются. Положительные импульсы (маркеры) с анода второй лампы усилителя через катодный повторитель подаются в блок программного датчика на счетчик маркеров и на верхнюю сетку клапана совпадения.

Отрицательный импульс гашения счетчика маркеров формируется с помощью однокаскадного усилителя на лампе 6Н8 (два триода в параллель), запертой по катоду. Напряжение, поступающее с головки гашения счетчика маркеров, подвергается ограничению — снизу отсечкой анодного тока и сверху — сеточными токами лампы. В результате на аноде лампы получается отрицательный импульс нужной формы.

Субблок, на котором смонтированы схемы формирования маркеров и импульсов гашения счетчика маркеров, конструктивно не отличается от субблока записи-чтения.

## ГЛАВА IX ПРОГРАММНЫЙ ДАТЧИК

### § 1. Принцип действия программного датчика

Посредством программного датчика (*ПД*) осуществляется управление работой всех блоков машины. При ручном управлении программный датчик подчинен командам, посылаемым оператором с пульта управления, а при автоматической работе — инструкциям, которые вызываются из запоминающих устройств по мере выполнения программы вычислений в порядке, предусмотренном этой программой.

Выполнение одной инструкции составляет цикл *ПД*. Каждый цикл начинается чтением инструкции из запоминающего устройства, после чего следует расшифровка и выполнение этой инструкции. В соответствии с содержанием инструкции *ПД* выдает в определенной последовательности импульсы и управляющие напряжения, которыми приводятся в действие схемы, отрабатывающие ряд операций. Длительность цикла зависит от содержания инструкции.

Циклы *ПД* не являются простейшими звеньями программы вычислений — каждая инструкция обозначает небольшую стандартную программу, последовательность выполнения которой закомутирована в машине. Например, инструкция сложения предусматривает выполнение следующих элементарных операций:

1. Прочсть инструкцию по адресу, находящемуся в пусковом регистре.
2. Прочсть число (*C*) по адресу, указанному в инструкции первым, и передать его в регистр *C* арифметического узла.
3. Прочсть число (*B*) по адресу, указанному в инструкции вторым, и передать его в регистр *B* арифметического узла.
4. Сложить числа *C* и *B*, результат передать в регистр *A* арифметического узла.
5. Записать результат сложения из регистра *A* в запоминающее устройство по адресу, указанному в инструкции третьим.
6. Образовать адрес следующей инструкции добавлением единицы к хранящемуся в пусковом регистре адресу выполняемой инструкции.

### § 2. Функции блоков программного датчика

Программный датчик состоит из шести структурных блоков, которые упоминались в § 3 гл. II.

1. Р а с п р е д е л и т е л ь и м п у л ь с о в (*ПИ*) управляет работой блоков программного датчика, выдавая импульсы и управляющие напряжения в нужной для выполнения данного цикла последовательности.

В *ПИ* находится тактирующий генератор, импульсы которого, следующие с частотой 80 *кГц*, используются для формирования импульсов и управляющих напряжений во всех блоках машины.

В блоке *ПИ* расположена также схема, управляющая работой магнитных лент.

2. Б л о к в ы б о р а о п е р а ц и и (*ВО*) расшифровывает содержащийся в 4 последних разрядах инструкции код операции и выдает распределителю импульсов и блоку арифметических действий управляющие напряжения и импульсы, указывающие вид операции. Здесь же при выполнении инструкций «ввод» или «вывод» формируется импульс для запуска того устройства ввода или вывода, код которого указан в инструкции.

3. Б л о к а р и ф м е т и ч е с к и х д е й с т в и й (*АД*) управляет работой арифметического узла при выполнении арифметических действий, сравнения, перемены знака и операций с магнитной лентой. Схемы *АД* подготавливаются к выполнению той или иной операции управляющими напряжениями из блока выбора операции и начинают работать по команде *ПИ* «действие». Отработав операцию, *АД* посылает распределителю импульсов сигнал «окончание действия».

4. Б л о к п у с к а с и н х р о н и з а ц и и (*ПС*) формирует импульс для запуска *ПИ* при нажатии кнопки «пуск» на пульте управления, а также по окончании очередного цикла при автоматической работе; синхронизирует с импульсами тактирующего генератора импульсы «окончание записи», «окончание чтения» и «окончание печати», поступающие из блока выбора памяти и от устройства вывода.

В этом блоке находятся реле, позволяющие переключить *ПД* с автоматической работы на шаговую (ручную), а также осуществить в целях наладки искусственные циклы: «периодическая запись», «периодическое чтение» и т. п.

5. Б л о к р е г и с т р о в п р о г р а м м ы (*РП*) содержит десятиразрядные пусковой и селекционный регистры и счетчик маркерных импульсов, поступающих с магнитного барабана.

В пусковой регистр помещаются адреса инструкций, подлежащих выполнению, в селекционный регистр — адреса, по которым надо произвести запись или чтение, и адреса, передаваемые в пусковой регистр. Для отыскания адреса на магнитном барабане состояние селекционного регистра сравнивается с состоянием счетчика маркеров, для выбора адресов электростатической памяти — подается в схему разверток.

Селекционный регистр оборудован схемой для автоматической остановки машины по заданному адресу.

6. Б л о к в ы б о р а п а м я т и (*ВИ*) направляет команды распределителя импульсов «чтение» и «запись» в магнитное или электростатическое запоминающее устройство в зависимости от того, к какому из этих устройств относится находящийся в селекционном регистре адрес. Кроме того, в этом блоке находятся схемы, формирующие импульсы «запись» и «чтение», «окончание записи» и «окончание чтения» при обращении к магнитной памяти, и схема, контролирующая счетчик маркеров.

Все блоки *ПД* размещены в одном шкафу, причем каждый блок занимает одно или несколько шасси на стойке шкафа.

### § 3. Циклы распределителя импульсов

Циклы команд, выдаваемых распределителем импульсов для управления блоками программного датчика, оказываются одинаковыми для нескольких различных операций. Поэтому достаточно иметь четыре разновидности циклов *ПИ*:

1) основной цикл для выполнения инструкций арифметических действий, логического умножения, перемены знака и «стоп»;

2) цикл сравнения, вывода и перемотки магнитных лент;

3) цикл ввода и переноса чисел;

4) цикл переключения.

При ручной работе циклы *ПИ* выполняются по частям — «шагами». Для производства одного шага требуется одно

нажатие пусковой кнопки на пульте управления. При автоматической работе каждый новый шаг запускается ответом об окончании предыдущего. В пределах шага *PI* работает тактами — серии команд выдаются синхронно с импульсами тактирующего генератора, которые следуют с интервалами в 12,5 мксек, что составляет длительность такта. Схема циклов *PI* приведена на рис. IX. 1.

Основной цикл выполняется в четыре шага.

1-й шаг — чтение инструкции. Импульс «начало цикла», сформированный в блоке пуска и синхронизации при нажатии кнопки на пульте управления или по окончании предыдущего цикла, взводит первый триггер *PI* и одновременно гасит (устанавливает на нуль) селекционный регистр, подготавливая его к приему адреса инструкции из пускового регистра.

Первый такт цикла начинается выдачей управляющего напряжения «*PP* → *CP*», которое разрешает в течение этого такта работать дешифраторам передачи из пускового регистра в селекционный. В конце такта импульс «прием *CP*» устанавливает единицы в разрядах селекционного регистра, соответствующих тем разрядам пускового регистра, в которых стоят единицы. В конце второго такта выдается импульс-команда «чтение» в блок выбора памяти и одновременно импульс «зажигание *a*», подготавливающий регистр *L* арифметического узла к приему инструкции из запоминающего устройства. На этом первый шаг заканчивается, и *PI* останавливается до прихода из блока пуска и синхронизации сигнала об окончании чтения. При ручной работе ответ об окончании чтения блокируется и дальнейший запуск *PI* производится с помощью пусковой кнопки.

2-й шаг — чтение числа *C*. Импульс «окончание чтения», означающий, что инструкция прочитана и находится в регистре *A*, гасит селекционный регистр и запускает второй шаг *PI*, начинающийся выдачей управляющих напряжений « $21 \div 30A \rightarrow CP$ », « $29,30 A \rightarrow BO$ », « $A \rightarrow B$ », которые разрешают передать из регистра *A* в селекционный регистр адрес числа *C* ( $21 \div 30$  разряды), в блок выбора операции — 29-й и 30-й разряды, содержащие необходимый при операциях «ввод», «вывод» и «перематка» дополнительный код, и в регистр *B* — всю инструкцию целиком (регистр *A* нужно освободить для приема числа *C*). Эти напряжения действуют один такт (первый), в конце которого выходят импульсы, осуществляющие указанные передачи (импульс «разрешение операций в регистре *B*» формируется в блоке арифметических действий; для передачи 29-го и 30-го разрядов регистра *A* в блок выбора операции используется импульс — «прием *CP*»).

Следующий такт (второй) начинается выдачей управляющего напряжения «запрещение счета *PP*», которое используется в этом такте только при операции «переключение» (о чем сказано ниже), а при других операциях не имеет никакого значения. В конце такта выходят импульсы: команда «чтение», «зажигание *a*» и «прием *BO*», которыми заканчивается второй шаг.

Под действием импульса «прием *BO*» в блоке выбора операции происходит расшифровка кода, который содержит 31÷34 разряды инструкции, и взводится триггер, указывающий обозначенную данным кодом операцию. Аноды этого триггера управляют дешифраторами в блоке арифметических действий и в *PI*, определяя дальнейшее развитие цикла. (В цикле переключения триггер операции взводится тактом раньше, чем обычно, с помощью отдельной схемы.)

3-й шаг — чтение числа *B*. Импульс «окончание чтения», свидетельствующий о том, что число *C* принято в регистр *A*, гасит селекционный регистр и взводит первый триггер 3-го шага, вызывая тем самым управляющие напряжения « $11 \div 20 B \rightarrow CP$ » и « $A \rightarrow C$ », которые разрешают передать второй адрес инструкции из регистра *B* в селекционный регистр и число *C*

из регистра *A* в регистр *C*. Такт, в течение которого действуют эти напряжения, заканчивается выдачей импульсов «прием *CP*» и «добавление 1 *PP*» (для передачи числа *C* из регистра *A* в регистр *C* используются импульсы тактирующего генератора). Импульс «добавление 1 *PP*» увеличивает на единицу адрес инструкции, хранящийся в пусковом регистре, преобразуя адрес выполняемой инструкции в адрес следующей инструкции.

Через такт выходят импульсы: «зажигание *a*» (при логическом умножении не выдается), команда «чтение» и «окончание третьего шага *PI*» (используется при работе с магнитной лентой).

4-й шаг — действие и запись результата. Ответ об окончании чтения числа *B* гасит селекционный регистр и взводит триггер « $1 \div 10B \rightarrow CP$ », разрешающий передать из регистра *B* в селекционный регистр адрес, предназначенный для записи результата. В конце такта, в течение которого взведен этот триггер, вместе с выдачей импульса «прием *CP*» гасится

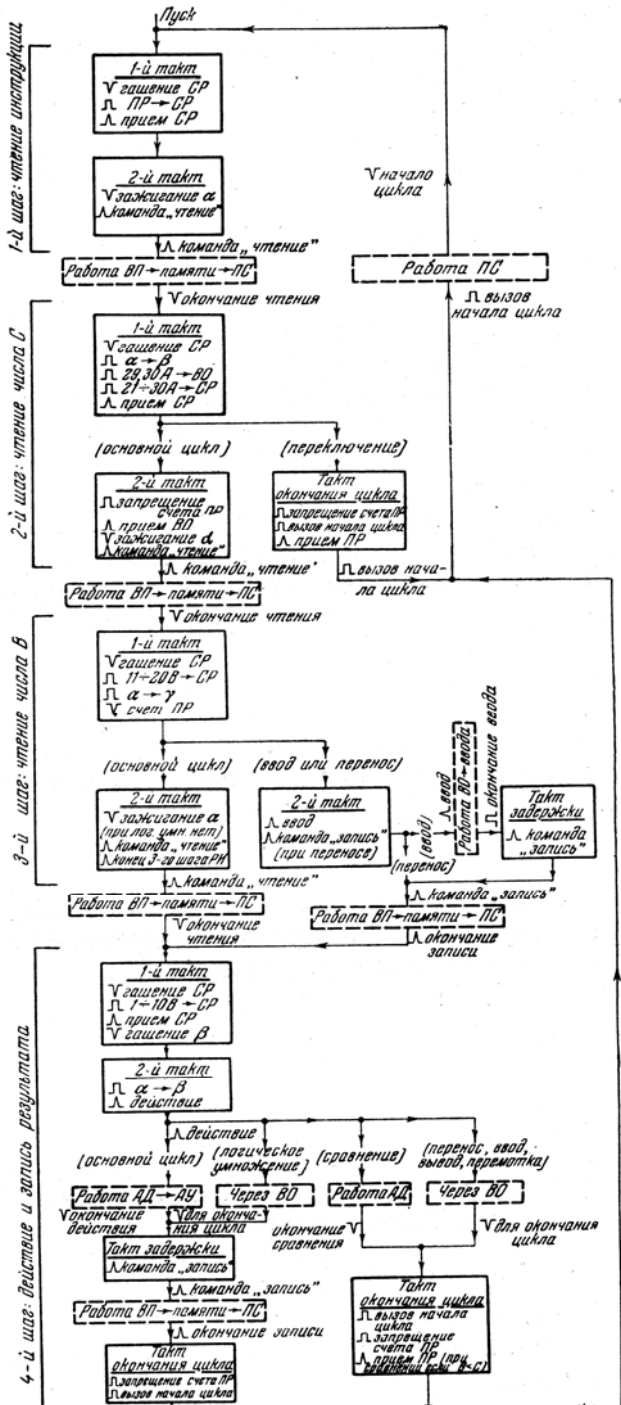


Рис. IX. 1. Циклы распределителя импульсов.

регистр  $B$  перед приемом числа  $B$  из регистра  $A$  (регистры  $B$  и  $C$ , кроме того, гасятся импульсом «начало цикла»).

Второй такт четвертого шага начинается выдачей управляющего напряжения « $A \rightarrow B$ » и заканчивается передачей числа  $B$  из регистра  $A$  в регистр  $B$ . Одновременно в блок арифметических действий посылается команда «действие», после чего схема  $PI$  находится в ждущем состоянии до прихода импульса «окончание действия», который поступает из блока арифметических действий, или импульса «логическое умножение» из блока выбора операции. Каждый из этих импульсов означает, что действие в арифметическом узле закончено и результат выдан в регистр  $A$ . Спустя такт  $PI$  посылает в блок выбора памяти импульс-команду «запись».

Приходящий из блока пуска и синхронизации импульс «окончание записи» запускает последний такт цикла  $PI$ , в котором выдаются управляющие напряжения «запрещение счета  $PP$ » и «вызов начала цикла». Первое из этих напряжений в основном цикле не играет никакой роли, второе вызывает из блока пуска и синхронизации импульс «начало цикла» для запуска нового цикла.

При выполнении инструкции «стоп» цикл обрывается после выдачи команды «действие». Дело в том, что уровни триггера, который взводится в блоке выбора операции при приеме кода «стоп», не поданы в блок арифметических действий, т. е. перед подачей команды «действие» нет разрешения производить какое-либо действие — машина останавливается.

*Цикл сравнения, вывода и перемотки* в отличие от основного цикла проходит без записи результата.

При сравнении (алгебраическом или по модулю) вместо импульса «окончание действия» блок арифметических действий выдает импульс «окончание сравнения», при поступлении которого в  $PI$  возникают управляющие напряжения «запрещение счета  $PP$ » и «вызов начала цикла», а через такт, в случае, если  $B < C$  или  $|B| < |C|$ , выдается импульс «прием  $PP$ », осуществляющий передачу адреса следующей инструкции из селекционного регистра в пусковой. Управляющее напряжение «запрещение счета  $PP$ » препятствует пусковому регистру работать в режиме счетчика. Если этого не сделать, то под действием импульса «прием  $PP$ » в пусковом регистре может установиться адрес, отличающийся от принимаемого из селекционного регистра.

При выводе команда «действие» преобразуется блоком выбора операции в импульс, запускающий устройство печати, номер которого указан в 29-м и 30-м разрядах инструкции. Несинхронный с тактирующими импульсами импульс «окончание печати» преобразуется блоком пуска и синхронизации в синхронный импульс «окончание записи», под действием которого  $PI$  выдает управляющие напряжения «запрещение счета  $PP$ » и «вызов начала цикла». Цикл заканчивается передачей адреса следующей инструкции из селекционного регистра в пусковой.

При выводе на магнитную ленту и при перемотке импульс «окончание 3-го шага  $PI$ », пройдя через клапан в блоке выбора операции, запускает схему управления магнитными лентами, которая тотчас же запрещает блоку пуска и синхронизации выдавать ответ об окончании чтения для запуска четвертого шага  $PI$ .

Запуск четвертого шага  $PI$  производится импульсом «окончание операции с магнитными лентами», который поступает из схемы управления магнитными лентами. Действие и запись результата не производятся, а импульс «действие» преобразуется блоком выбора операции в специальный импульс, который заканчивает цикл передачей адреса следующей инструкции из селекционного регистра в пусковой.

*Цикл ввода и переноса* отличается от основного в двух пунктах: во-первых, вместо чтения числа по адресу, указанному в инструкции вторым, производится запись (или ввод и запись), во-вторых, в четвертом шаге запись не производится и последний адрес, являющийся адресом следующей инструкции, передается в пусковой регистр.

Расхождение с основным циклом наступает во втором такте 3-го шага, когда вместо команды «чтение» и импульса «зажигание  $\alpha$ » выдается при переносе команда «запись», а при вводе — команда «ввод». Импульс «ввод» через блок выбора операции запускает устройство ввода, номер которого указан в 29-м и 30-м разрядах инструкции. По окончании работы устройства ввода блок управления вводом посылает в  $PI$  управляющее напряжение «запись  $VB$ », под действием которого выдается импульс-команда «запись».

Ответ о записи, поступающий из блока пуска и синхронизации, запускает четвертый шаг, который выполняется так же, как при перемотке.

При вводе с магнитных лент ответ о записи блоком пуска и синхронизации не выдается, а запуск четвертого шага  $PI$  производится импульсом «окончание операции с магнитными лентами», который поступает от схемы управления магнитными лентами.

*Цикл переключения* выполняется в два шага. В первом такте второго шага одновременно с передачей 21 ÷ 30 разрядов регистра  $A$  в селекционный регистр в блоке выбора операции взводится триггер «переключение», уровни которого блокируют в  $PI$  продолжение основного цикла; чтение числа по принятому в селекционный регистр адресу не производится, и вместо этого выдаются управляющие напряжения «запрещение счета  $PP$ » и «вызов начала цикла». Через такт в блоке выбора операции происходит переключение рода работы согласно коду в 16÷20 разрядах инструкции и выдается импульс «прием  $PP$ ».

#### § 4. Устройство распределителя импульсов

Основу распределителя импульсов составляет цепочка из 13 триггеров, соединенных таким образом, что каждый последующий триггер взводится при сбросе предшествующего ему. Первый триггер взводится импульсом «начало цикла». Четверем шагам цикла  $PI$  соответствуют четыре участка триггерной цепочки. На рис. IX. 2 приведена логическая схема участка, обрабатывающего второй шаг. Принцип устройства других участков аналогичен.

Триггеры цепочки, за исключением тех, которыми оканчиваются участки, сбрасываются импульсами тактирующего генератора и, следовательно, длительность управляющих напряжений, снимаемых с их анодов, равна одному такту (12,5 мксек). Таким образом, подача этих напряжений на схемы машины точно указывает такт цикла, в котором должна работать та или иная схема. В частности, в самом  $PI$  имеются схемы выдачи импульсов «прием  $CP$ », «зажигание  $\alpha$ », «чтение», «прием  $PP$ », «запись», каждая из которых представляет собой клапан, управляемый по нижней сетке посредством смесителя триггерами, указывающими такты цикла, в которых должен выходить данный импульс (рис. IX. 2).

Последний триггер каждого участка триггерной цепочки является переходным: он взводится одновременно с окончанием шага, выполняемого участком, и сбрасывается импульсом «окончание чтения», причем падающий фронт триггера через дифференцирующую цепочку взводит первый триггер следующего участка. Импульс «окончание чтения» приходит всякий раз на последние триггеры первого, второго и третьего участков, однако, так как взведен только один из



этих триггеров, то запускается всегда лишь один из участков — гот, перед которым был взведен переходной триггер. Перед началом работы переходные триггеры гасятся кнопкой «гашение ПД» на пульте управления.

В случае шаговой работы *ПИ* на сброс переходных триггеров вместо импульса «окончание чтения» подается пусковой импульс, выдаваемый блоком пуска и синхронизации при нажатии кнопки «пуск». При этом последний триггер участка, отработавшего очередной шаг, остается взведенным до следующего нажатия кнопки, и на пульте управления горит подключенная к данному триггеру неоновая лампочка, указывая, какой шаг был выполнен. С окончанием цикла взводится последний, 13-й триггер цепочки *ПИ*, от которого в случае шаговой работы *ПИ* срабатывает реле, переключающее пусковой импульс с шины «окончание чтения» на шину «начало цикла», причем на пульте управления загорается четвертая неоновая лампочка — цикл окончен. Следующим нажатием кнопки «пуск» запускается первый шаг нового цикла, и одновременно сбрасывается 13-й триггер — пусковой импульс переключается на шину «окончание чтения».

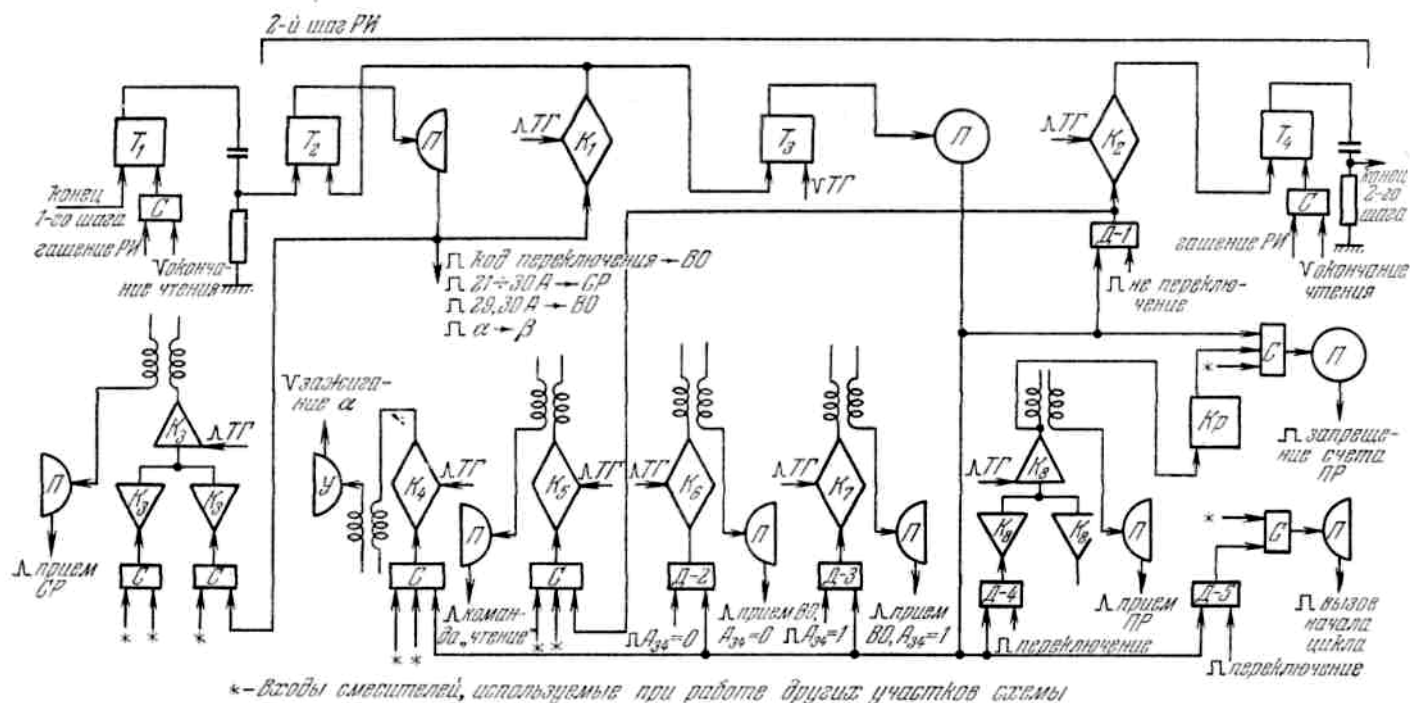


Рис. IX. 2. Участок *ПИ*, выполняющий 2-й шаг цикла.

Изменение цикла *ПИ* применительно к выполняемой операции производится с помощью дешифраторов, которые управляются напряжениями из блока выбора операции. Так, например, существуют два варианта второго шага *ПИ*—один для операции «переключение», второй — для всех других операций. Различие в работе схемы наступает во втором такте шага (рис. IX. 2).

Если на дешифратор *Д-1*, управляющий клапаном *K<sub>2</sub>* участка «2-й шаг *ПИ*», не подано управляющее напряжение «переключение», то указанный клапан *K<sub>2</sub>* и клапан *K<sub>5</sub>*, выдающий импульс-команду «чтение», закрываются. В то же время управляющее напряжение «переключение» разрешает работать другой ветви схемы: выдаются напряжения «запрещение счета *ПР*», «вызов начала цикла» и импульс «прием *ПР*». Кипп-реле, срабатывающее в момент выдачи импульса «прием *ПР*», удлиняет управляющее напряжение «запрещение счета *ПР*» на время, достаточное для установления в пусковом регистре принимаемого адреса.

Второе разветвление схемы *ПИ* осуществлено в конце участка, обрабатывающего третий шаг с помощью клапана, который управляется дешифратором, работающим при наличии управляющих напряжений «не ввод» и «не перенос». Такими же дешифраторами управляется и клапан, через который импульс «окончание записи» в основном цикле проходит на триггер, вызывающий начало цикла.

Клапан *K<sub>8</sub>*, формирующий импульс «прием *ПР*», работает, кроме переключения, при вводе, выводе, перемотке, переносе и сравнении (если  $B < C$ ). При каждой из этих операций клапан открывается посредством дешифратора, управляемого напряжением, обозначающим данную операцию. Таких дешифраторов всего шесть.

Схема выдачи управляющего напряжения «21 ÷ 30 А → СР» и импульса «прием СР», помимо работы в циклах *ПИ*, используется при вводе с ручным запуском (например, при первоначальном заполнении запоминающих устройств). В этом случае импульсы, приводящие схему в действие, поступают из блока управления вводом.

Схема управления магнитными лентами, находящаяся в *ПИ*, описана в § 3 гл. X.

## § 5. Блок выбора операции

В состав блока выбора операции входят следующие схемы:

1. Схема, расшифровывающая код операций и указывающая принятую программным датчиком операцию в течение цикла, состоит из восьми сдвоенных клапанов и 14 триггеров с катодными повторителями.
2. Схема, запоминающая состояние 29-го и 30-го разрядов инструкции и формирующая импульсы для запуска устройств ввода и вывода, содержит семь клапанов и два триггера.
3. Схема для выполнения операции «переключение» содержит шесть клапанов и три триггера.
4. Клапаны для выдачи импульсов «перемена знака», «логическое умножение», «окончание ввода и переноса».
5. Катодный повторитель, формирующий импульс «гашение *ВО*», который сбрасывает триггеры блока выбора операции

при поступлении импульса «начало цикла» и при нажатии кнопки «гашение ПД» на пульте управления.

Каждый из восьми клапанов приема операции  $K_1$  (рис. IX. 3, а) управляется по нижней сетке дешифратором Д-1, три входа которого соединены с анодами триггеров 31-го, 32-го и 33-го разрядов регистра А, так что любая из восьми возможных комбинаций в этих разрядах открывает только один, принадлежащий ей клапан. Клапаны имеют по две верхние лампы, причем на вход одной лампы из РИ подается импульс «прием ВО-0», означающий, что в 34-м разряде регистра А стоит нуль, на вход другой — «прием ВО-1», означающий  $A_{34} = 1$ .

Таким образом, любому из 16 кодов, которые могут быть представлены 31÷34-ми разрядами инструкции, соответствует одна из 16 верхних ламп клапанов. Импульсы с анодов этих ламп взводят триггеры операций, причем триггер «сложение» взводится как от лампы, соответствующей коду «b» (сложение с фиксированной запятой), так и от лампы с кодом «d» (сложение с плавающей или с фиксированной запятой), а триггер «вычитание» взводится от ламп с кодом «a» (вычитание с фиксированной запятой) и «с» (вычитание с плавающей или с фиксированной запятой). Триггеры, обозначающие другие операции, взводятся каждый от одной принадлежащей ему лампы. Триггер  $T_6$  «переключение» взводится за такт до выдачи из РИ импульса «прием ВО» с помощью отдельного клапана  $K_4$  (рис. IX. 3, б), а верхняя лампа сдвоенного клапана, соответствующая коду «0», не используется.

В начале каждого цикла все триггеры операций гасятся импульсом «гашение ВО», который формируется схемой, показанной на рис. IX. 3, б.

Операция «переключение» изменяет состояние одного из двух или одновременно обоих триггеров  $T_3, T_4$ : «двойная точность — нормальная точность» и «фиксированная запятая — плавающая запятая», определяющих режим работы машины. Установка необходимого состояния этих триггеров производится с помощью четырех клапанов  $K_5, K_6, K_7, K_8$  (рис. IX. 3, з). Нижние сетки клапанов управляются дешифраторами, на входы которых подаются управляющие напряжения «переключение», «1-й такт 2-го шага РИ» и «1» одного из разрядов (16-го, 17-го, 18-го или 19-го) регистра А арифметического узла. Выход каждого клапана соединен с одной из четырех сеток триггеров так, что посредством клапана, открытого при наличии напряжения « $A_{16} = 1$ », устанавливается состояние «нормальная точность», посредством клапана, открываемого напряжением « $A_{18} = 1$ » — «двойная точность», посредством клапана, открываемого « $A_{17} = 1$ » — «фиксированная запятая» и т. д.

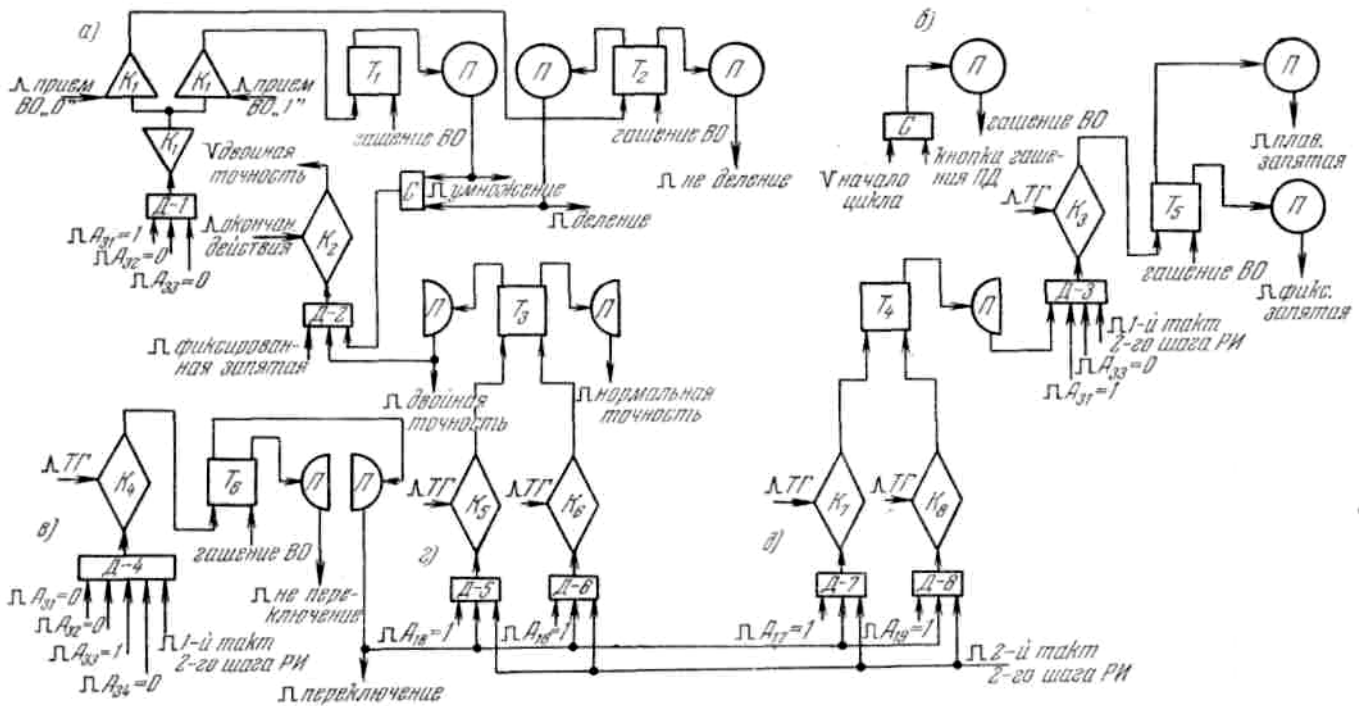


Рис. IX. 3. Некоторые схемы блока выбора операций.

Управляющее напряжение «двойная точность» подается на дешифратор Д-2, который в случае деления с фиксированной запятой или умножения с фиксированной запятой открывает клапан  $K_2$ , формирующий из импульса «окончание действия» импульс «двойная точность», которым в РИ запускается схема записи остатка деления или младших разрядов произведения.

Триггер «фиксированная запятая — плавающая запятая» ( $T_4$ ) указывает, на какой из этих режимов переключена машина (состояние триггера сигнализируется неоновыми лампочками «фиксированная запятая» и «плавающая запятая» на пульте управления), но для управления работой блоков машины непосредственно не используется. Дело в том, что режим плавающей запятой применяется только при четырех операциях—сложение (d), вычитание (c), умножение (9) и деление (8), поэтому, если даже машина переключена в положение «плавающая запятая», управляющее напряжение «плавающая запятая» должно выдаваться блоком выбора операции только при этих четырех операциях, а во всех других случаях должно быть выдано управляющее напряжение «фиксированная запятая». Напряжения «плавающая запятая» и «фиксированная запятая», удовлетворяющие такому условию, снимаются с анодов триггера  $T_5$ , который в начале каждого цикла устанавливается в положение «фиксированная запятая», а в первом такте 2-го шага, при условии, что машина переключена на плавающую запятую и что выполняется одна из операций с кодом «8», «9», «с» или «d», перебрасывается в положение «плавающая запятая» (рис. IX. 3, д).

Два триггера, запоминающие 29-й и 30-й разряды инструкции, устанавливаются в соответствие с 29-м и 30-м разрядами регистра А с помощью клапанов, которым разрешается работать в первом такте 2-го шага РИ. Если принят код « $A_{29} = 1$ » « $A_{30} = 1$ », то при вводе открывается клапан, пропускающий импульс «ввод» из РИ на запуск электромеханического

устройства ввода, при выводе — клапан, преобразующий команду «действие» в импульс «вывод» для запуска устройства печати. Если принят код « $A_{29}=0$ » « $A_{30}=1$ », то открыт клапан, пропускающий импульс «ввод» на запуск фотоэлектрического устройства ввода. Если принятый код содержит в 30-м разряде нуль ( $A_{30}=0$ ), то при операциях ввод, вывод и перемотка из импульса «окончание 3-го шага РИ» или «ввод» формируется импульс «магнитные ленты».

Помимо управления перечисленными клапанами управляющие напряжения с триггеров, запоминающих состояние 29-го и 30-го разрядов инструкции, подаются в РИ для указания режима работы магнитных лент и направления перемотки.

Импульсы «перемена знака» и «логическое умножение» формируются из команды «действие» с помощью клапанов, управляемых триггерами, обозначающими соответствующие операции.

Импульс «окончание ввода и переноса» формируется из команды «действие» клапаном, который управляется при нижней сетке напряжениями «ввод» и «перенос».

## § 6. Блок пуска и синхронизации

В блок пуска и синхронизации входят схемы:

- 1) формирования пускового импульса,
- 2) синхронизации пускового импульса с импульсами тактирующего генератора,
- 3) синхронизации импульса «окончание чтения МП» с импульсами тактирующего генератора,
- 4) синхронизации импульса «окончание записи МП» с импульсами тактирующего генератора,
- 5) ручной остановки машины.

Назначение пусковой схемы — выдавать единичный стабильный импульс при нажатии кнопки «пуск». Схема (рис. IX. 4) состоит из газоразрядной лампочки МТХ-90, дифференцирующей цепочки RC и реостатного усилителя на триоде  $V_1$ , который работает с ограничением за счет отсечки анодного тока. Из положительного импульса, полученного дифференцированием нарастающего фронта напряжения на катодном сопротивлении газонаполненной лампочки в момент ее зажигания, усилитель  $V_1$  формирует отрицательный импульс для запуска схемы синхронизации.

При нажатии кнопки «пуск» происходит разрыв цепи, с помощью которой напряжение на аноде газонаполненной лампочки удерживается ниже потенциала зажигания, и это напряжение по мере заряда подключенной к аноду емкости увеличивается до тех пор, пока лампочка не загорится. Подача напряжения на анод газонаполненной лампочки с помощью интегрирующей цепочки RC предотвращает возникновение ложных импульсов от дрожания контактов кнопки.

Схемы синхронизации импульсов «окончание чтения МП», «окончание записи МП» и пускового устроены одинаково и состоят из двух триггеров и двух клапанов каждая.

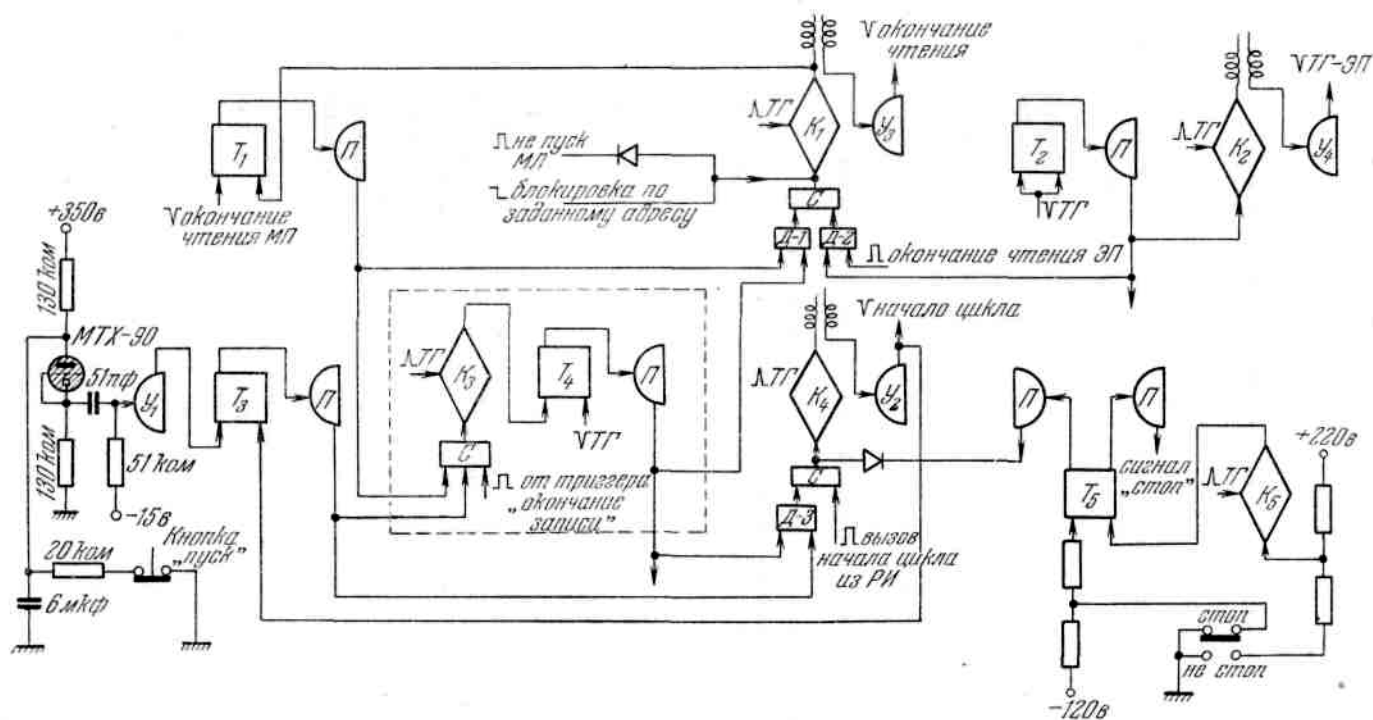


Рис. IX. 4. Сокращенная схема блока пуска и синхронизации.

Первый триггер схемы синхронизации  $T_3$  управляет клапаном  $K_4$ , на верхнюю сетку которого поданы импульсы тактирующего генератора. Если взводить этот триггер импульсами, подлежащими синхронизации, и сбрасывать импульсами с анода клапана  $K_4$ , то при каждом воздействии несинхронного импульса на триггер клапан будет выдавать по одному синхронному импульсу. Недостатком такой схемы синхронизации является нестабильность амплитуды выходного импульса. В тех случаях, когда несинхронный импульс приходит в конце такта, управляющее напряжение на нижней сетке клапана к приходу очередного тактирующего импульса не успевает установиться, клапан открывается не полностью, и импульс на его аноде оказывается ослабленным.

Для того чтобы получить стабильные по амплитуде импульсы, к описанной схеме добавлено еще одно звено триггер — клапан ( $T_4, K_3$ ), причем триггер первого звена  $T_3$  сбрасывается импульсом с клапана второго звена  $K_4$ . Триггер второго звена  $T_4$  взводится уже синхронным импульсом с клапана первого звена  $K_3$ , поэтому для установления управляющего напряжения на нижней сетке второго клапана всегда отводится один такт. Для получения единичных импульсов клапан второго звена  $K_4$  управляется дешифратором Д-3, на входы которого поданы напряжения с первого и второго триггеров.

На рис. IX. 4 изображены схемы синхронизации пускового импульса и импульса «окончание чтения МП». Схема

синхронизации импульсов «окончание записи МП» точно такая же, как схема синхронизации импульса «окончание чтения МП», и на рисунке не показана. Первый клапан  $K_3$  и второй триггер  $T_4$  у всех трех схем общие.

Второй клапан  $K_4$  схемы синхронизации пускового импульса используется для выдачи импульса «начало цикла» при автоматической работе. При этом он управляется напряжением «вызов начала цикла» из РИ.

При работе с электростатической памятью выходные клапаны схем синхронизации импульсов «окончание чтения МП» и «окончание записи МП» выдают импульсы «окончание чтения» и «окончание записи» под действием управляющих напряжений «окончание чтения ЭП» и «окончание записи ЭП». Так как длительность каждого из этих напряжений составляет два такта (тактирующая частота ЭП в два раза меньше частоты повторения основных тактирующих импульсов), то для получения одиночных импульсов окончания указанные напряжения перед подачей на сетки клапанов дешифрируются триггером  $T_2$  деления частоты, имеющимся в схеме запуска тактирующего генератора ЭП (рис. IX. 4).

При работе магнитных лент и при автоматической остановке машины по заданному адресу выдача импульсов «окончание чтения» и «окончание записи» блокируется путем привязки нижних сеток клапанов к уровню +80 в.

Для перехода на шаговую работу ПД в блоке пуска и синхронизации имеется реле, управляемое тумблером с пульта управления. При переключении тумблера в положение «шаги ПД» это реле отключает клапан, выдающий импульс «окончание чтения», от шины «окончание чтения», идущей на сброс переходных триггеров в РИ, и разрешает подключать к этой шине входной клапан схемы синхронизации пускового импульса (см. гл. IX, § 4). При такой коммутации импульс, формируемый под действием кнопки «пуск», поступает в начале каждого цикла на шину «начало цикла», а при втором, третьем и четвертом шагах — на шину «окончание чтения».

Ручная остановка машины состоит в блокировке выходного клапана схемы синхронизации пускового импульса. Остановка производится переключением тумблера «стоп — не стоп» на пульте управления в положение «стоп». При этом открывается клапан ручной остановки  $K_5$  (рис. IX. 4) и импульсы тактирующего генератора, проходя через него, сбрасывают триггер  $T_5$ , блокирующий своим низким уровнем выходной клапан  $K_4$  схемы синхронизации пускового импульса. Синхронная с тактом машины подача блокирующего напряжения исключает возможность выхода при остановке ослабленных импульсов «начало цикла». В положении тумблера «не стоп» на блокирующем аноде триггера удерживается высокий уровень напряжения привязкой сетки к напряжению —120 в.

### § 7. Блок регистров программы

Блок регистров программы (РП) содержит два десятиразрядных триггерных регистра — пусковой и селекционный, девятиразрядный счетчик маркеров и две схемы совпадения. С помощью одной схемы отмечается совпадение состояния триггеров счетчика маркеров с состоянием соответствующих триггеров селекционного регистра; с помощью другой — производится автоматическая остановка машины по заданному адресу.

Логическая схема двух первых разрядов РП изображена на рисунке IX. 5. Остальные восемь разрядов устроены так же, как второй разряд.

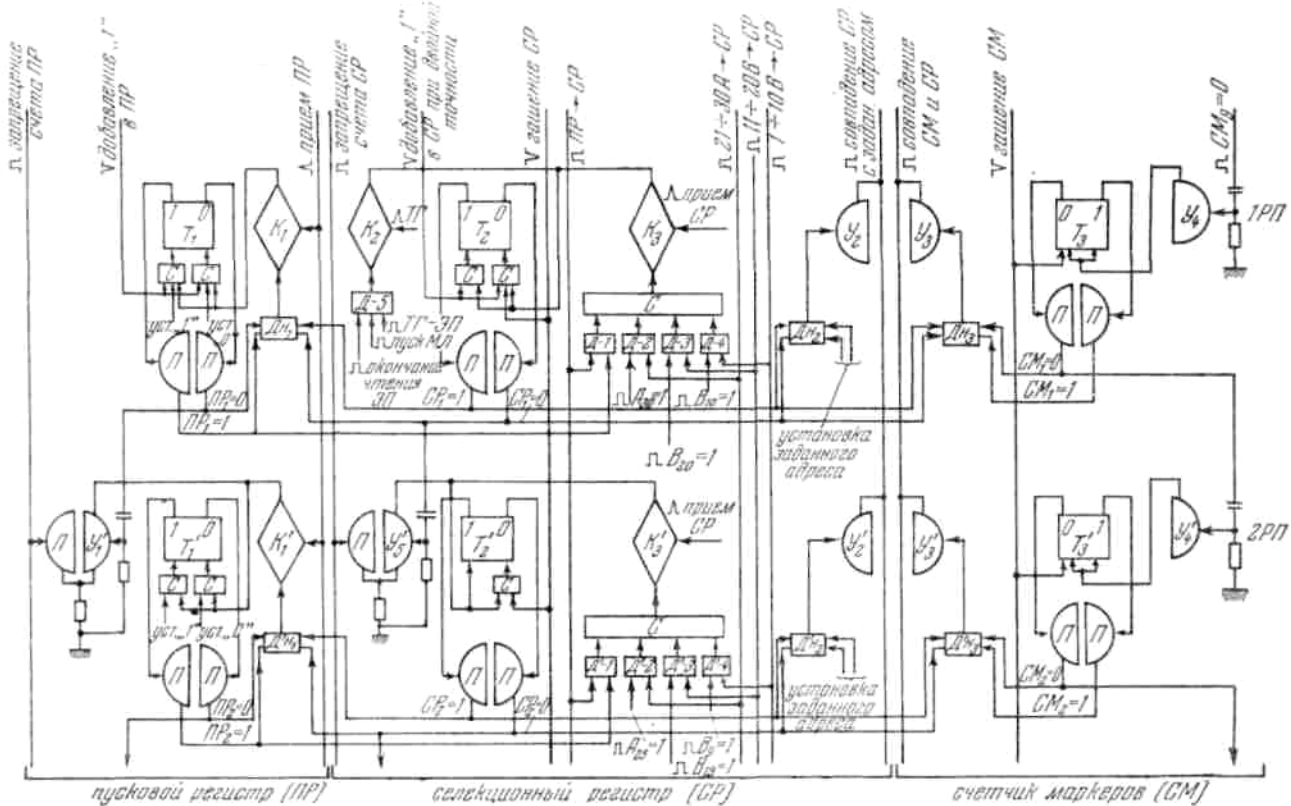


Рис. IX. 5. Логическая схема 1-го и 2-го разрядов блока регистров программы.

Пусковой регистр (ПР) предназначен для хранения адресов инструкций. Адрес начальной инструкции устанавливается в пусковом регистре с помощью десяти тумблеров на пульте управления. Каждый тумблер управляет установочным реле одного из разрядов пускового регистра. Установочные реле имеют по два перекидных контакта — один используется для установки адреса в пусковой регистр подключением напряжения —120 в на одну или другую сетку триггера  $T_1$  в каждом разряде, другой — для задания адреса при автоматической остановке машины. Изменяя с помощью тумблеров на пульте

управления положение перекидных контактов, можно установить триггеры  $T_1$  пускового регистра соответственно данному адресу.

Перекидные контакты установочных реле управляют сетками триггеров не непосредственно, а через контакты реле «набор — работа», которые замкнуты, если тумблер «набор—работа» на пульте управления находится в положении «набор». При переводе этого тумблера в положение «работа» контакты установочных реле от сеток триггеров отключаются.

Адреса последующих инструкций либо образуются добавлением единицы в первый разряд  $PP$ , либо принимаются из селекционного регистра. При добавлении единицы в первый разряд пусковой регистра работает как десятиразрядный счетчик, при приеме из селекционного регистра связи между триггерами пускового регистра разрываются — переходные лампы  $V_1$  запираются управляющим напряжением «запрещение счета  $PP$ ».

Передача адреса из селекционного регистра в пусковой заключается в установке триггеров последнего в соответствие с состоянием триггеров тех же разрядов селекционного регистра. Передача осуществляется в каждом разряде с помощью клапана  $K_1$ , управляемого дешифратором несоответствия  $Дн_1$ . Если триггер пускового и триггер селекционного регистра оказываются в различных состояниях, то клапан открыт и при подаче на его верхнюю сетку импульса «прием  $PP$ » состояние триггера в пусковом регистре изменяется на противоположное.

В селекционный регистр ( $CP$ ) помещаются адреса, по которым будет произведено чтение или запись, а также адреса, подлежащие передаче в пусковой регистр.

Прием адреса в селекционный регистр может быть произведен:

- 1) из пускового регистра,
- 2) из 21-го ÷ 30-го разрядов регистра  $A$ ,
- 3) из 11-го ÷ 20-го разрядов регистра  $B$ ,
- 4) из 1-го ÷ 10-го разрядов регистра  $B$ .

Механизм передачи адреса в селекционный регистр во всех случаях одинаков — перед приемом селекционный регистр устанавливается на нуль импульсом «гашение  $CP$ », затем под действием импульса «прием  $CP$ » взводятся триггеры  $T_2$ , соответствующие тем разрядам принимаемого адреса, в которых содержится единица. Импульс «прием  $CP$ » подается на верхнюю сетку клапана  $K_3$ , который по нижней сетке управляется четырьмя дешифраторами  $Д-1, Д-2, Д-3, Д-4$ . Дешифраторы имеют по два входа, причем на первый дешифратор  $Д-1$  подаются управляющие напряжения « $PP \rightarrow CP$ » и «1» соответствующего разряда  $PP$ ; на второй дешифратор  $Д-2$  — « $21 \div 30A \rightarrow CP$ » и «1» соответствующего разряда регистра  $A$ ; на третий дешифратор  $Д-3$  — « $11 \div 20B \rightarrow CP$ » и «1» соответствующего разряда регистра  $B$ ; на четвертый дешифратор  $Д-4$  — « $1 \div 10B \rightarrow CP$ » и «1» соответствующего разряда регистра  $B$ .

При операциях с магнитными лентами и при действиях с двойной точностью селекционный регистр работает в режиме счетчика и управляющее напряжение «запрещение счета  $CP$ », которым заперты переходные лампы, при этом снимается. При операциях с двойной точностью импульсы «добавление 1  $CP$ » на триггер первого разряда  $CP$  подаются из блока  $PI$ , а при работе с магнитными лентами формируются из импульсов тактирующего генератора клапаном, который управляется дешифратором с входами «работа  $ML$ », «окончание чтения  $ЭП$ » и от триггера деления частоты для  $ЭП$ , находящегося в блоке пуска и синхронизации. Последнее напряжение подается на дешифратор для того, чтобы под действием напряжения «окончание чтения  $ЭП$ », имеющего длительность два такта, выходило по одному импульсу добавления единицы.

## § 8. Блок выбора памяти

Ячейкам магнитного запоминающего устройства присвоены номера  $0\ 00 \div 1ff$  (по четверично-шестнадцатеричной системе), а ячейкам электростатического запоминающего устройства —  $2\ 00 \div 3ff$ . Поэтому по состоянию 10-го разряда  $CP$  можно судить о том, какому из устройств принадлежит адрес, принятый в селекционный регистр. Если в  $CP_{10}$  стоит нуль — адрес принадлежит магнитной памяти, если единица — электростатической памяти. Функции блока выбора памяти ( $ВП$ ) заключаются в том, что поступающие от распределителя импульсов команды записи и чтения направляются в то запоминающее устройство, к которому относится находящийся в селекционном регистре адрес. Распределение команд

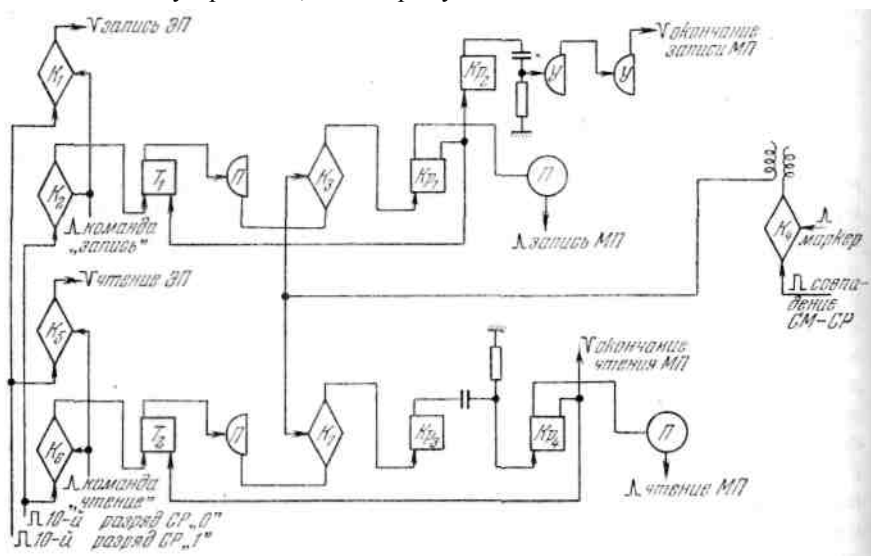


Рис. IX. 6. Логическая схема блока выбора памяти.

осуществляется с помощью двух пар клапанов (рис. IX.6). На верхние сетки одной пары  $K_1, K_2$  подается команда «чтение», на верхние сетки другой пары  $K_5, K_6$  — команда «запись». Один из клапанов каждой пары управляется по нижней сетке напряжением « $CP_{10} = 0$ », другой — « $CP_{10} = 1$ ». Импульсы с клапанов, управляемых напряжением « $CP_{10} = 1$ », поступают в электростатическое запоминающее устройство, а импульсы с клапанов, управляемых напряжением « $CP_{10} = 0$ », запускают находящиеся здесь же в блоке выбора памяти схемы формирования импульсов «запись  $МП$ » и «чтение  $МП$ ».

Первый триггер  $T_1$  схемы, формирующей импульс «запись  $МП$ », взводится с приходом из  $PI$  импульса-команды «запись» при условии, что в селекционном регистре стоит «магнитный» адрес. Напряжение с анода этого триггера открывает клапан  $K_3$ , на верхнюю сетку которого подается импульс,

сформированный из маркера при совпадении состояний счетчика маркеров и селекционного регистра. Выходной импульс клапана воздействует на кипп-реле  $Kp_1$ , формирующее импульс «запись  $МП$ ». Отрицательный импульс с другого анода кипп-реле сбрасывает первый триггер  $T_1$  схемы и запускает кипп-реле задержки  $Kp_2$ , из падающего фронта которого





описываемого блока, а также регистрами *A* и *C* арифметического узла. Блокинг-генератор нормально запускается от основного тактирующего генератора машины с частотой 80 кГц, но после посылки в арифметический узел команды «начало двоичного переноса» (гашение *E*) выдача следующего импульса блокинг-генератора с помощью триггерной схемы задерживается на один такт; при этом работа отдельных элементов схемы блока арифметических действий происходит также с задержкой на один такт. Это сделано для того, чтобы к моменту посылки следующей команды из блока *АД* в арифметическом узле успел закончиться пробег единиц двоичного переноса и успели бы установиться напряжения на дешифраторах выдачи суммы в регистре *B*.

В большинстве случаев ход цикла блока арифметических действий при выполнении той или иной операции зависит от того, какие числа будут получены в арифметическом узле. Например, при выполнении операций с плавающей запятой могут получаться ненормализованные числа, либо числа, выходящие из пределов рабочего диапазона машины; при выполнении операций умножения или деления нужно знать, в каких случаях выдавать сумму и т. д. Для того чтобы блок арифметических действий мог обнаруживать все эти случаи и направлять дальнейшие вычисления по тому или иному пути, на дешифраторный блок (7) подаются управляющие напряжения с триггеров определенных разрядов арифметического узла. Таблица, в которой подробно рассмотрено назначение каждого управляющего напряжения, выдаваемого арифметическим узлом в блок *АД*, приведена в приложении 4.

При выполнении некоторых операций (умножение, деление, а также сложение и вычитание с плавающей запятой) в регистрах *A*, *B*, и *C* требуется производить определенное количество сдвигов. Для счета сдвигов в блоке арифметических действий предусмотрен специальный счетчик (5).

В тот момент, когда нужно производить сдвиги, переключатель счетчиков (2) останавливает счетчик тактов и запускает вместо него счетчик сдвигов, причем в счетчике тактов продолжает храниться накопленный результат счета.

Одновременно с запуском счетчика сдвигов переключатель 2 соединяет определенные элементы блока арифметических действий в кольцевые схемы таким образом, что продолжение цикла *АД* происходит уже за счет работы счетчика сдвигов и указанных схем. Кольцевые схемы, замыкающиеся в блоке *АД* в течение той части цикла, когда счетчик тактов остановлен, приведены на рис. IX.8. Связи между отдельными элементами, осуществленные в действительности через дешифраторы и клапаны, на этом рисунке изображены для простоты в виде линий с указанием условий их существования.

Схема, изображенная на рис. IX.8, а, используется при операции деления. Ее первоначальный запуск производится от дешифраторов *D-1* или *D-2*, которые являются частью схемы переключателя счетчиков. Запуск производится в тот момент, когда счетчик тактов находится в позиции «5», если выполняется деление с фиксированной запятой, или в позиции «8», если выполняется деление с плавающей запятой; при этом срабатывают схемы формирования управляющих напряжений сдвига  $\beta$  влево (2) и выдачи суммы в разряды мантииссы регистра *B* (4). Если производится деление с фиксированной запятой, то дополнительно запускается схема выдачи суммы в разряды порядка регистра *B* (5).

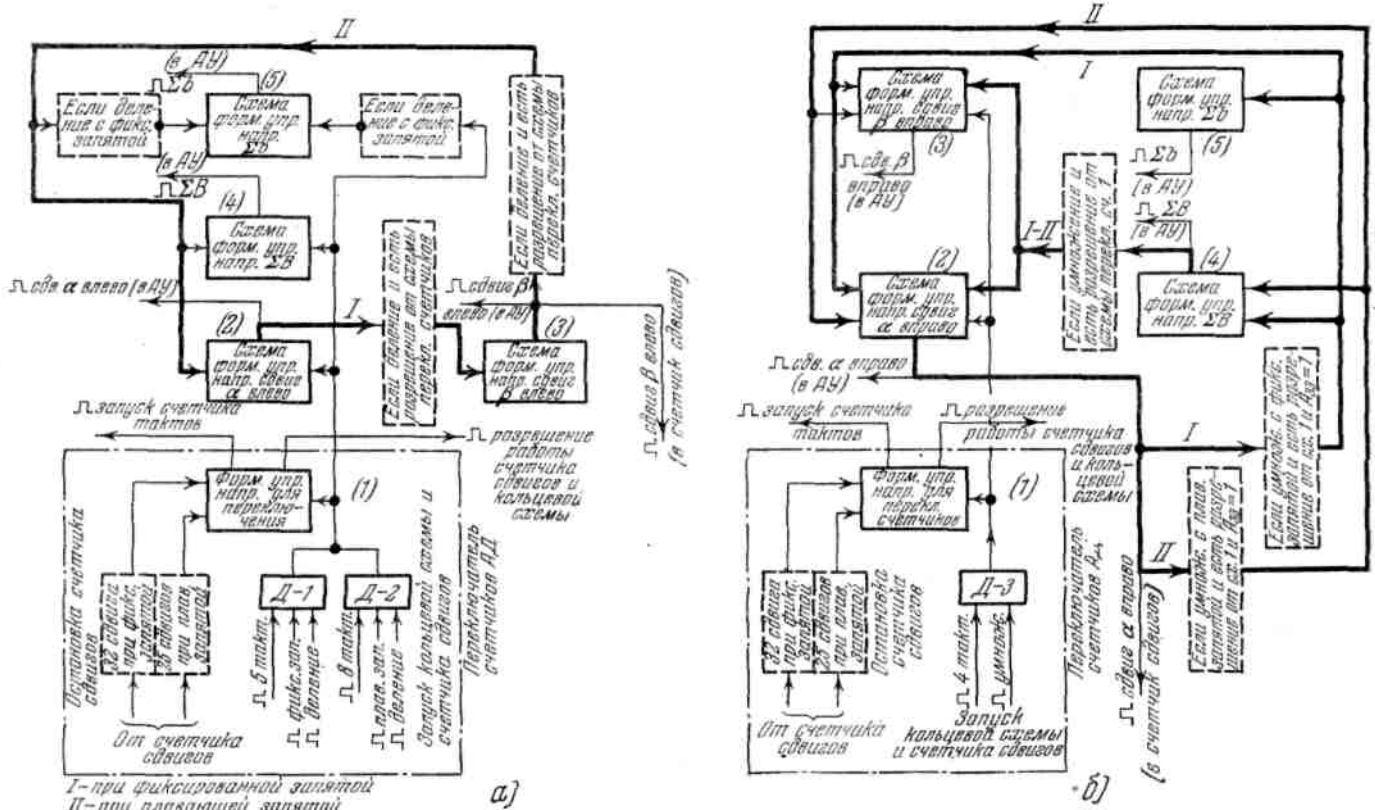


Рис. IX. 8. Соединение элементов *АД* в кольцевую схему: а) при делении; б) при умножении.

Одновременно с этим каждый раз соответствующей схемой выдается команда «начало двоичного переноса» и управляющее напряжение «разрешение переноса». Ввиду этого продолжительность работы схем (2) и (4) составляет два такта основного тактирующего генератора машины или один (двойной) такт блокинг-генератора *АД*. После остановки схем (2) и (4) запускается схема формирования управляющего напряжения сдвига  $\beta$  влево, которая работает в течение одного такта, затем снова схемы (2) и (4) и далее работа продолжается по кольцу с чередующимся запуском (2), (4)  $\rightarrow$  (3)  $\rightarrow$  (2), (4)  $\rightarrow$ ... В моменты выдачи схемой (3) управляющего напряжения «сдвиг  $\beta$  влево», счетчик каждый раз отсчитывает сдвиги регистра *B*.

Схема, изображенная на рис. IX.8, б, используется при умножении. Так же, как и в предыдущем случае, первоначальный

запуск производится от дешифратора, когда счетчик тактов будет находиться в позиции «4», независимо от того, выполняется ли операция с фиксированной или с плавающей запятой. При этом срабатывают схемы формирования управляющих напряжений сдвига  $\alpha$  вправо (2) и сдвига  $\beta$  вправо (3), производящие сдвиги в регистрах  $A$  и  $B$  арифметического узла, и схема переключателя счетчиков (1), которая дает разрешение на включение кольцевой схемы. Если через такт после включения схем (1), (2), (3) оказалось, что из 33-го разряда регистра  $A$  арифметического узла была выдвинута единица, то дается команда «начало двоичного переноса» и производится запуск схемы формирования управляющего напряжения выдачи суммы в регистр  $B$  (4) — для случая умножения с плавающей запятой или схем (4) и (5) — для умножения с фиксированной запятой; кроме того, производится остановка схем (2) и (3). Поскольку при запуске схем (4) или (4) и (5) в арифметический узел дается команда «начало двоичного переноса», то работа указанных схем продолжается два такта, затем снова срабатывают схемы (2) и (3). Если при этом из 33-го разряда регистра  $A$  опять выдвигается единица, то предыдущий цикл повторяется. В тех случаях, когда из 33-го разряда в результате сдвигов выходят нули, запуск схемы (4) или (4) и (5), выдача команды «начало двоичного переноса» и остановка схем (2) и (3) не производится до тех пор, пока не будет выдвинута единица из 33-го разряда регистра  $A$ . В моменты производства сдвигов в регистрах  $A$  и  $B$  арифметического узла происходит работа счетчика, который каждый раз отсчитывает сдвиги вправо в регистре  $A$ .

Остановка счетчика сдвигов и рассмотренных выше кольцевых схем производится после того, как будет отсчитано 32 сдвига, если выполнялись операции с фиксированной запятой, или 25 сдвигов, если выполнялись операции с плавающей запятой.

При выполнении операций сложения и вычитания с плавающей запятой остановка счетчика тактов и включение счетчика сдвигов производятся в двух случаях: а) при выравнивании порядков; б) при нормализации результата после вычитания. В случае а) одновременно с запуском счетчика сдвигов включается схема формирования управляющего напряжения сдвига  $\beta$  вправо (схема (3) на рис. IX. 8, б), если  $b < c$ , или же схема формирования управляющего напряжения сдвига  $C$  вправо, если  $b > c$ . Продолжительность работы счетчика сдвигов и одной из указанных схем определяется разностью порядков чисел. Разность порядков, находящаяся в разрядах порядка регистра  $B$  и меняющиеся состояния счетчика сдвигов сравниваются с помощью схемы совпадения  $b$  (см. рис. IX. 7). При совпадении разности порядков с числом в счетчике схемой  $b$  производится остановка счетчика и схемы, управляющей сдвигом  $B$  или сдвигом  $C$ . В случае б) вместе со счетчиком сдвигов запускаются схемы формирования управляющих напряжений сдвига  $\beta$  влево (схема (3) на рис. IX. 8, а) и выдачи суммы в разряды порядка регистра  $B$  (схема (5) на рис. IX. 8, а). Окончание нормализации, а следовательно, прекращение работы указанных схем, происходит в одном из трех случаев: либо когда в восьмом разряде регистра  $B$  появилась единица, либо когда в нулевом разряде регистра  $E$  появился нуль, либо когда счетчик сдвигов насчитал 32.

После того как счетчик сдвигов насчитал необходимое количество импульсов, во всех рассмотренных выше случаях переключатель 2 вновь запускает счетчик тактов, который продолжает счет дальше до момента окончания операции.

В конце цикла  $AD$ , когда в регистре  $A$  арифметического узла получен результат, от схемы, формирующей управляющее напряжение «выдача результата в  $a$ » или от специальных дешифраторов срабатывает схема формирования импульсов окончания операции (10) (рис. IX. 7), которая выдает в распределитель импульсов ( $PI$ ) ответ об окончании действия в виде импульса «окончание операции», либо импульса «окончание сравнения». Последними производится также запуск схемы 11 (рис. IX. 7), которая устанавливает счетчики и некоторые другие схемы блока арифметических действий на нуль, подготавливая их к следующему циклу.

Счетчик тактов может устанавливаться на нуль также в начале или середине цикла  $AD$ , если происходит переполнение. При этом следует остановка цикла  $AD$ , а вместе с тем и всей машины, так как в этом случае не выдается ответ об окончании действия.

После общего знакомства с логической схемой блока арифметических действий перейдем к более подробному рассмотрению отдельных ее элементов.

## 2. Элементы схемы блока $AD$

Счетчик тактов (3) представляет собой обычный 4-разрядный двоичный счетчик, принцип работы которого был рассмотрен ранее (§ 1 гл. V). Он предназначен для отсчета интервалов времени, прошедших после получения из блока выбора операций команды «действие». В принципе такой 4-разрядный счетчик может считать до 16. Практически полный просчет получается только при операциях сложения и вычитания с плавающей запятой. В остальных случаях счет оканчивается раньше.

Каждый триггер счетчика, кроме входа для запуска по двум сеткам, имеет еще добавочный вход для установки на нуль после выполнения операции или при переполнении. Триггер, находящийся в первом разряде, кроме указанных двух входов, имеет еще дополнительный вход для установки на «1», связанный с клапаном запуска  $AD$ , показанным на рис. IX. 7 (12). Выходные напряжения триггера четвертого разряда повторяются мощными катодными повторителями, так как они в дальнейшем используются для управления большим количеством дешифраторов блока арифметических действий.

Клапан запуска  $AD$ , через который осуществляется установка триггера первого разряда счетчика в положение «1», в отличие от других клапанов блока  $AD$ , управляется по «верхней» сетке положительным импульсом-командой «действие». Управление по «нижней» сетке здесь производится управляющими напряжениями действий и специальными дешифраторами. Выходной сигнал с этого клапана получается в начале каждой операции сложения, вычитания, умножения, деления или сравнения, за исключением случая деления на нуль при плавающей запятой.

Работа счетчика тактов происходит следующим образом: команда действия, прошедшая через клапан пуска, устанавливает в положение «1» первый разряд счетчика; через такт, если имеется разрешение от переключателя счетчиков, устанавливается высокий уровень напряжения на сетке входного клапана. Тактирующие импульсы, проходя через него, поступают на обе сетки триггера первого разряда и заставляют работать счетчик. В процессе счета высокое напряжение на сетке входного клапана поддерживается за счет того, что устанавливаются в положение «1» последующие разряды счетчика. Напряжения «1» от всех разрядов счетчика поданы в переключатель счетчиков (2) через смеситель. Поэтому при наличии разрешения от переключателя счетчиков входной клапан открыт до тех пор, пока все разряды счетчика не окажутся в положении «0». Это будет видно более подробно из приводимой ниже схемы переключателя счетчиков.

Когда счетчик насчитает требуемое для данной операции количество тактов, схема 11 (рис. IX. 7) произведет установку



на нуль всех его разрядов, и поступление импульсов на вход счетчика прекратится.

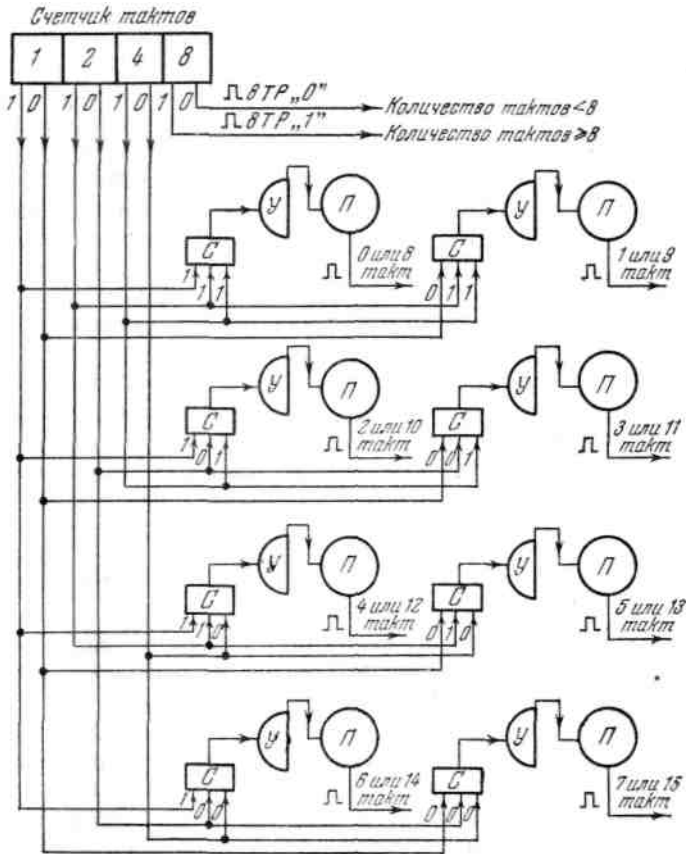


Рис. IX. 9. Блок-схема формирования управляющих напряжений номера такта.

положении «0», то управляющие напряжения, выдаваемые схемой, соответствуют тактам с нулевого по седьмой; если он находится в положении «1» — тактам с восьмого по 15-й.

Схема формирования управляющих напряжений тактов (4) формирует напряжения для управления дешифраторами блока арифметических действий и разрядом алгебраического знака арифметического узла. Каждое из восьми напряжений, выдаваемых схемой, соответствует двум определенным положениям счетчика тактов. Схема состоит из восьми смесителей и восьми усилительных ламп (инверторов), выходы которых повторяются мощными катодными повторителями (рис. IX. 9). На входы смесителей подаются выходные напряжения с триггеров первых трех разрядов счетчика, причем соединение с триггерами сделано таким образом, что на выходе каждого из смесителей получается низкое напряжение (+80 в) при одной определенной комбинации в этих разрядах счетчика, во всех остальных случаях — высокое напряжение (+180 в). Например, смеситель С-1 выдает низкое напряжение, когда счетчик тактов находится в положении 0000 или 1000, смеситель С-2 — при положении счетчика 0001 или 1001 и т. д. (на рис. IX. 9 разряды счетчика тактов размещены не в том порядке, как записываются здесь двоичные цифры, а слева направо). Напряжения с выхода смесителей поступают далее на усилительные лампы, на аноде которых получается напряжение +180 в, если смеситель дает низкое напряжение, и +70 в, если дается высокое напряжение. После усилительных ламп сформированные напряжения тактов повторяются катодными повторителями. Для того чтобы иметь возможность различать все 16 позиций счетчика, каждое из восьми управляющих напряжений используются далее в схемах в комбинации с выходными напряжениями триггера четвертого разряда («8-й триггер 0» или «8-й триггер 1»). Таким образом, если четвертый разряд счетчика находится в

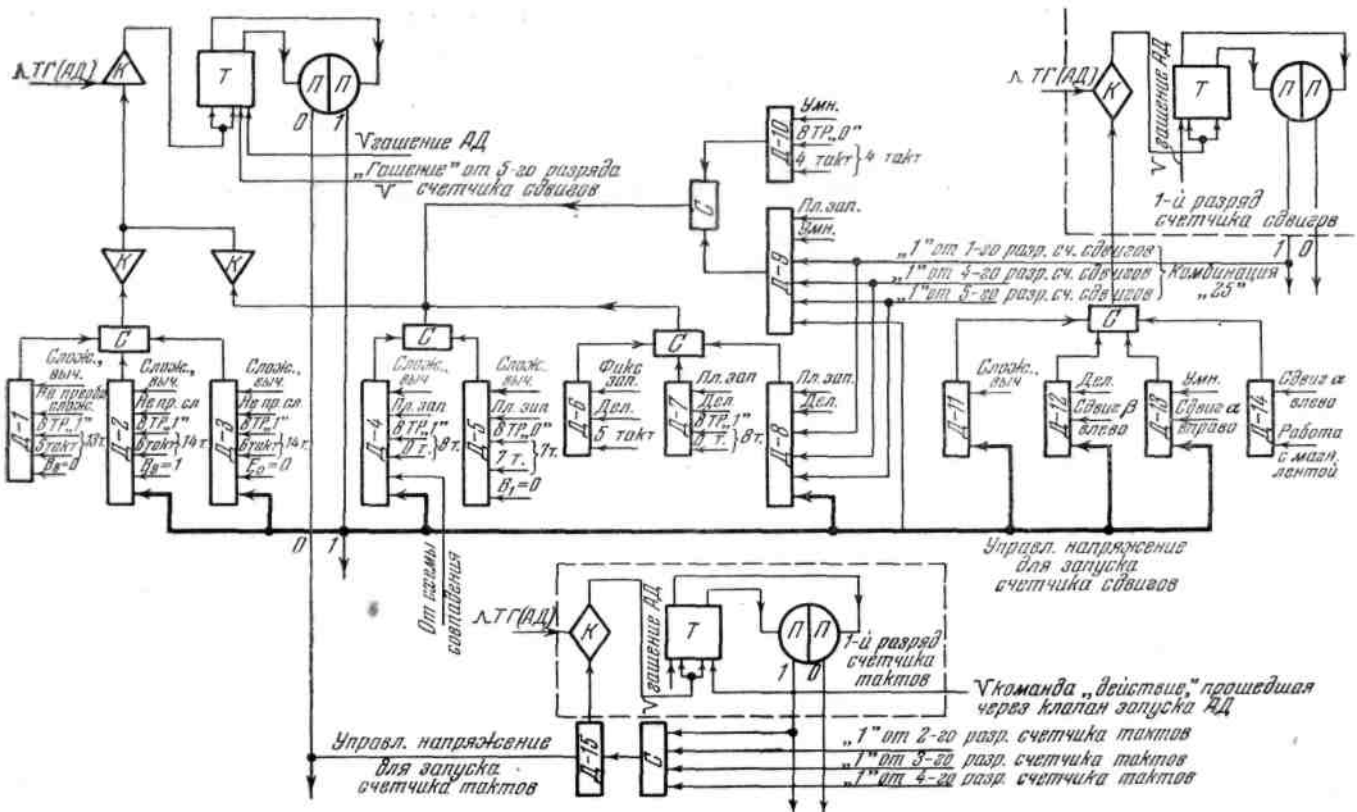


Рис. IX. 10. Блок-схема переключателя счетчиков АД

Переключатель счетчиков (2) состоит из триггера, клапана и 15 дешифраторов (рис. IX. 10). Выходное напряжение триггера, соответствующее положению «0», дает разрешение работе счетчика тактов, а напряжение «1» —

счетчику сдвигов и рассмотренным выше кольцевым схемам. Установка триггера в положение «1» и «0» осуществляется через клапан от дешифраторов (Д-1 ÷ Д-10). Работа этой группы дешифраторов описана в табл. 6. Остальные дешифраторы (Д-11, Д-12, Д-13, Д-14 и Д-15) используются для управления входными клапанами счетчиков. В некоторых случаях установка триггера в положение «0» производится через дополнительные входы.

Счетчик сдвигов (5) представляет собой обычный шестиразрядный двоичный счетчик, шестой разряд которого используется только при работе с магнитной лентой, когда производится счет цифр, вводимых с магнитной ленты или выводимых на нее. Запуск счетчика производится от дешифраторов Д-11, Д-12, Д-13, Д-14 (рис. IX. 10), которые управляют его входным клапаном.

Схема совпадения (6) состоит из пяти дешифраторов несоответствия, на которых производится сравнение разрядов счетчика сдвигов и соответствующих разрядов порядка регистра В арифметического узла, и пяти усилительных ламп с общей анодной нагрузкой. Работа подобной схемы совпадения была описана при рассмотрении блока регистров программы (РП). Сформированный схемой импульс совпадения подается далее на дешифратор Д-4 (рис. IX. 10), а также на два дешифратора, находящихся в дешифраторном блоке (7) (рис. IX. 7). Последние управляют работой триггеров сдвига β вправо и сдвига С вправо.

Дешифраторный блок (7) управляет работой триггеров и клапанов, формирующих управляющие напряжения и импульсы как для арифметического узла, так и для самого блока арифметических действий. Общее количество дешифраторов в блоке равно 137, причем все они выполнены по схеме «И».

Таблица 6

Работа триггера и дешифраторов переключателя счетчиков

№ п/п	При каких операциях	В какое положение устанавливается триггер	Какими дешифраторами производится установка	Примечание
1	При сложении и вычитании с плавающей запятой (при выравнивании порядков)	1 0	Д-5 Д-4	
2	При вычитании с плавающей запятой (при нормализации результата)	1	Д-1	
		0	Д-2 или Д-3	Зависит от управляющего напряжения $B_8 = 1$ или $E = 0$ ; производится от счетчика сдвигов, если количество сдвигов превышает 32
3	Умножение с фиксированной запятой	1	Д-10	
		0	—	Производится от счетчика сдвигов, когда счетчик досчитал до 32
4	Умножение с плавающей запятой	1	Д-10	
		0	Д-9	Когда счетчик сдвигов досчитал до 25
5	Деление с фиксированной запятой	1	Д-6	
		0	—	Производится от счетчика сдвигов, когда счетчик досчитал до 32
6	Деление с плавающей запятой	1	Д-7	
		0	Д-8	Когда счетчик сдвигов досчитал до 25
7	После включения машины	0	—	Производится от схемы установки на «0» (гашения) АД

Дешифраторы объединены в группы, каждая из которых управляет определенным триггером или клапаном. Одна из таких групп видна на рис. IX. 11. Все дешифраторы, входящие в дешифраторный блок или в другие схемы, построены примерно по однотипной схеме. Каждый из них имеет от двух до шести входов. На первый вход подается управляющее напряжение, указывающее род работы: плавающая — фиксированная запятая; на второй — управляющее напряжение операций, при которой должен работать данный дешифратор; на третий и четвертый — управляющие напряжения, указывающие номер такта цикла АД (одно из управляющих напряжений такта в комбинации с напряжением «8-й триггер 0» или «8-й триггер 1»); на пятый и шестой (если они имеются) — управляющие напряжения из арифметического узла или от специальных триггеров блока АД («триггер преобразованного сложения», «триггер знака разности порядков» и т. д.).

Схема формирования управляющих импульсов для арифметического узла (9) состоит из группы триодных клапанов и усилителей. В основном все схемы формирования однотипны. В качестве примера на рис. IX. 11 изображены два клапана, формирующие отрицательные импульсы для установки на нуль (гашения) триггеров порядка и мантисы регистра С. Как видно из рисунка, снимаемый со вторичной обмотки импульсного трансформатора импульс положительной полярности подается на сетку усилительной лампы. На выходе усилителя получается отрицательный

импульс с амплитудой порядка 50—60 в. Аналогично выполнены также клапаны формирования импульсов окончания операции и окончания сравнения в схеме окончания действий (схема 10 на рис. IX. 7). Единственное их отличие состоит в том, что каждый из этих клапанов имеет не по две, а по одной «нижней» лампе. Клапан формирования положительного импульса «прием  $\beta$ » имеет в анодной цепи вместо импульсного трансформатора сопротивление и, кроме того, имеет еще катодный повторитель для повторения положительного импульса, снимаемого с выхода усилительной лампы.

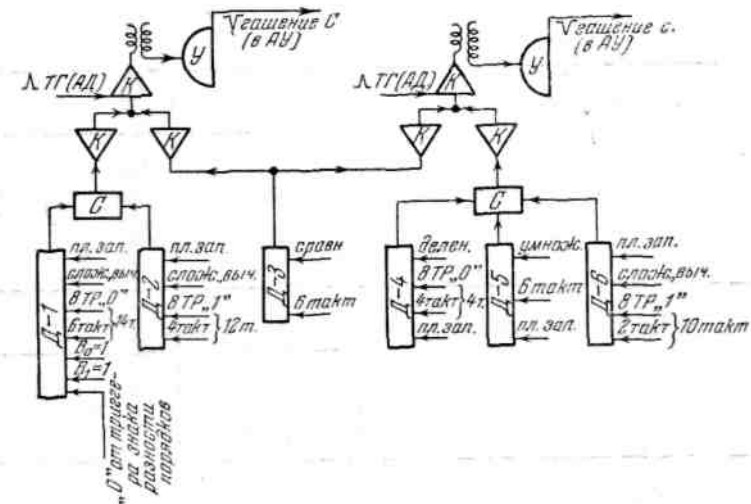


Рис. IX. 11. Блок-схема формирования отрицательных импульсов для АУ.

повторителями.

Схема установки на нуль АД (11)— состоит из смесителя С-1 с четырьмя входами, катодного повторителя, кипп-реле, смесителя С-2 с двумя входами и мощного катодного повторителя (рис. IX. 12).

На входы смесителя С-1 поступают отрицательные импульсы окончания операции, окончания сравнения и стоп-комбинации, которые формируются специальными дешифраторами и клапаном, а также импульсы гашения из блока распределителя импульсов, если производилась работа с магнитной лентой. Один из перечисленных выше импульсов, пройдя через смеситель, запускает кипп-реле. Отрицательный импульс, снимаемый с анода кипп-реле, после повторения мощным катодным повторителем используется далее для установки на нуль всех триггеров в счетчике тактов и в счетчике сдвигов, а также триггеров выдачи суммы в разряды порядка регистра В, преобразованного сложения, знака разности порядков и других. Установка на нуль этих триггеров и счетчиков производится либо в конце каждого цикла блока арифметических действий, либо при переполнении. Второй вход смесителя С-2, как показано на рис. IX. 12, связан с кнопкой пульта «гашение ПД». При помощи этой кнопки производится установка на нуль указанных выше триггеров после включения машины или при случайном сбое.

Схема сравнения алгебраических знаков чисел (1) работает при производстве сложения, вычитания (с плавающей и с фиксированной запятой) и алгебраического сравнения. Назначение схемы было описано в § 1 гл. IV. Она состоит из дешифраторов, катодного повторителя, клапана и триггера. Дешифраторы сравнивают состояния триггеров знака АВ и С, причем один из них выполнен по схеме соответствия, а другой по схеме несоответствия. С помощью дешифраторов может производиться установка триггера схемы, называемого «триггером преобразованного сложения», в положение «1». Этот триггер перед началом цикла АД всегда находится в положении нуль. Его установка в положение «1» указывает на один из следующих случаев:

а) выданная блоком выбора операций команда «сложение» сохраняется, так как знаки слагаемых одинаковы,

б) команда «вычитание» преобразовалась в сложение, так как знаки уменьшаемого и вычитаемого различны,

в) при алгебраическом сравнении сравниваются числа с разными знаками.

Если триггер при выполнении сложения, вычитания или сравнения после первого такта АД остается в положении «0», то это означает:

а) либо что команда «сложение» преобразовалась в «вычитание», так как знаки чисел различны;

б) либо что команда «вычитание» сохранилась, поскольку знаки у чисел одинаковы;

в) либо что производится алгебраическое сравнение чисел с одинаковыми знаками или сравнение по модулю.

В конце цикла АД, независимо от того, был или не был установлен триггер в положение «1» схемой 11 (рис. IX. 7), производится установка его на нуль.

Триггер знака разности порядков при выполнении сложения или вычитания с плавающей запятой указывает, какое из чисел, находящихся в регистрах В и С, имеет больший порядок. Выходное напряжение этого триггера, соответствующее положению «1», означает, что  $b \leq c$ , а напряжение «0» — что  $b > c$ . Установка триггера в положение «1» производится через клапан от специальных дешифраторов в конце третьего такта цикла АД. Возврат его в положение «0»

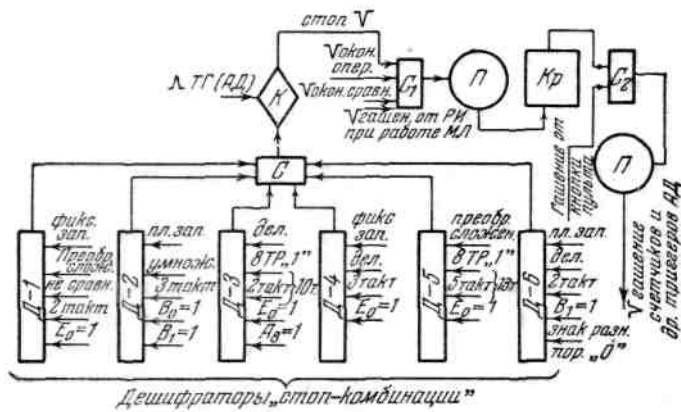


Рис. IX. 12. Блок-схема установки на нуль АД.

производится (так же как и триггера преобразованного сложения) в конце цикла схемой установки на нуль АД.

### 3. Взаимодействие элементов схемы АД

Взаимодействие отдельных элементов схемы блока АД рассмотрим на примере выполнения умножения с фиксированной запятой при нормальной точности.

До начала выполнения операции все триггеры в схеме блока АД находятся в положении «0». Часть из них (см. рис. IX. 13) установлена в это положение импульсом «гашение АД», который либо был сформирован в конце предыдущей операции, либо (если данная операция—первая после включения машины) получился при нажатии кнопки «гашение» на пульте управления. Другие триггеры (например,  $T_4$  и  $T_6$ ) устанавливаются на «0» импульсами тактирующего генератора; эти триггеры вообще не могут находиться в положении «1» дольше, чем один такт. Также до начала выполнения операции на выходах блока выбора операций устанавливаются управляющие напряжения «умножение», «фиксированная запятая» ( $\phi. з.$ ), а в регистрах арифметического узла — сомножители: в регистрах  $A$  и  $B$  — множитель, в регистре  $C$  — множимое; управляющие напряжения «умножение», «фиксированная запятая» и «нормальная точность» будут удерживаться на всей длительности выполнения операции.

Выполнение операции блоком АД начинается с получения от распределителя импульсов команды «действие» (см. рис. IX. 13 и рис. 3 приложения 5).

При наличии управляющего напряжения «умножение» команда «действие» проходит через клапан  $K_1$  и устанавливает в положение «1»

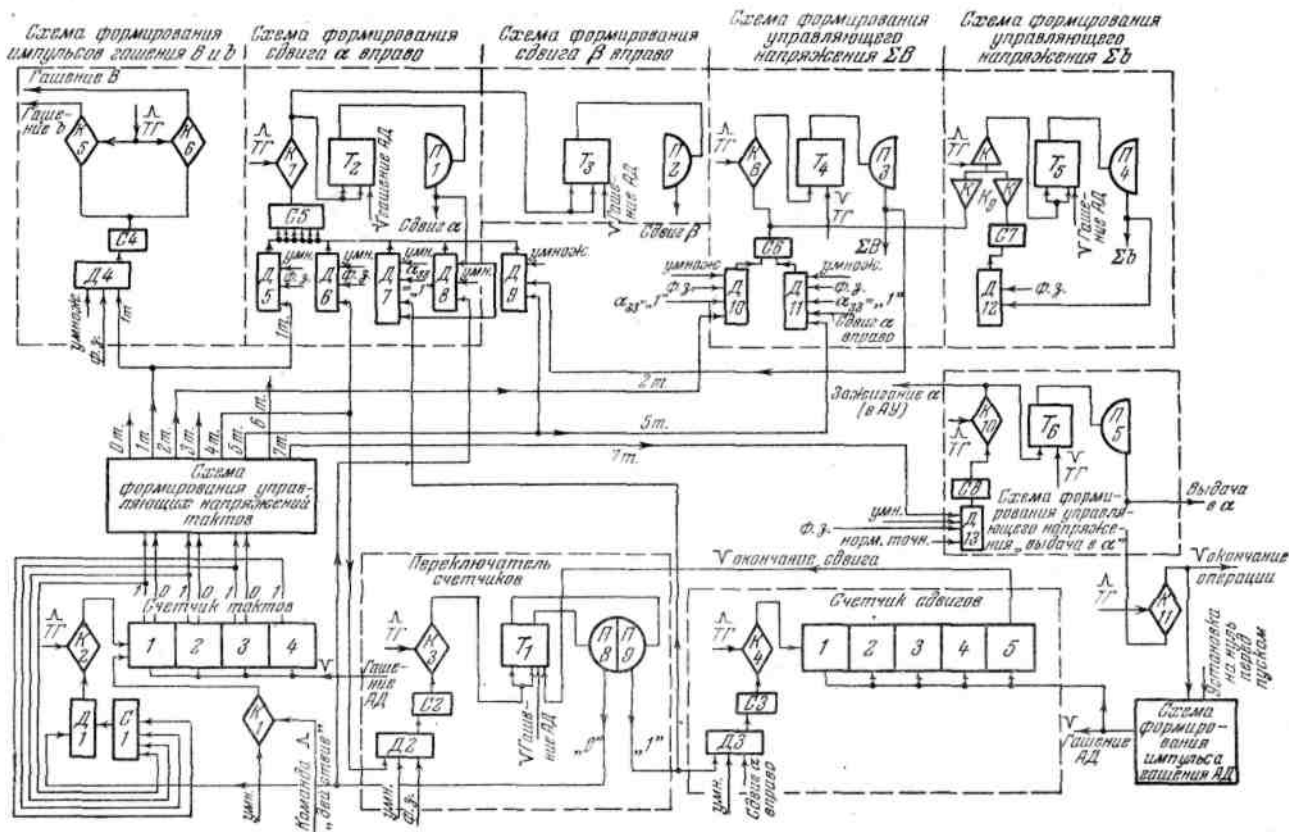


Рис. IX. 13. Упрощенная блок-схема соединения элементов АД при операции «умножение с фиксированной запятой».

первый триггер счетчика тактов. Кроме входа управляющего напряжения «умножение», клапан  $K_1$  имеет, конечно, и другие входы, через которые осуществляется запуск счетчика тактов при других операциях. Эти входы, однако, на рис. IX. 13 не показаны.

Если хотя бы один из триггеров счетчика тактов находится в положении «1», то напряжение на выходе смесителя  $C_1$  высокое. Если, кроме того, переключатель счетчиков (триггер  $T_1$ ) находится в положении «0», как это имеет место в начале выполнения операции, то высокое напряжение имеется также на выходе дешифратора  $D_1$ , клапан  $K_2$  пропускает импульсы тактирующего генератора, а счетчик тактов считает их. Счетчик тактов будет работать до тех пор, пока переключатель счетчиков не будет переведен в положение «1», или пока все триггеры счетчика не окажутся снова в положении «0».

Когда считает счетчик тактов, то на выходах схемы формирования управляющих напряжений тактов поочередно появляются высокие напряжения: сначала на выходе «1-й такт» ( $1m$ ), потом на выходе «2-й такт» (« $2m$ ») и т. д.; на каждом из выходов высокое напряжение удерживается в течение одного такта.

Каждый выход схемы формирования управляющих напряжений тактов управляет целым рядом дешифраторов. На рис. IX. 13 показаны только те из дешифраторов, которые участвуют в выполнении операции «умножение с фиксированной запятой». Точно так же на этом рисунке для всех смесителей, клапанов и триггеров показаны только те входы, на которых имеются импульсы и управляющие напряжения при выполнении этой операции, но не показаны входы, используемые при выполнении других операций. На рисунке совсем нет элементов схемы блока АД, которые вообще не участвуют в выполнении рассматриваемой операции. Как видно из рисунка, при выполнении умножения с фиксированной запятой управляющее напряжение «1-й такт» дает высокий уровень на выходах двух дешифраторов—  $D_4$  и  $D_5$ , которые через смесители  $C_4$  и  $C_5$  открывают клапаны  $K_5$ ,  $K_6$  и  $K_7$ . Таким образом, в конце первого такта через клапаны  $K_5$ ,  $K_6$  и  $K_7$  проходит импульс, который гасит (устанавливает на «0») триггеры регистра  $B$  арифметического узла и взводит (устанавливает на «1»)

триггеры  $T_2$  и  $T_3$  блока АД.

Следует обратить внимание на то обстоятельство, что для гашения регистра  $B$  блок АД выдает одновременно два импульса. Один из них гасит те разряды регистра, в которых при операциях с плавающей запятой находится порядок числа («гашение  $b$ »), другой — те разряды, в которых при операциях с плавающей запятой размещается мантисса («гашение  $B$ »). Вообще во всех тех случаях, когда разряды порядков и разряды мантисс какого-либо регистра арифметического узла управляются раздельно, при операциях с фиксированной запятой из блока АД выдается одновременно два импульса или два управляющих напряжения. Например, в дальнейшем мы увидим, что для выдачи суммы в регистр  $B$  блок АД выдает два управляющих напряжения (« $\Sigma b$ » и « $\Sigma B$ »), в результате чего сумма по всем разрядам регистра  $B$  выдается одновременно.

Кроме гашения регистра  $B$  и установки на «1» триггеров  $T_2$  и  $T_3$ , никаких других операций в первом такте умножения с фиксированной запятой не производится.

В течение второго такта триггеры  $T_2$  и  $T_3$  через катодные повторители  $\Pi_1$  и  $\Pi_2$  дают в арифметический узел управляющие напряжения «сдвиг  $\alpha$  вправо» и «сдвиг  $\beta$  вправо»; указанные сдвиги фактически выполняются в регистрах  $A$  и  $B$  арифметического узла в конце второго такта — одновременно с появлением тактирующего импульса, переводящего счетчик тактов в 3-е положение. Сдвиг в регистре  $B$  не играет, конечно, никакой роли, так как в первом такте регистр был погашен.

Напряжение с выхода катодного повторителя  $\Pi_1$  идет не только в арифметический узел, но и на дешифратор  $D_8$ . Так как при этом переключатель счетчиков находится все еще в положении «0», то на выходе дешифратора появляется высокое напряжение, которое через смеситель  $C_5$  удерживает клапан  $K_7$  открытым в течение второго такта. К концу второго такта, как и в конце первого такта, через клапан  $K_7$  пройдет тактирующий импульс, который снова изменит состояние триггеров  $T_2$  и  $T_3$  на противоположное, т. е. возвратит их в положение «0».

Кроме того, во втором такте управляющее напряжение «2-й такт» создает высокое напряжение на выходе дешифратора  $D_{10}$ , если при этом одновременно  $\alpha_{33}=1$ , т. е. если младшая цифра множителя есть 1. Дешифратор  $D_{10}$  через смеситель  $C_6$  открывает клапаны  $K_8$  и  $K_9$ , так что при условии, если младшая цифра множителя равна единице, в конце второго такта будут взведены триггеры  $T_4$  и  $T_5$ . С этих двух триггеров в течение третьего такта в арифметический узел будут подаваться управляющие напряжения « $\Sigma b$ » и « $\Sigma B$ ». Фактически выдача суммы в регистр  $B$  арифметического узла происходит в самом конце третьего такта, одновременно с появлением тактирующего импульса, перебрасывающего счетчик тактов в 4-е положение. В тот же момент времени в положение «0» возвращаются триггеры  $T_4$  и  $T_5$  (первый — непосредственно тактирующим импульсом, второй — через дешифратор  $D_{12}$ , смеситель  $C_7$  и клапан  $K_9$ ).

Таким образом, после окончания третьего такта в регистре  $B$  оказывается первое частичное произведение. Оно либо может равняться нулю (если младшая цифра множителя была нуль, и поэтому триггеры  $T_4$  и  $T_5$  в конце второго такта не были взведены), либо может быть равно множимому (если младшая цифра множителя была 1). Регистр  $A$  при этом находится в том же положении, в котором он оказался после окончания второго такта: множитель в нем сдвинут на один разряд вправо, так что в 33-м разряде находится не младшая, а следующая слева цифра множителя; младшая цифра выдвинута за пределы регистра; в старший (1-й) разряд при сдвиге вправо введен нуль из 33-го разряда регистра  $B$ .

Далее управляющее напряжение «4-й такт» создает высокое напряжение на выходах дешифраторов  $D_2$  и  $D_6$ , которые через смесители  $C_2$  и  $C_6$  открывают клапаны  $K_3$  и  $K_7$ . Тактирующий импульс, проходящий через эти клапаны в конце четвертого такта, перебрасывает триггер переключателя счетчиков  $T_1$  в положение «1» и снова взводит триггеры  $T_2$  и  $T_3$ . Этот же тактирующий импульс успевает пройти еще через клапан  $K_2$  на вход счетчика тактов, переводя его в 5-ю позицию, однако, следующие тактирующие импульсы уже не смогут проходить через клапан  $K_2$  до тех пор, пока переключатель счетчиков не вернется в положение «0»; все это время счетчик тактов будет стоять в 5-й позиции.

С переходом переключателя счетчиков в положение «1» в работу включается и счетчик сдвигов.

Триггеры  $T_2$  и  $T_3$ , установленные в конце четвертого такта в положение «1», в следующем такте выдадут опять управляющие напряжения «сдвиг  $\alpha$  вправо» и «сдвиг  $\beta$  вправо».

В результате этого в арифметическом узле будет произведен повторный сдвиг вправо в регистрах  $A$  и  $B$ .

Ввиду того, что в предыдущем такте триггер переключателя счетчиков был установлен в положение «1», управляющее напряжение «сдвиг  $\alpha$  вправо» создаст теперь высокое напряжение на выходе дешифратора  $D_3$ , которое через смеситель  $C_3$  открывает клапан  $K_4$ , так что в момент выполнения второго сдвига в арифметическом узле счетчик сдвигов будет установлен в позицию «1».

Кроме того, если оказывается, что опять  $\alpha_{33} = 1$ , то управляющее напряжение «сдвиг  $\alpha$  вправо» откроет через дешифратор  $D_7$  и смеситель  $C_5$  клапан  $K_7$ , а через дешифратор  $D_{11}$  и смеситель  $C_6$  клапаны  $K_8$  и  $K_9$ .

При этом импульсом с клапана  $K_7$  триггеры  $T_2$  и  $T_3$  будут переведены в состояние «0», а триггеры  $T_4$  и  $T_5$  импульсами с клапанов  $K_8$  и  $K_9$  в состояние «1».

Триггеры  $T_4$  и  $T_5$  в течение следующего такта выдадут управляющие напряжения « $\Sigma b$ » и « $\Sigma B$ ».

Таким образом, к концу следующего такта в регистр  $B$  арифметического узла будет принято второе частичное произведение. В тот же момент времени триггеры  $T_4$  и  $T_5$  возвращаются в положение «0».

Как видно из рисунка, напряжение « $\Sigma B$ » с выхода катодного повторителя  $\Pi_3$  подается не только в арифметический узел, но и на дешифратор  $D_9$ .

Так как счетчик тактов продолжает находиться в позиции «5», то на выходе дешифратора  $D_9$  будет высокое напряжение, которое через смеситель  $C_5$  в момент установки триггера  $T_4$  на «0» откроет клапан  $K_7$ .

Импульс, прошедший через клапан  $K_7$ , снова взведет триггеры  $T_2$  и  $T_3$ .

В следующем такте в АУ опять будут выданы управляющие напряжения «сдвиг  $\alpha$  вправо» и «сдвиг  $\beta$  вправо» и счетчик сдвигов через дешифратор  $D_3$ , смеситель  $C_3$  и клапан  $K_4$  будет установлен в позицию «2».

Если после третьего сдвига из 33-го разряда регистра  $A$  выйдет «1», т. е.  $\alpha_{33} = 1$ , то процесс повторится по только что описанной схеме. Если же выдвинутая младшая цифра окажется нулем, то триггеры  $T_2$  и  $T_3$  останутся взведенными до следующего такта, а триггеры  $T_4$  и  $T_5$  останутся в положении «0».

Следовательно, каждый раз, как очередная цифра есть 1 ( $\alpha_{33} = 1$ ), в АД замыкается кольцевая схема, в которую входят: клапан  $K_7$  — триггер  $T_2$  с катодным повторителем  $\Pi_1$  — дешифратор  $D_{11}$  — смеситель  $C_6$  — клапан  $K_8$  — триггер  $T_4$  с катодным повторителем  $\Pi_3$  — дешифратор  $D_9$  — смеситель  $C_5$  и т. д.

Когда же очередная цифра будет нуль, то кольцевая схема размыкается и триггеры  $T_2$  и  $T_3$  удерживаются в положении «1». При этом в регистрах  $A$  и  $B$  арифметического узла такты сдвигов будут идти без чередования с тактами выдачи суммы. Такое построение схемы позволило значительно сократить среднее время, необходимое для операции умножения как с

фиксированной запятой, так и с плавающей запятой.

Для получения в регистре  $B$  арифметического узла произведения двух 33-разрядных чисел вообще достаточно было бы произвести 33 сдвига вправо в регистрах  $A$  и  $B$ . Однако ввиду того, что первый сдвиг в регистре  $B$  (не отсчитываемый счетчиком сдвигов) производится до первой выдачи суммы в регистр  $B$ , необходимо выполнить помимо 32 сдвигов, которые отсчитываются счетчиком, еще один дополнительный сдвиг после окончания его работы.

Такой же дополнительный сдвиг требуется и в регистре  $A$  для получения правильного значения младших разрядов произведения в случае выполнения умножения с двойной точностью. (Выше указывалось, что для получения младших разрядов произведения, младший разряд регистра  $B$  в процессе сдвигов соединяется со старшим разрядом регистра  $A$ , и поэтому при сдвигах вправо в регистрах  $A$  и  $B$  цифры, выходящие из младшего разряда  $B$ , поступают в старший разряд  $A$ . Поскольку перед первым сдвигом регистр  $B$  был погашен, то в результате первого сдвига в старший разряд регистра  $A$  была принята цифра 0, которая не имеет отношения к младшим разрядам произведения. Чтобы вытолкнуть эту ненужную цифру, потребуется проделать в регистре  $A$ , кроме первого, еще дополнительно 33 сдвига вправо.)

После того как счетчик сдвигов досчитает до 32, выдается импульс окончания сдвигов, который формируется из заднего фронта перепада напряжения в триггере 5-го разряда счетчика сдвигов, в момент переброса триггера из состояния «1» в состояние «0».

Этот импульс поступает в переключатель счетчиков, где возвращает триггер  $T_1$  в положение «0».

К моменту окончания работы счетчика сдвигов в регистрах  $A$  и  $B$  арифметического узла будет проделано 33 сдвига вправо. При этом из младшего, 33-го разряда регистра  $A$  будет выдвинута за пределы регистра последняя, старшая цифра множителя, а освободившиеся разряды множителя, кроме 33-го, будут заполнены младшими разрядами произведения; в регистре  $B$  будут храниться старшие разряды, произведение которых, однако, еще нужно сдвинуть на один разряд вправо.

Формирование управляющего напряжения для дополнительного, 34-го сдвига регистров  $A$  и  $B$  будет производиться по-разному в зависимости от того, какова была последняя выдвинутая цифра множителя: нуль или единица. Если последняя цифра есть нуль ( $\alpha_{33} = 0$ ), то дополнительный сдвиг получается за счет того, что триггеры  $T_2$  и  $T_3$  после установки на нуль переключателя счетчиков остаются взведенными еще в течение одного такта. Если же последняя цифра есть единица ( $\alpha_{33} = 1$ ), то триггеры  $T_1$ ,  $T_2$ ,  $T_3$  устанавливаются на нуль одновременно, а управляющие напряжения для сдвига регистров  $A$  и  $B$  формируются с помощью рассмотренной выше кольцевой схемы, которая в этом случае продолжает свою работу еще в течение двух тактов.

Последнее объясняется тем, что счетчик тактов (о чем будет сказано несколько позже) переходит в следующую, 6-ю позицию только через такт после установки на нуль триггера переключателя счетчиков  $T_1$ .

Таким образом, если  $\alpha_{33} = 1$ , то на дешифраторах  $D_7$  и  $D_{11}$  устанавливается высокое напряжение, которое, проходя соответственно через смесители  $C_5$  и  $C_6$ , открывает клапаны  $K_7$ ,  $K_8$  и  $K_9$ . Импульсы, выходящие с клапанов  $K_7$ ,  $K_8$ ,  $K_9$ , установят далее триггеры  $T_2$ ,  $T_3$  на нуль, а триггеры  $T_4$ ,  $T_5$  — на единицу.

В конце следующего такта, одновременно с появлением тактирующего импульса, переводящего счетчик тактов в 6-е положение, триггеры  $T_4$  и  $T_5$  устанавливаются на нуль. В тот же момент через дешифратор  $D_9$ , смеситель  $C_5$  и клапан  $K_7$  производится установка на единицу триггеров  $T_2$  и  $T_3$ . Благодаря этому в 6-м такте  $АД$  в арифметический узел будут выданы управляющие напряжения «сдвиг  $\alpha$  вправо» и «сдвиг  $\beta$  вправо».

Следовательно, в зависимости от старшей цифры множителя дополнительный сдвиг регистров  $A$  и  $B$  может происходить либо в конце пятого, либо в конце шестого такта.

Установка триггеров  $T_2$  и  $T_3$  на нуль после выполнения 34-го сдвига как в первом, так и во втором случае будет опять производиться через дешифратор  $D_8$ , так как переключатель счетчиков находится теперь в положении «0».

После выполнения 34-го сдвига вправо в регистре  $B$  арифметического узла образуется произведение двух чисел, а в регистре  $A$  его младшие разряды.

С переходом переключателя счетчиков в положение «0» в работу снова включается счетчик тактов: в следующем такте (после установки на нуль триггера  $T_1$ ) на выходе дешифратора  $D_1$  установится высокое напряжение, которое откроет снова клапан  $K_1$ . Импульс, прошедший через клапан  $K_1$  переведет счетчик тактов в следующую, 6-ю позицию.

Одновременно с этим, как уже указывалось, может появиться высокое напряжение на выходе дешифратора  $D_8$ , если триггеры  $T_2$  и  $T_3$  остались взведенными после окончания работы счетчика сдвигов.

Когда счетчик тактов перейдет в позицию «7», управляющее напряжение «7-й такт» создаст высокое напряжение на выходе дешифратора  $D_{14}$ , если при этом одновременно существует управляющее напряжение «нормальная точность».

Дешифратор  $D_{13}$  через смеситель  $C_8$  открывает клапан  $K_{10}$ . Импульс клапана  $K_{10}$  устанавливает на единицу («зажигает») все разряды регистра  $A$  арифметического узла и взводит триггер  $T_6$ , формирующий управляющее напряжение «выдача в  $\alpha$ ». При выполнении операции умножения с нормальной точностью младшие разряды произведения, которые образовались в регистре  $A$ , вообще говоря, не требуются, поэтому дальше они уничтожаются при установке регистра  $A$  на «1» перед приемом результата из регистра  $B$  в регистр  $A$ .

В течение следующего, 8-го такта триггер  $T_6$  через катодный повторитель  $P_5$  выдает в  $АУ$  управляющее напряжение «выдача в  $\alpha$ ». Сама передача результата из регистра  $B$  в регистр  $A$  выполняется в конце 8-го такта одновременно с установкой на нуль триггера  $T_6$  отрицательным импульсом тактирующего генератора.

Управляющее напряжение «выдача в  $\alpha$ » с выхода катодного повторителя  $P_5$  подается также на клапан  $K_{11}$ . Поэтому, в тот момент, когда осуществляется прием результата в регистр  $A$ , клапан  $K_{11}$  выдает импульс «окончание операции», который направляется в распределитель импульсов ( $PI$ ).

Появление импульса «окончание операции» означает, что в регистр  $A$  арифметического узла принят результат и что операция умножения завершена.

Из импульса окончания операции далее формируется специальный импульс «гашение  $АД$ ».

Этим импульсом счетчик тактов, а также другие элементы схемы  $АД$  устанавливаются на нуль. Таким образом, в момент выдачи импульса «гашение  $АД$ » счетчик тактов, который находился в позиции «8», гасится и остается в таком положении до начала следующей операции.

Обращаясь снова к рис. 3 приложения 5, видим, что некоторые такты цикла  $АД$ , например 1-й, 2-й, 3-й, а также такты выдачи суммы в процессе работы счетчика сдвигов (5-й такт цикла  $АД$ ) имеют вдвое большую длительность чем другие.

Это необходимо потому, что в течение этих тактов в  $АУ$  происходит формирование единиц двоичного переноса. Схема формирования единиц двоичного переноса  $АУ$  (как было показано выше) по условиям работы требует двух тактов основной

частоты машины, поэтому после выдачи команды «начало двоичного переноса» («гашение  $E$ ») в  $AD$  дается искусственная задержка, которая осуществляется за счет остановки на один такт блокинг-генератора  $AD$ , питающего «верхние» сетки всех клапанов  $AD$  и сбрасывающего некоторые триггеры.

Во всем предыдущем изложении мы называли тактами промежутки между импульсами именно этого блокинг-генератора, которые могут равняться одиночному или двоянному такту основной частоты.

Взаимодействие элементов блока  $AD$  при выполнении других операций строится по аналогичному принципу.

#### *4. Шаговая работа блоков арифметических действий*

Для обнаружения возможных неисправностей в арифметическом узле и блоке арифметических действий предусмотрена возможность шаговой работы блоков арифметических действий.

При переключении тумблера «автоматическая — шаговая работа  $AD$ » на пульте управления в положение «шаговая работа» рвется цепь запуска тактирующего генератора  $AD$  ( $ТГ-AD$ ) от основного тактирующего генератора и  $ТГ-AD$  останавливается; далее он выдает одиночные импульсы на каждое нажатие кнопки «шаги  $AD$ » на пульте управления.

Переключение блока арифметических действий на шаговую работу может производиться только после выполнения третьего шага распределителя импульсов (распределитель импульсов также должен быть переведен на шаговую работу). В противном случае распределитель импульсов не сможет производить передачу инструкции из регистра  $A$  в регистр  $B$  во время второго шага и передачу числа из регистра  $A$  в регистр  $C$  во время третьего шага, потому что для выполнения этих передач требуется совпадение во времени управляющего напряжения, выдаваемого распределителем импульсов с импульсом  $ТГ-AD$ .

---

# ГЛАВА X ВНЕШНЕЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО НА МАГНИТНЫХ ЛЕНТАХ

## § 1. Общая характеристика запоминающего устройства на магнитных лентах

Внешнее запоминающее устройство на магнитных лентах (*МЛ*) служит для пополнения внутреннего запоминающего устройства новой информацией, а также ранее полученными результатами. На одной катушке магнитной ленты хранится около 50 000 чисел. Обмен цифровой информацией между магнитными лентами и внутренним электростатическим запоминающим устройством происходит со скоростью около 30 чисел в секунду. Частота следования импульсов 1 кГц.

В машине предусмотрены три операции, связанные с использованием *МЛ*: вывод группы (блока) чисел из электростатического запоминающего устройства на магнитную ленту, ввод блока чисел с магнитной ленты в электростатическое запоминающее устройство и перемотка ленты на один блок чисел. При операциях «вывод» и «ввод» лента протягивается всегда в одном направлении — «вперед», при операции «перемотка» лента может протягиваться в обе стороны. Для всех трех операций имеется два варианта работы: либо с блоками по 16 чисел, либо с блоками, содержащими любое количество чисел от 1 до 512.

В случае вывода блока из 16 чисел данные выбираются с 16 последовательных адресов электростатического запоминающего устройства, начиная с адреса, указанного в инструкции. В случае ввода блока из 16 чисел данные записываются на 16 последовательных адресов электростатического запоминающего устройства, начиная с адреса, указанного в инструкции. Начальные адреса могут быть взяты любыми, за исключением последней группы адресов от  $3.f0$  до  $3.ff$ . В случае перемотки блоками по 16 чисел происходит перемотка участка ленты, на котором размещен один блок.

При выводе блока, состоящего из любого количества чисел, чтение из электростатического запоминающего устройства начинается с любого адреса, указанного в инструкции, но закончится обязательно на последнем, 1023-м адресе. При вводе запись будет происходить, начиная с любого адреса, указанного в инструкции, но закончится обязательно на последнем, 1023-м адресе. При работе с блоками, содержащими произвольное количество чисел, выведенная на ленту информация может быть введена обратно только на те же адреса электростатического запоминающего устройства, с которых она выводилась, причем это непременно последние адреса запоминающего устройства.

На ленте числа располагаются в виде последовательности намагниченных элементов, которые при протяжке ленты индуцируют в головке разнополярные импульсы напряжения. Числа одного блока записаны без промежутков. Между двумя блоками имеется участок чистой ленты, необходимый для разгона ленты при запуске моторов, протягивающих ленту. Маркерной дорожки нет. Импульсы информации, являясь одновременно и управляющими импульсами, запускают счетчики, регистрирующие количество прочитанных цифр и чисел.

Отсутствие маркерных импульсов не позволяет переписывать информацию в процессе работы и перематывать незаполненные участки ленты. Ввод в электростатическое запоминающее устройство и перемотка могут идти только теми же группами чисел, которые записаны на ленте.

Для поиска нужного блока чисел при вводе или пустого участка ленты при выводе применяется операция «перемотка». С помощью перемотки нужного количества блоков можно подвести под головку любой записанный блок чисел. Количество и вид операций перемотки, необходимых для отыскания нужного блока, должны предусматриваться программой.

Например, при работе с разными блоками при неизвестном заранее количестве обращений к магнитной ленте достаточно хранить в одной из ячеек внутреннего запоминающего устройства номер блока, стоящего под головкой; после выполнения каждой из операций «ввод с ленты» или «вывод на ленту» или «перемотка ленты вперед» следует программировать добавление единиц к числу, стоящему в этой ячейке, а после выполнения операции «перемотка ленты назад» — вычитание единицы. Для каждой отдельной задачи ведется своя нумерация блоков.

При заранее известном количестве обращений к магнитной ленте или при работе с блоками разной длины может оказаться более удобным просто программировать необходимое количество операций «перемотка» определенного вида.

В устройство магнитных лент входят магнитофон, схема разделения каналов и схема управления.

Магнитофон и схема разделения размещены на столе входных устройств пульта, а схема управления магнитными лентами смонтирована в блоке *РИ* программного датчика.

## § 2. Магнитофон и схема разделения каналов

Магнитофон выполнен в виде отдельного узла на базе стандартного магнитофона МАГ-8.

В магнитофоне имеются (рис. X. 1): три мотора (ведущий мотор и моторы перемотки и подмотки), схема включения моторов, магнитные головки, лампа записи, усилитель чтения, генератор стирания, магнитная лента длиной до 600 м.

В качестве ведущего мотора используется асинхронный двигатель типа ДВА-У4, мощностью 5 вт, вращающийся со скоростью 695 об/мин. В качестве моторов перемотки и подмотки используются два одинаковых асинхронных двигателя типа ДВВ-У2. Магнитная лента типа «С» шириной 6 мм протягивается в обе стороны с одинаковой скоростью 400 мм/сек.

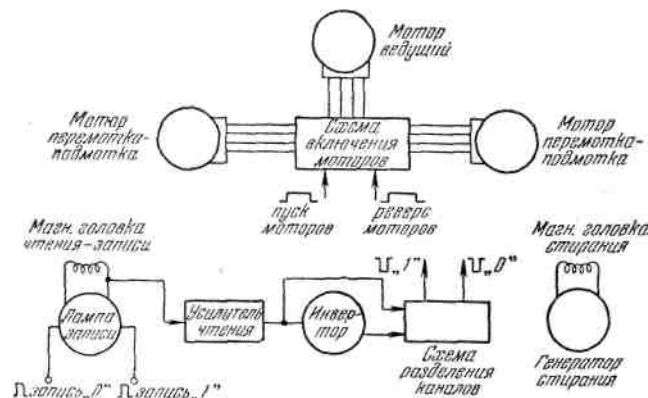


Рис. X. 1. Блок-схема магнитофона.



Схема включения моторов состоит из двух усилителей, возбуждающих электромагнитные реле.

При пуске моторов для протяжки ленты вперед из устройства управления *МЛ* приходит управляющее напряжение «пуск моторов», которое открывает один из усилителей. От усилителя включается реле, подающее переменное напряжение 220 в на ведущий мотор и снимающее напряжение 30 в с соленоида, прижимающего ленту тормоза к маховику ведущего мотора. Моторы подмотки и перемотки находятся все время под напряжением; они питаются от дросселя с несколькими отводами. При протяжке «вперед» на один из моторов («мотор подмотки») подается более высокое напряжение, чем на другой («мотор перемотки»). Для остановки ленты достаточно снять напряжение с ведущего мотора и подать напряжение на соленоид тормоза.

При пуске моторов для протяжки ленты «назад» из устройства управления *МЛ* приходят управляющие напряжения «пуск моторов» и «реверс моторов», которые открывают оба усилителя. От усилителей включается кроме пускового еще и реле реверса. При включении реле реверса меняется направление тока в обмотках ведущего мотора и переключаются накрест отводы дросселя, питающие моторы подмотки и перемотки, так что эти моторы меняются ролями.

Информация записывается на ленту с помощью стандартной головки чтения с выведенной средней точкой. Головка на параллельной схеме включена в аноды двух ламп записи (для 0 и 1), управляемых импульсами записи длительностью 15 мксек, приходящими из схемы управления.

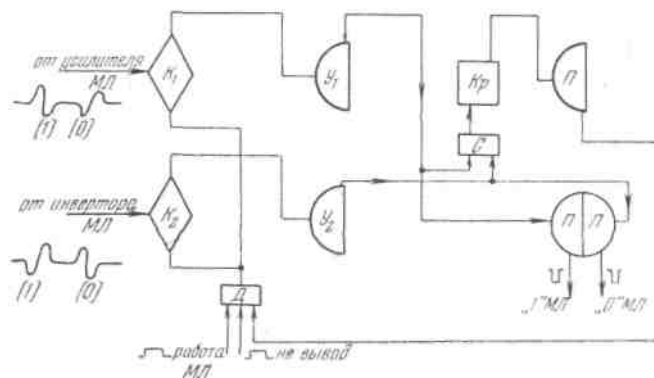


Рис. X. 2. Схема разделения каналов *МЛ*.

С этой же головки снимаются сигналы чтения. Усилитель чтения имеет два предварительных каскада усиления на лампе 6Н9С и два выходных каскада усиления на лампе 6Н8С, на один из которых напряжение с предварительного усилителя подается после инвертора. Таким образом, на схему разделения каналов, куда подаются напряжения с выходных каскадов усилителя, приходят при чтении два разнополярных напряжения.

Схема разделения каналов (рис. X. 2) состоит из двух клапанов, двух усилителей и кипп-реле. Напряжение анода нормально закрытой лампы кипп-реле подается на клапаны, открывая их по нижней сетке. Клапаны блокируются управляющими напряжениями «не вывод» и «работа *МЛ*», т. е. схема не будет работать при операции «вывод» и, если не взведен триггер, «работа *МЛ*» (см. ниже описание схемы управления *МЛ*). Если при движении ленты головка прочтет цифру 1, то на клапан  $K_1$  (рис. X. 2) будет подано с усилителя напряжение, имеющее вид периода синусоиды, а на клапан  $K_2$  — напряжение, имеющее вид периода перевернутой синусоиды. Клапан  $K_1$  выдаст отрицательный импульс, задний фронт которого будет проинтегрирован, усилен и подан в схему управления *МЛ*. Одновременно этот импульс запустит кипп-реле, которое через дешифратор  $D$  запрет оба клапана. Таким образом, через клапан  $K_2$  импульс не пройдет. Длительность кипп-реле должна быть равна длительности полупериода пришедшего напряжения. Если головка прочтет 0, то импульс пройдет через клапан  $K_2$  и в схему управления пройдет импульс по другому каналу.

Генератор стирания собран по схеме индуктивной трехточки на лампе 6П2. Ток высокой частоты подается в стирающую головку. Управление стиранием производится вручную.

### § 3. Схема управления

Схема управления *МЛ* (рис. X. 3) включает в себя тактирующий генератор (*ТГ-МЛ*), задающий частоту следования импульсов при записи на магнитную ленту, схему для синхронизации *ТГ-МЛ* с основной частотой машины, схему формирования импульсов записи на магнитную ленту, счетчики цифр и чисел, схему управления моторами магнитофона, схему для формирования импульса «стоп моторов», схему для формирования импульса «окончание операции с *МЛ*» и несколько специальных триггеров и клапанов.

Как уже указывалось, схема управления *МЛ* размещена в блоке *ПИ* программного датчика. В качестве счетчика цифр используется счетчик сдвигов блока арифметических действий *ПД*. Селекционный регистр, входящий в состав блока регистров программы *ПД*, на рис. X. 3 изображен для пояснения работы схемы.

Рассмотрим работу схемы при различных операциях.

а) **Вывод на ленту.** Операция состоит в том, что сначала выбирается из электростатического запоминающего устройства первое число блока и последовательно, разряд за разрядом, записывается на магнитную ленту. (Номер ячейки запоминающего устройства, в которой хранится первое число блока, выводимого на ленту, указан во втором адресе инструкции «вывод *МЛ*».) Затем со следующего адреса *ЭП* выбирается второе число блока и т. д. до тех пор, пока весь блок не будет перенесен на ленту.

При выполнении операции в первом такте 3-го шага распределителя импульсов проходит прием второго адреса инструкции в селекционный регистр, а во 2-м такте выдается команда «чтение» и импульс окончания 3-го шага (см. § 3 гл. IX). Команда чтения выбирает из электростатического запоминающего устройства первое число блока, после чего от управляющего напряжения «окончание чтения *ЭП*» работает клапан  $K_1$ , который увеличивает адрес, стоящий в селекционном регистре на единицу. Импульс окончания 3-го шага, преобразуясь в блоке выбора операции в импульс «пуск *МЛ*», взводит триггер  $T_1$  («пуск *МЛ*»). Одновременно сбрасывается триггер  $T_3$ , блокирующий импульсы окончания чтения и записи в блоке

пуска и синхронизации. Таким образом, распределитель импульсов не закончит 3-й шаг и будет ждать импульса «окончание операции с МЛ».

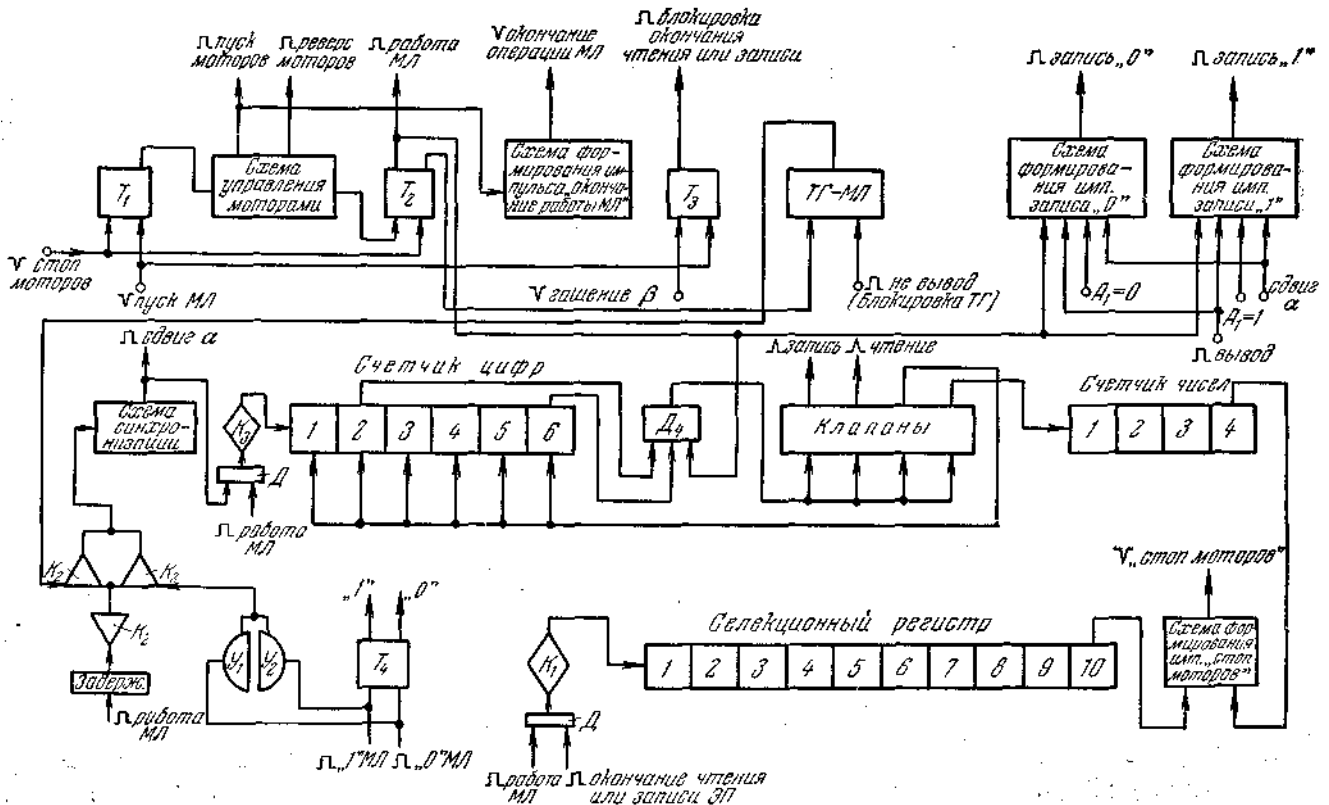


Рис. X. 3. Упрощенная логическая схема управления МЛ.

Управляющее напряжение «пуск МЛ» подается в схему управления моторами, которая запускает моторы магнитофона. Через некоторое время, необходимое для разгона ленты, взводится триггер  $T_2$  («работа МЛ»), который запускает тактирующий блокинг-генератор МЛ, разрешает работу схем формирования импульсов записи на магнитную ленту, клапанов, запускающих счетчики цифр и чисел, клапана  $K_2$ , запускающего схему синхронизации, и клапана, формирующего команду «чтение» для электростатического запоминающего устройства.

Первый импульс блокинг-генератора МЛ, который может по форме отличаться от всех последующих, задерживается клапаном  $K_2$  от попадания на схему синхронизации. Это получается за счет того, что клапан  $K_2$  открывается управляющим напряжением работы МЛ с задержкой по времени. Второй импульс блокинг-генератора МЛ проходит через клапан  $K_2$  и запускает схему синхронизации, которая выдает синхронное с основной частотой машины управляющее напряжение «сдвиг  $\alpha$  влево» длительностью в один такт основной частоты (12,5 мксек). Напряжение «сдвиг  $\alpha$  влево», открывая клапан  $K_3$ , увеличивает содержимое счетчика цифр на единицу и подается на схемы формирования импульсов записи на магнитную ленту. В зависимости от состояния триггера 1-го разряда регистра  $A$  арифметического узла, которое имелось до сдвига, будет выдаваться импульс записи 0 или 1. После записи первого разряда регистра  $A$  содержимое этого регистра будет сдвинуто на один разряд, через клапан  $K_2$  пройдет третий импульс блокинга МЛ, и на ленту запишется содержимое второго разряда регистра  $A$  и т. д. Частота следования импульсов записи на ленту задается тактирующим генератором МЛ, работающим на частоте 1 кГц. После 34 последовательных сдвигов число, находившееся в регистре  $A$ , оказывается записанным на ленту. Когда счетчик цифр становится в положение 34, работают несколько клапанов, которые увеличивают содержимое счетчика чисел на единицу, гасят счетчик цифр и выдают импульс, формирующий в распределителе импульсов команду чтения. После чтения второго числа блока клапан  $K_1$ , работающий от управляющего напряжения «окончание чтения ЭП», выдает импульс и содержимое селекционного регистра вновь увеличивается на единицу. Затем начинается последовательная запись на ленту второго числа блока и т. д. После вывода 16-го числа четырехразрядный счетчик чисел сбрасывается в нулевое положение. Если выполняется вывод блока из 16 чисел (ноль в 29-м разряде инструкции), то из заднего фронта напряжения последнего триггера счетчика чисел будет сформирован импульс «стоп моторов». Если операция выполняется во втором варианте (единица в 29-м разряде инструкции), то схема формирования импульсов «стоп моторов» выдает импульс лишь после того, как будет выведено на ленту число по адресу 1023, т. е. когда в 10-м разряде селекционного регистра будет нуль, а счетчик цифр будет находиться в положении «34».

Импульс «стоп моторов» сбрасывает триггеры  $T_1$  и  $T_2$ . Схема управления моторами остановит моторы не сразу после этого, а через некоторое время, которое должно быть больше времени, отводимого на разгон ленты. Это необходимо для того, чтобы в случае, если затем будет выполняться перемотка назад, триггер  $T_2$ , разрешающий работу схемы управления и схемы разделения каналов, взвелся несколько раньше, чем информация на ленте подойдет под магнитную головку. В противном случае часть информации будет потеряна.

После остановки моторов схема формирования импульса «окончание операции с МЛ» запускает распределитель импульсов и взводит триггер «перенос» в блоке выбора операции. Таким образом, цикл распределителя импульсов заканчивается по тому же каналу, что и при операции «перенос». Блокировка окончания чтения и записи снимается импульсом гашения  $\beta$ , идущим через такт после импульса окончания работы МЛ.

б) Ввод с магнитной ленты. Операция состоит в том, что числа блока последовательно, цифра за цифрой, считываются с ленты и помещаются в регистр  $A$  арифметического узла. Каждый раз, когда заполняется регистр, происходит запись на последовательные адреса электростатического запоминающего устройства. Во втором адресе инструкции «ввод

*МЛ*» находится номер ячейки, в которую необходимо записать первое число блока. При выполнении операции в первом такте 3-го шага распределителя импульсов происходит прием второго адреса инструкции в селекционный регистр, а во втором такте выдается импульс «ввод», который, преобразуясь в блоке выбора операции в импульс «пуск *МЛ*», запускает схему управления *МЛ*. Триггеры  $T_1$  и  $T_2$  работают так же, как и при выводе *МЛ*, но триггер  $T_2$  взводится несколько раньше, чем при выводе *МЛ*. Это необходимо для того, чтобы клапаны, управляющие счетчиками цифр и чисел, клапан, формирующий команду записи в электростатическое запоминающее устройство, клапан  $K_2$  и схема разделения каналов, заблокированные триггером  $T_2$ , были разблокированы раньше, чем записанная на ленте информация подойдет под магнитную головку.

Данные с ленты поступают по двум каналам. По одному каналу идут импульсы, когда с ленты читаются единицы, по другому — когда читаются нули. Эти импульсы устанавливают триггер  $T_4$  в соответствующее состояние и запускают схему синхронизации, которая формирует управляющее напряжение «сдвиг  $\alpha$  влево». Состояние триггера  $T_4$  будет передано в разряд знака регистра  $A$  (триггер знака  $AB$ ) и одновременно добавится единица в счетчик цифр.

После 34 последовательных сдвигов влево, при которых цифры из разряда знака передаются в 33-й разряд  $A$  и т. д., первое число, прочитанное с ленты, оказывается в регистре  $A$ . Счетчик цифр стоит в положении «34». В этот момент работают несколько клапанов, которые увеличивают содержимое счетчика чисел на единицу, гасят счетчик цифр и выдают импульс, формирующий в распределителе импульсов команду «запись» во внутреннее запоминающее устройство. После этого импульсом от клапана  $K_1$  содержимое селекционного регистра увеличивается на единицу и начинается чтение с ленты второго числа блока и т. д.

Окончание операции возможно в двух вариантах.

При вводе блока из 16 чисел схема формирования импульса «стоп моторов» будет работать так же, как и при выводе. Во втором варианте операции «ввод с ленты» импульс «стоп моторов» выйдет после того, как запишется число на 1023-й адрес ( $3ff$ ), т. е. сразу же, как только после очередного добавления единицы в селекционный регистр в десятом разряде селекционного регистра окажется нуль. В дальнейшем схема управления *МЛ* будет работать так же, как и при выводе на ленту.

в) **Перемотка ленты.** Операция состоит в том, что с магнитной ленты считываются импульсы, которые используются только для управления счетчиками цифр и чисел. После считывания всех чисел заданного блока лента останавливается.

Работа схемы управления *МЛ* при выполнении перемотки построена примерно так же, как и при выводе. Отличия заключаются в следующем: не блокируется схема разделения каналов, поэтому возможно чтение с магнитной ленты; блокируются тактирующий генератор *МЛ* и схемы формирования импульсов записи на ленту; в случае перемотки назад (единица в 30-м разряде инструкции) схема управления моторами вместе с управляющим напряжением «пуск моторов» выдает напряжение «реверс моторов», которое меняет направление вращения моторов магнитофона.

## ГЛАВА XI ВХОДНЫЕ УСТРОЙСТВА

### § 1. Общая характеристика

Входные устройства предназначены для первоначального заполнения внутренних запоминающих устройств инструкциями и исходными числами перед началом вычисления и для пополнения содержимого запоминающих устройств в процессе работы.

Входных устройств в М-2 три: два основных (фотоэлектрическое и электромеханическое) и одно вспомогательное (клавишное).

В соответствии с их назначением основные входные устройства имеют два режима работы.

При первоначальном заполнении запоминающих устройств инструкциями и исходными данными входные устройства запускаются вручную с пульта управления. Распределитель импульсов программного датчика при этом не работает. Входные устройства устанавливают в селекционном регистре программного датчика адрес, на который должна быть введена инструкция или число, а в регистре  $A$  арифметического узла — инструкцию или число и посылают команду «запись». После этого вводится новый адрес и новая инструкция или число и т. д. до тех пор, пока оператор вручную не остановит входное устройство.

При пополнении содержимого внутренних запоминающих устройств в процессе работы входные устройства запускаются не вручную, а командами от программного датчика. К моменту запуска входного устройства в селекционном регистре уже установлен адрес, по которому должен быть произведен ввод. Входное устройство вводит одно число или одну инструкцию в регистр  $A$  арифметического узла, дает команду «запись» и останавливается.

Клавишное устройство используется обычно лишь для внесения от руки небольших исправлений в числа или инструкции.

Исходным материалом, с которого электромеханическим или фотоэлектрическим входными устройствами считываются данные для ввода, является перфорированная бумажная лента. Используется стандартная телеграфная лента, применяемая в буквопечатающих аппаратах системы «телетайп» с пятизначным кодом. Каждый ряд пробивок на ленте может обозначать либо четыре двоичные цифры (т. е. одну шестнадцатеричную или одну бинарно-кодированную десятичную цифру), либо две двоичные цифры (т. е. одну четверичную цифру), либо одну двоичную цифру. Специальные комбинации пробивок на ленте обозначают конец адреса на ленте (знак «s») и конец числа (инструкции) на ленте (знак «v»). Кроме того, при пробивке ленты на телетайпе на нее наносятся знаки «бланк пробела», «перевод рулона» и «возврат каретки», необходимые для контроля правильности пробивки, но не воспринимаемые входным устройством.

Смысл различных комбинаций пробивок расшифрован в табл. 7.

В этой таблице пробел означает отсутствие отверстия на данной позиции, кружок ● — наличие отверстия.

Как видно из таблицы, наличие пробивки на 1-й позиции указывает, что данный ряд является шестнадцатеричной или десятичной цифрой; в этом случае четыре остальные позиции обозначают соответствующие двоичные цифры (наличие пробивки—1, отсутствие пробивки—0), причем старшая двоичная цифра размещается на 5-й позиции, а младшая — на 2-й позиции. Отсутствие пробивки на 1-й позиции и наличие на 2-й и 3-й указывает, что данный ряд представляет четверичную цифру; при этом 4-я и 5-я позиции дают две соответствующие двоичные цифры, старшая из которых размещается на 5-й позиции, а младшая — на 4-й. Наконец, отсутствие пробивок на 1-й и 2-й позициях и наличие на 3-й и 4-й указывает на то,

что 5-й позицией данного ряда дается одна двоичная цифра.

Примеры пробивки чисел и инструкций на перфоленте были приведены на рис. П. 4.

Электромеханический трансмиссивтер считывает с ленты семь рядов в секунду, фотоэлектрический — 400 рядов в секунду. Так как каждое число (инструкция) занимает на ленте 11—19 рядов (в зависимости от того, в какой системе идет ввод), электромеханический трансмиссивтер тратит на ввод одного числа примерно 2 секунды, фотоэлектрический — примерно 0,03 секунды. При первоначальном заполнении запоминающих устройств, когда с ленты вводятся не только числа (инструкции), но и их адреса, это время увеличивается примерно на 40%.

В качестве электромеханического трансмиссивтера используется стандартный телеграфный аппарат.

Фотоэлектрический трансмиссивтер сконструирован на базе специального пятиточечного германиевого фотодиода, который был разработан и любезно предоставлен в наше распоряжение Г. А. Кубецким.

Благодаря тому, что расположение коллекторных электродов фотодиода в точности соответствует расположению позиций на перфоленте, при конструировании фотоэлектрического трансмиссивтера удалось обойтись без сложной оптической системы. С другой стороны, чувствительность фотодиода в 60—100 раз выше, чем чувствительность вакуумных фотоэлементов. Два эти обстоятельства позволили использовать в качестве источника света в фотоэлектрическом трансмиссивтере лампу накаливания мощностью всего в 15 *вт*; для сравнения укажем, что в первом варианте фотоэлектрического трансмиссивтера, построенном на базе вакуумных фотоэлементов, источник света имел мощность 500 *вт*. Важным узлом фотоэлектрического трансмиссивтера является также лентопротяжный механизм, обеспечивающий разгон ленты до скорости 1 *м/сек* и торможение ленты за время, меньшее 10 *мсек*.

Таблица 7 Кодирование данных на перфоленте

Комбинация в ряду						Изображающий знак
Позиции						
I	II	•	III	IV	V	
<b>Ц и ф р ы</b>						
•	•	•	•	•	•	«f» — шестнадцатеричная цифра 15
•	•	•	•	•	•	«e» — » » 14
•	•	•	•	•	•	«d» — » » 13
•	•	•	•	•	•	«c» — » » 12
•	•	•	•	•	•	«b» — » » 11
•	•	•	•	•	•	«a» — » » 10
•	•	•	•	•	•	«9»
•	•	•	•	•	•	«8»
•	•	•	•	•	•	«7»
•	•	•	•	•	•	«6»
•	•	•	•	•	•	«5»
•	•	•	•	•	•	«4»
•	•	•	•	•	•	«3»
•	•	•	•	•	•	«2»
•	•	•	•	•	•	«1»
•	•	•	•	•	•	«0»
•	•	•	•	•	•	«3»
•	•	•	•	•	•	«2»
•	•	•	•	•	•	«1»
•	•	•	•	•	•	«0»
•	•	•	•	•	•	«1»
•	•	•	•	•	•	«0»
<b>С л у ж е б н ы е к о м б и н а ц и и</b>						
•	•	•	•	•	•	«s» — конец адреса на ленте *)
•	•	•	•	•	•	«v» — конец числа на ленте **)
<b>В с п о м о г а т е л ь н ы е к о м б и н а ц и и</b>						
•	•	•	•	•	•	Бланк пробела
•	•	•	•	•	•	Возврат каретки
•	•	•	•	•	•	Перевод рулона
<p>*) При этом осуществляется прием адреса, по которому будет записано число, в селекционный регистр.                  **) При прохождении этого знака через трансмиссивтер, устройство ввода выдает управляющее напряжение «запись», после которого производится запись числа.</p>						

Кинематическая схема фотоэлектрического трансмиссивтера приведена на рис. XI. 1.

Ведущий мотор фототрансмиссивтера связан через шестереночную передачу с валом, на котором укреплены сателлиты дифференциала. Правая ведомая шестерня имеет на валу ведущий ролик и тормозной диск, левая — имеет только тормозной диск.

Имеются две тормозные колодки, прижимаемые к тормозным дискам при помощи соленоидов. В нерабочем положении

возбужден правый соленоид и тормозная колодка затормаживает ведущий ролик. При подаче управляющего напряжения «пуск фототрансмиттера» ток в правом соленоиде выключается, а в левом включается. При этом притормаживается левая ведомая шестерня и разгоняется ведущий ролик. Для обеспечения сцепления к ведущему ролику лента прижимается сверху прижимным роликом.

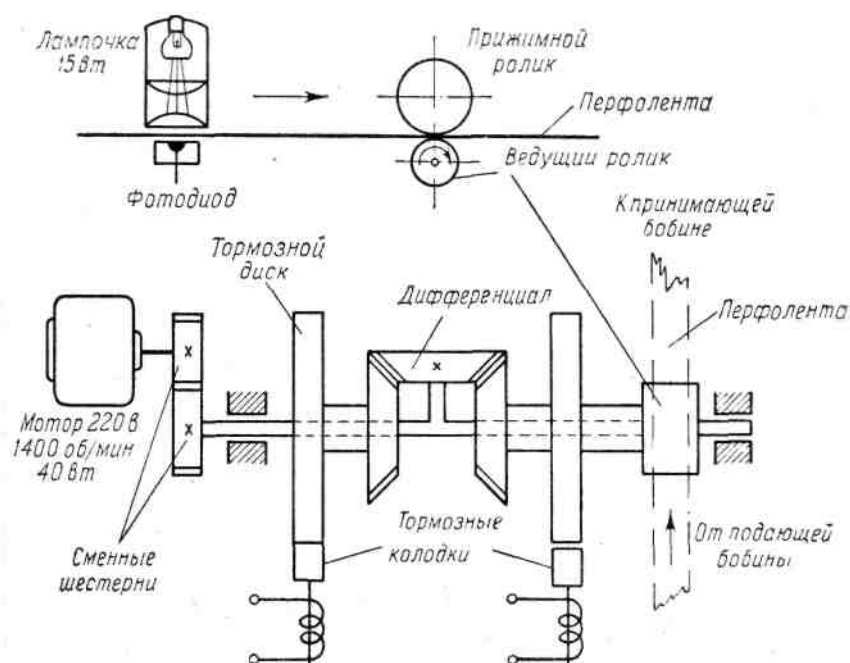


Рис. XI. 1. Кинематическая схема фототрансмиттера.

## § 2. Блок-схема и принцип работы входных устройств

Блок-схема входных устройств представлена на рис. XI. 2.

Электромеханический и фотоэлектрический трансмиттеры, клавишное устройство и усилители размещены на пульте управления, а остальные устройства, показанные на блок-схеме, в блоке управления вводом (УВ).

Как видно из рисунка, схема входных устройств содержит пять усилителей — по числу позиций на перфоленте. Каждый из усилителей имеет три входа: от одной из ощупывающих иглоочек электромеханического трансмиттера, от соответствующего фотоэлемента фотоэлектрического трансмиттера и от одного из контактов клавишного устройства. Усилители построены так, что если опущены все иглоочки электромеханического трансмиттера, затемнены все фотоэлементы фотоэлектрического трансмиттера и не нажата ни одна из клавиш клавишного устройства, то напряжения на выходах всех усилителей низкие (+80 е). При прохождении ряда отверстий на перфоленте через ощупывающий механизм электромеханического трансмиттера или над фотоэлементами фотоэлектрического трансмиттера на выходах усилителей, соответствующих тем позициям, где на ленте имеются пробивки, появляются высокие напряжения (+180 в). Такие же комбинации высоких и низких напряжений на выходах усилителей появляются при нажатии клавиш клавишного устройства.

В течение всего времени, когда ввод не производится, напряжения на выходах всех усилителей низкие. Низкие напряжения с выходов 1-го и 3-го усилителей подаются в схему гашения, которая вырабатывает при этом серию отрицательных импульсов, устанавливающих на нуль все пять триггеров регистра ввода и подготавливающих к действию схему синхронизации. Другие устройства блока УВ при этом не работают.

Рассмотрим теперь, как производится ввод чисел с перфоленты.

Команда «ввод», поступающая из программного датчика или с пульта управления, запускает лентопротяжный механизм фотоэлектрического или электромеханического трансмиттера, и лента приходит в движение.

Предположим, что против ощупывающих иглоочек электрического трансмиттера или против фотоэлементов фототрансмиттера находится ряд, в котором комбинация пробивок соответствует какой-либо цифре или служебному знаку («s» или «v»). Как видно из табл. 7, в любом из этих случаев на ленте имеется пробивка на 1-й или на 3-й позициях, поэтому обязательно появляется высокое напряжение на выходе 1-го или 3-го усилителя (а в некоторых случаях, например, при комбинации, соответствующей шестнадцатеричной цифре 2, на обоих усилителях одновременно). При наличии высокого напряжения на выходе хотя бы одного из этих усилителей прекращает работу схема гашения и запускается схема синхронизации.

Схема синхронизации пропускает два импульса из подаваемой на нее последовательности импульсов тактирующего генератора, следующих с частотой 80 кГц.

Первый из этих импульсов («прием в регистр») поступает на пять клапанов, управляющих триггерами регистра ввода, и устанавливает в положение «1» те триггеры, которые соответствуют усилителям, дающим на своих выходах высокие напряжения. Иными словами, в положение «7» устанавливаются триггеры, соответствующие тем позициям перфоленты, на которых в данном ряду имеются пробивки. Прием комбинации в триггерный регистр производится параллельно (одновременно по всем разрядам).

Напряжения с триггеров регистра ввода подаются в систему дешифраторов и клапанов. Через один такт тактирующего генератора (12,5 мксек) после импульса приема в регистр схема синхронизации выдает одиночный импульс на клапаны расшифровки комбинации. В зависимости от комбинации, находящейся в регистре ввода, этот импульс проходит через те или иные клапаны.

Если в регистр принята какая-либо цифровая комбинация, то импульс от схемы синхронизации проходит на запуск схемы управления сдвигами.

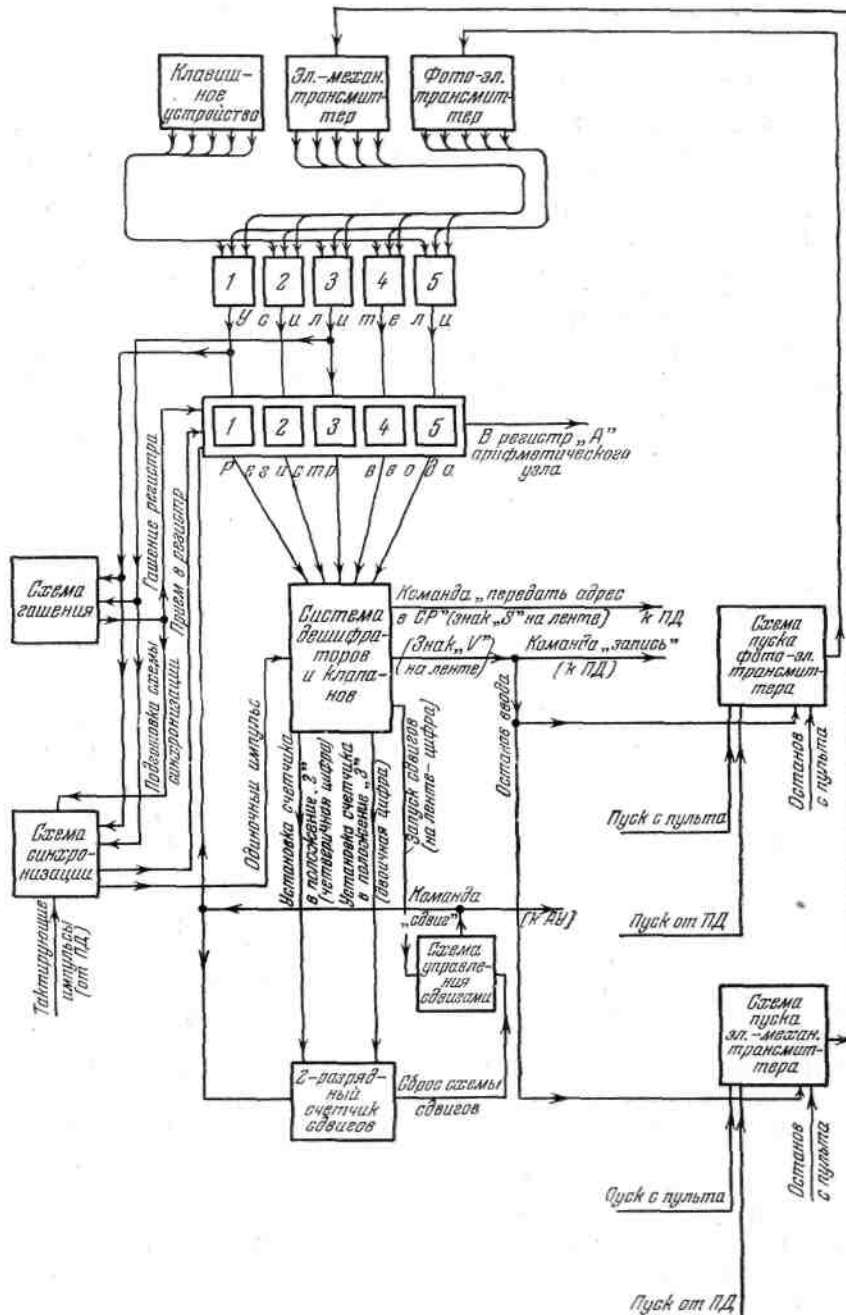


Рис. XI. 2. Упрощенная блок-схема входных устройств.

Схема управления сдвигами с частотой 80 кГц дает команды «сдвиг» в регистр ввода и на арифметический узел («сдвиг а. влево»); импульсы сдвига отсчитываются 2-разрядным счетчиком сдвигов. В тот момент, когда счетчик переходит из положения «3» (11) в положение «0», схема сдвигов останавливается. При этом, если с ленты считана шестнадцатеричная цифра (т. е. четыре двоичные цифры), то счетчик сдвигов начинает счет от нулевого положения и схема сдвигов выдает четыре импульса «сдвиг»; если с ленты прочитана четверичная цифра (две двоичные цифры), то одновременно с запуском схемы сдвигов производится предварительная установка счетчика в положение «2», так что количество сдвигов оказывается равным двум; если прочитана двоичная цифра, то счетчик начинает счет от положения «3» и выдается только одна команда «сдвиг».

Сдвиг в регистре ввода производится точно так же, как в регистрах арифметического узла, причем цифры, выходящие из 5-го разряда регистра ввода, передаются в триггер знака АВ, из него — в 33-й разряд регистра А арифметического узла и т. д. Таким образом, одна, две или четыре двоичные цифры, принятые с данного ряда перфоленты в регистр ввода, передаются путем сдвигов в разряд знака и младшие разряды регистра А арифметического узла. Одновременно комбинация, имевшаяся ранее в регистре А, передвигается соответственно на один, два или четыре разряда влево, а цифры, выходящие из первых разрядов регистра А, теряются.

Заметим, что время срабатывания схемы синхронизации (два такта тактирующего генератора) и время работы схемы сдвигов (1—2 такта тактирующего генератора) составляют в сумме не более 75 мксек, т. е. во много раз меньше, чем время прохождения ряда отверстий на перфоленте через читающее устройство любого из передатчиков (для фотоэлектрического передатчика — около 1200 мксек). Однако в течение всего времени прохождения комбинации пробивок через читающее устройство передатчика схема синхронизации срабатывает только один раз. Для ее повторного срабатывания требуются подготовительные импульсы от схемы гашения. Эта последняя срабатывает при условии, что на

выходах 1-го и 3-го усилителей напряжение становится низким, что возможно; например, при прохождении через читающее устройство транмиттера промежутка между рядами отверстий.

Методом последовательных сдвигов в регистр *A* арифметического узла может быть введен с перфоленты адрес, по которому должен быть произведен ввод. На перфоленте адрес пробивается обычно в виде одной четверичной и двух шестнадцатеричных цифр (всего 10 двоичных цифр); вслед за адресом пробивается одна любая шестнадцатеричная цифра, которая при вводе занимает разряд знака, и 31-й, 32-й, 33-й разряды регистра и передвигает введенный адрес в 21-й - 30-й разряды.

Если, далее, на ленте пробит знак «s», то при прохождении его через читающее устройство транмиттера так же, как при прохождении цифровой комбинации, в устройстве управления вводом прекращает работу схема гашения и запускается схема синхронизации; однако одиночный импульс от схемы синхронизации проходит не на запуск схемы сдвигов, а в программный датчик, где производит передачу адреса из 21-го - 30-го разрядов регистра *A* в селекционный регистр. Передача производится параллельно по всем разрядам теми же каналами, которыми обычно" передается 1-й адрес инструкции в селекционный регистр.

Если знак «s» на ленте отсутствует, то информация, принимаемая с перфоленты, будет записываться по адресу, находившемуся ранее в селекционном регистре.

Далее методом последовательных сдвигов, так же как при вводе адреса, в регистр *A* арифметического узла с перфоленты передается 34 двоичных разряда числа или инструкции; на перфоленте они, конечно, могут быть представлены в виде нескольких шестнадцатеричных, четверичных и двоичных цифр, например, в виде двух двоичных цифр (знак числа и знак порядка) и восьми шестнадцатеричных (семь цифр числа и одна цифра порядка). При этом цифры, находившиеся ранее в регистре *A*, «выталкиваются» из него. Далее на перфоленте пробивается знак «v».

Так как ряд, соответствующий знаку «v», содержит пробивку на 3-й позиции (см. табл. 7), то при прохождении этого ряда через читающее устройство транмиттера, как и при прохождении цифровой комбинации или знака «s», в устройстве управления вводом происходит остановка схемы гашения и запуск схемы синхронизации. Одиночный импульс от схемы синхронизации в этом случае через систему дешифраторов и клапанов по специальному каналу проходит в программный датчик, где воспринимается как импульс окончания ввода и вызывает команду «запись». Информация, введенная в регистр *A* арифметического узла, записывается в запоминающее устройство по адресу, находящемуся в селекционном регистре. В устройстве управления вводом этим же импульсом сбрасываются схемы запуска транмиттеров, что приводит к остановке ленты.

Если ввод производится от программы, то импульс «окончание записи», идущий вслед за командой «запись», вызывает автоматическое продолжение дальнейших операций. Если ввод был запущен вручную, с пульта управления, то никакие дальнейшие операции после записи введенного числа или инструкции и остановки ленты автоматически не производятся; однако переключением специальных тумблеров на пульте управления можно заблокировать сброс схем запуска транмиттеров от знака «v», так что вслед за записью введенного числа или инструкции будет идти ввод следующего числа (инструкции) и т. д., пока не будет снята блокировка. При этом нужно помнить, что соседние ряды отверстий на перфоленте прочитываются фотоэлектрическим транмиттером с интервалом по времени в 1/400 секунды; поэтому интервала между знаком «g» и первой цифрой адреса следующего числа недостаточно для записи на магнитный барабан. Следовательно, непрерывный ввод с фотоэлектрического транмиттера возможен только в электростатическое запоминающее устройство.

Кроме того, при заготовке лент нужно учитывать, что после сброса схемы запуска транмиттеров лента на электромеханическом транмиттере останавливается сразу, а на фотоэлектрическом — только через 3—4 ряда после знака «v».

Из приведенного выше описания работы входных устройств ясно, что при прохождении через читающее устройство транмиттера каких-нибудь вспомогательных комбинаций, которые могут быть пробиты на перфоленте (бланк пробела, возврат каретки, перевод рулона), никаких операций устройством ввода не производится: как видно из табл. 7, во всех этих комбинациях отсутствуют пробивки на 1-й и на 3-й позициях, поэтому при чтении любой из этих комбинаций в устройстве управления вводом продолжает работу схема гашения, а схема синхронизации не запускается.

При вводе с клавишного входного устройства нажатие какой-либо клавиши вызывает появление на выходах усилителей ввода такой же комбинации высоких и низких напряжений, как при чтении соответствующего ряда отверстий с перфоленты. Вся схема ввода срабатывает точно так же, как при вводе с перфоленты; при этом промежуткам между рядами отверстий на перфоленте соответствуют моменты времени, когда все клавиши опущены.

## ГЛАВА XII ВЫХОДНОЕ УСТРОЙСТВО

### § 1. Общая характеристика

Выходное устройство предназначено для вывода из машины окончательных или существенных промежуточных результатов.

Печатание выводимых результатов производится с помощью стандартного рулонного телетайпа со скоростью одно число в 2,5 секунды.

Выводимые результаты печатаются в виде таблиц, в которых может быть три или четыре столбца, в зависимости от положения специального тумблера, переключающего контакты каретки телетайпа. Каждое число печатается в следующем порядке: знак числа, семь цифр, бланк пробела, восьмая цифра (порядок), знак порядка. Шаговый искатель с соответствующей распайкой ламелей определяет вид таблицы, которая может быть изменена при замене шагового искателя.

Одновременно с печатанием выводимых чисел можно получить и перфоленту с выводимыми данными, пригодную для ввода в машину.

Для контроля печати можно последовательно включить второй телетайп.

Пуск печати производится командой, которая подается из программного датчика на блок управления печатью. Для наладки выходных устройств предусмотрен пуск и останов печати при помощи кнопок, расположенных на пульте управления.





бестоковые паузы.

Полученная таким образом комбинация токовых и бестоковых посылок соответствует состоянию четырех разрядов регистра *A* и будет расшифрована телетайпом в виде шестнадцатеричной цифры.

Аналогично при замыкании ножами шагового искателя 4-й ламели система дешифраторов и смесителей выберет следующие четыре разряда регистра *A* и телетайп отпечатает вторую шестнадцатеричную цифру таблицы и т. д.

Распайка ламелей шагового искателя такова, что когда ножи замыкают с 3-й по 11-ю ламели, печатается восемь цифр таблицы.

Когда ножи шагового искателя замыкают 2-ю и 12-ю ламели, печатается соответственно знак числа и знак порядка. Как видно из схемы, при этом в момент замыкания 1-го и 2-го контактов распределительного механизма на реле телетайпа всегда поступят бестоковые посылки, в момент замыкания 3-го и 4-го контактов распределительного механизма на реле телетайпа всегда поступит токовая посылка, а в момент замыкания 5-го контакта посылка будет токовой, если знак плюс (+), и бестоковой, если знак минус (—), что определится состоянием соответственно 33-го (знак порядка) или 34-го (знак числа) разрядов регистра *A*.

Когда ножи шагового искателя замыкают 13-ю, 14-ю или 15-ю ламели (вспомогательных операций), то управляющие напряжения подаются прямо через смесители и дешифраторы.  $D_2$ ,  $D_3$ ,  $D_4$  и  $D_5$  на усилители и на реле телетайпа независимо от состояния регистра *A*.

Напряжение с 14-й и 15-й ламелей шагового искателя подается не непосредственно на смесители, а через контакты реле каретки, которые закоммутированы таким образом, что управляющие напряжения с 14-й и 15-й ламелей шагового искателя расшифровываются как возврат каретки и перевод рулона только при замыкании контактов каретки телетайпа. В остальное же время эти напряжения расшифровываются как бланк пробела.

Контакты каретки замыкаются после того, как напечатана строка таблицы — три или четыре числа, в зависимости от положения тумблера «число столбцов» — и размыкаются после возврата каретки к началу строки.

При замыкании 17-й ламели шагового искателя перебрасывается триггер печати и в *ПД* выдается команда «окончание печати».

Схема задержки обеспечивает задержку команды «окончание печати» на время, необходимое для подготовки схемы пуска к принятию следующей команды «пуск печати».

## ГЛАВА XIII ЭЛЕКТРИЧЕСКОЕ ПИТАНИЕ

Система электропитания М-2 состоит из двух электромашинных агрегатов, выпрямителей и электронных стабилизаторов, трансформаторов и автотрансформаторов накала.

Номинальная мощность источников питания машины составляет около 26 *квт*.

### § 1. Электромашинный агрегат

Электромашинная часть питания М-2 состоит из двух асинхронных двигателей А61- 4 и АК-МА-20 мощностью 10 и 20,5 *квт*, синхронного генератора ЧС-7, генераторов постоянного тока ПН-45, ПН-68, ПН-10, электронных регуляторов к генераторам постоянного тока и электронномагнитного регулятора к синхронному генератору.

Питание накала ламп машины и питание выпрямителей и стабилизаторов осуществляется от автономного синхронного генератора ЧС-7. Это позволяет избавиться от толчков напряжения, имеющих в общей электросети. Постоянство напряжения (220 *в*) поддерживается благодаря включению в обмотку возбуждения электронно-магнитного стабилизатора СН-2. Генератор приводится во вращение асинхронным 3-фазным двигателем АК-МА-20.

Агрегат, состоящий из трех машин постоянного тока и асинхронного двигателя А61 -4, доставляет постоянные напряжения + 350 *в*, + 220 *в* и +520 *в* для питания анодов ламп. Генераторы постоянного тока связаны с двигателем клиноременной передачей. Машины, дающие +350 *в* (ПН-68) и +220 *в* (ПН-45), имеют электронные регуляторы, позволяющие поддерживать напряжения с точностью до  $\pm 0,5\%$ .

Напряжение +520 *в* образуется путем последовательного включения генераторов ПН-10 и ПН-68. Это напряжение не стабилизируется на машинах, так как оно поступает на электронные стабилизаторы. Регулируется машина ПН-10 реостатом в цепи возбуждения.

В регуляторе для машины постоянного тока ПН-45 последовательно с обмоткой возбуждения включены три соединенные параллельно лампы ГУ-50, работающие в триодном режиме. Сетки этих ламп подсоединены к выходу усилителя на одном триоде лампы 6Н8. На катод усилителя подается эталонное напряжение с газового стабилизатора СГ-2, а на сетку — часть напряжения с выхода генератора постоянного тока. Регулятор к машине ПН-68 по схеме аналогичен описанному, но имеет четыре лампы ГУ-50.

Пуск агрегатов производится с пульта управления включением пускового тумблера. Этот тумблер замыкает цепь одного из магнитных пускателей. При включении магнитного пускателя подается переменное напряжение 220 *в* на двигатель агрегата, дающего постоянные напряжения и на второй магнитный пускатель, который запускает агрегат переменного тока.

### § 2. Выпрямители и стабилизаторы

Часть напряжений, идущих на питание магнитного и электростатического запоминающих устройств, устройств ввода и вывода и арифметического узла, подаются с выпрямителей. Большинство из этих напряжений стабилизировано электронными стабилизаторами.

Из табл. 8 видно, каким образом формируются те или иные напряжения.

Все выпрямители собраны на семи коробчатых шасси, размещенных в шкафу питания. В качестве вентилях применяются кенотроны 5ЦЗС или селеновые столбики ( $\varnothing$  45 *мм*). Все кенотронные выпрямители собраны по двухполупериодной схеме, селеновые — по мостовой схеме. Каждый выпрямитель снабжен П-образным фильтром.

Выпрямители, дающие напряжения -120 *в* и + 140 *в*, собраны по однофазной мостовой схеме. В качестве вентилях в них применены плоскостные германиевые диоды типа ДГЦ-24. Во избежание перегрева диоды помещены в масляную ванну. Выпрямитель + 140 *в* стабилизирован электронномагнитным стабилизатором СН-2.

Электронные стабилизаторы — обычного типа. Усилительная часть схемы представляет собой усилитель постоянного тока, состоящий из двух балансных каскадов. Опорное напряжение снимается с газового стабилизатора. В качестве регулирующих ламп применяются либо лампы 6ПЗС, либо ГУ-50, либо 6Н5С. Коэффициент стабилизации около 0,05%. Схема усилителя одинакова для всех стабилизаторов и отличается лишь величинами сопротивлений и типом газового стабилизатора. Электронные стабилизаторы смонтированы на шести блоках, причем усилители выполнены в виде съемных трехламповых субблоков. В анодную цепь каждой из регулирующих ламп для контроля ее работы включен блинкер, открытый при нормальной работе и закрывающийся при выходе лампы из строя.

Т а б л и ц а 8

Питающие напряжения машины М-2

п/п	Источники напряжения	Номинальное напряжение (в)	Допуск («	Пулсация (в эфф.)	Где используется	Примечание
Общие питающие напряжения						
1	Генератор постоянного тока ПН-68	+350	+5	1	Питание анодов катодных повторителей и клапанов: АУ, ПД, УВ, КП, ФВ; клапанов и 3-х каскадов усилителей чтения МП и счетчика регенерации разверток ЭП	
2	Генератор постоянного тока ПН-45	+220	+5	1	Питание анодов триггеров и дешифраторов во всех блоках машины, кроме триггеров в разрядах ЭП, блоках разверток и блоках селекторных импульсов, а также питание стабилизатора №19	
3	Генератор постоянного тока ПН-10	+520	+10	0,3	Питание стабилизаторов	Генератор дает +170 в; соединен последовательно с генератором ПН-68 + 350 в
4	Выпрямитель	+140	±1	0,2	Для делителей напряжения АУ, ПД, шкафа №3 и питания катодов клапанов чтения МП	Стабилизирован электронномагнитным стабилизатором СН-2
5	То же	—120	±1		Отрицательное смещение на сетки триггеров (кроме триггеров регистра Е и триггеров регенерации ЭП)	
Питающие напряжения АУ (шкаф № 1)						
6	Делитель напряжения АУ	+125	±1		Питание катодов клапанов	
7	То же	+ 135	±1		То же	Используется для контроля работы АУ вместо напряжения + 125 в
8	» »	+120	±1		» »	То же
9	» »	+100	±2		Смещение на «верхние» сетки клапанов регистров В и Е	
10	» »	+80	±2		Смещение на «нижние» сетки клапанов	
11	Стабилизатор № 1	—140	±2	0,7	Смещение на сетки триггеров регистра Е	Питается от выпрямителя № 1

№ п/п	Источники напряжения	Номинальное напряжение (в)	Допуск (в)	Пульсация (в эфф.)	Где используется	Примечание
Питающие напряжения ПД (шкаф №2)						
12	Делитель напряжения ПД	+ 125	±1		ПД (шкаф № 2) Питание катодов клапанов	
13	То же	+ 135	±1		То же	Используются для контроля работы ПД вместо напряжения +125 в.
14	» »	+ 120	±1		» »	То же
15	» »	+ 100	±2		Смещение на «верхние» сетки клапанов	
16	» »	+ 80	±2		Смещение на «нижние» сетки клапанов	
Питающие напряжения ЭП (шкафы №3 и №4)						
17	Стабилизатор № 10	+ 560	±5	0,03	Питание анодов катодных повторителей кадровой развертки (в шкафу № 4)	
18	» № 6	+ 560	+ 20	0,02	Питание анодов катодных повторителей строчной развертки	Питается от выпрямителя № 5, 540 в, соединенного последовательно со стабилизатором № 15 (+ 225 в)
19	» № 7	+ 560	+ 20	0,017	Питание анодов катодных повторителей кадровой развертки (в шкафу №3)	То же
20	» № 12	+ 240	+ 5	0,022	Анодное питание первых двух каскадов усилителя ЭП с 23-го по 34-й разряды	Питается от генераторов ПН-68 и ПН-10 (+520 в).
21	» № 13	+ 240	+ 5	0,016	То же, что в п. 20, но с 11-го по 22-й разряды	То же
22	» № 14	+ 240	+ 5	0,018	То же, что в п. 20, но с 1-го по 10-й разряды	» »
23	» № 15	+ 225	+ 5	0,039	Анодное питание триггеров разрядов ЭП (шкаф № 4)	» »
24	» № 19	+ 125	±1		Питание катодов клапанов и анодов высокочастотных генераторов	Питается от генератора ПН-45
25	» № 16	— 130	±1	0,011	Смещение на сетки триггеров регенерации	Питается от выпрямителя № 11, 270 в
26	» № 17	— 2230	±5		Питание катодов электроннолучевых трубок	Питается от высоковольтного выпрямителя
27	» № 18	— 2345			Смещение на управляющие сетки электроннолучевых трубок	Питается от выпрямителя №13. Стабилизатор дает напряжение—115 ±0,1в; соединен
28	» № 11	+ 500	+ 5	0,023	Анодное питание катодных повторителей импульса гашения электроннолучевых трубок	Питается от выпрямителя №18, 760 в

п/п	Источники напряжения	Номинальное напряжение (в)	Допуск	Пульсация (в эфф.)	Где используется	Примечание
29	» №4	+ 400	±1	0,018	Анодное питание четырех «верхних» суммирующих ламп в блоках разверток	Питается от выпрямителя № 3, 550 в
30	» № 20	+ 350	+ 5	0,003	Анодное питание 3-го и 4-го каскадов усилителей разрядов ЭП и катодных повторителей	Питается от генераторов ПН-68 и ПН-10 (520в)
31	» № 5	+ 225	+ 5	0,013	Анодное питание триггеров регистра адреса разверток и питание дешифраторов	То же
32	» № 19	+ 100	± 2		Смещение на «верхние» сетки клапанов	Снимается с делителя напряжения, находящегося в стабилизаторе № 19
33	Делитель напряжения шкафа № 3	+ 80	± 2		Смещение на «нижние» сетки клапанов	Питается от выпрямителя + 140 в
34	Стабилизатор № 21	+ 460	± 10	0,03	Анодное питание клапанов и ламп записи МП	Питается от генераторов ПН-68 и ПН-16 (+520в)
35	» № 2	+ 300	± 5	0,06	Анодное питание <i>первых</i> двух каскадов усилителей чтения МП с 1-го по 18-й разряд	Питается от выпрямителя № 2, 55J в
36	» № 3	+ 300	± 5	0,06	То же, что в п. 35, с 19-го по 34-й разряд	Питается от выпрямителя № 2, 56J в
37	Делитель напряжения шкафа № 3	+ 125	± 1		Питание катодов клапанов записи МП, клапанов УВ, ФВ	Питается от выпрямителя + 140 в
38	Делитель напряжения шкафа № 3	+ 100	±2		Смещение на «верхние» сетки клапанов	Питается от выпрямителя + 140 в
39	Стабилизатор № 8	— 370	±5	0,3	Питание катодов ламп записи МП	Питается от выпрямителя № 6
40	» № 9	— 450	±5	0,31	Смещение на сетках ламп записи МП	Питается от выпрямителя №7; соединен последовательно со стабилизатором №8 (—370 в)
41	» № 9	— 140	±5		Питание катодов фотодиодов	Питается от выпрямителя №7; соединен последовательно со стабилизатором №8 (—370 в); —140в снимается с делителя напряжения
42	Выпрямитель № 15	— 30			Реле управления	
43	» № 16	— 60			Реле включения шкафов	
44	Последовательное соединение выпрямителей №15 и № 16	— 90			Муфта трансмиттера	

### § 3. Трансформаторы накала

Для питания накалов электронных ламп в машине имеется пять основных накальных трансформаторов. Четыре из них питают накалы ламп основных узлов машины, а пятый — накал электроннолучевых трубок.

Трансформаторы, питающие накалы ламп, однотипны и различаются лишь количеством и сечением вторичных обмоток. Они рассчитаны на выходную мощность 2,5 *кет*. Первичная обмотка из 230 витков (с отводами от 210 и 220 витков) помещена на О-образном сердечнике, имеющем сечение 45 *см*<sup>2</sup>. Число витков вторичных обмоток равно семи. Вторичные обмотки намотаны медными шинами различного сечения. Несколько вторичных обмоток предусмотрены для того, чтобы подавать напряжение накала на разных уровнях постоянного напряжения. Это необходимо, чтобы напряжения между нитями накала и катодами не превышали нормального. В программном датчике и арифметическом узле накал подается на уровне + 80 *в* и +225 *в*. В электростатическое запоминающее устройство идут накалы на уровне + 125 *в*, +225 *в*, +350 *в*. Вторичные обмотки накального трансформатора шкафа, в котором размещены *МП*, блоки разверток *ЭП* и некоторые другие устройства находятся под напряжениями 0 *в*, + 80 *в*, + 225 *в*, +350 *в*.

В первичную обмотку подается переменное напряжение 220 *в* через автотрансформаторы, которые позволяют плавно поднимать его от нуля до полного напряжения.

Накальный трансформатор для электроннолучевых трубок рассчитан на мощность 150 *вт* и питается от напряжения 220*в*, подаваемого с феррорезонансного стабилизатора через автотрансформатор, служащий для точной установки напряжения накала. Вторичная обмотка имеет повышенную изоляцию и находится под напряжением —2230 *в*.

Кроме указанных трансформаторов имеются еще трансформаторы накала небольшой мощности (порядка 15 *вт* каждый), которые применяются там, где необходимо уничтожить паразитные связи через цепи накала. Девять таких трансформаторов накала установлены для питания усилителей разрядов *ЭП*. Каждый трансформатор питает накал ламп четырех усилителей. Подобные трансформаторы применяются также для питания накала ламп стабилизаторов, а также в блоках *УП* и *ФВ*.

## ГЛАВА XIV КОНСТРУКТИВНОЕ ВЫПОЛНЕНИЕ МАШИНЫ

### § 1. Общее размещение узлов и блоков

Основные узлы и блоки машины смонтированы в четырех шкафах и размещены в следующем порядке: шкаф № 1 — арифметический узел; шкаф № 2 — программный датчик; шкаф № 3 — блоки магнитного запоминающего устройства, электронная часть входных и выходных устройств, блоки разверток и селекторных импульсов электростатического запоминающего устройства, электронные стабилизаторы напряжений для магнитного и электростатического запоминающих устройств; шкаф № 4 — электростатическое запоминающее устройство.

Все шкафы установлены на одном постаменте. В постамент вмонтирован шкаф питания № 5.

К постаменту со стороны шкафа № 3 примыкает пульт управления (рис. XIV). И два стола, скрепленные с постаментом. Справа от пульта расположен стол с телетайпом. Под крышкой это о стола на отдельных шасси смонтированы управление печатью и выпрямитель, питающий это устройство. На левом от пульта столе помещаются входные устройства и магнитофон.

Сам пульт имеет две панели: вертикальную — контрольную и наклонную — панель управления.

На вертикальной панели помещены отдельные приборы для контроля основных напряжений: ~220 *в*, +350 *в*, +220 *в*, +520 *в*, — 120 *в*. Кроме того, к гнездам на панели подведены все напряжения, подаваемые на отдельные стойки, за исключением напряжения с высоковольтного стабилизатора. Эти напряжения можно измерить, вставляя в гнезда штеккер от общего прибора, помещенного также на вертикальной панели. Рядом с приборами, слева, расположены индикаторные лампочки, включающиеся при перегорании соответствующего предохранителя.

Справа на вертикальной панели пульта расположены неоновые лампочки, указывающие на состояние триггеров в регистрах *A*, *B* и *C*, в селекционном и пусковом регистрах, в блоках *АД*, *ВО* и *РИ*.

На наклонной панели пульта сосредоточены почти все тумблеры управления машиной. Слева помещаются тумблеры включения машины. Правее, вверху, расположены 10 тумблеров для набора адреса в пусковом регистре, тумблер перевода с шаговой работы на автоматическую и пусковая кнопка. Ниже этой группы тумблеров расположены органы управления входными и выходными устройствами.

Под пультом расположены предохранители с устройствами, сигнализирующими об их перегорании, и группа реле, включающих напряжения на стойки или выключающих машину при перегорании предохранителя

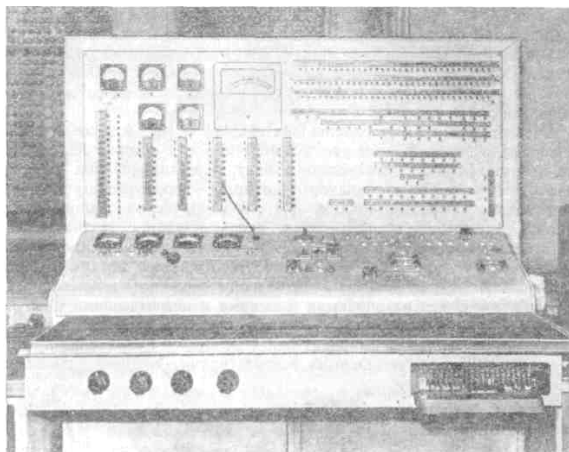


Рис. XIV. 1. Пульт управления М-2

.В шкафу питания помещается большинство выпрямителей машины, а также мощные делители напряжения.

Постамент внутри имеет три отсека: электрический и два вентиляционных. В электрическом отсеке размещаются шкаф питания, трансформаторы накала ламп, конденсаторы развязки и соединительные кабели питания, управления и контроля, идущие между пультом управления и основными шкафами и между пультом управления и шкафом выпрямителей. К боковому отверстию электрического отсека примыкает соединительная панель пульта управления, на которой укреплены автотрансформаторы, подающие напряжения на трансформаторы накала ламп.

Агрегаты питания, вырабатывающие основные питающие напряжения, размещены отдельно в машинном зале.

Общая площадь, занимаемая машиной М-2, составляет 22 м<sup>2</sup>.

## § 2. Система охлаждения

Система охлаждения — воздушная с замкнутым циклом. Каждый из основных шкафов имеет с одной стороны нагнетательную шахту, по которой поступает воздух для обдува ламп и монтажа, с другой стороны — отводящую шахту для отсасывания нагретого воздуха. Всего имеется четыре нагнетательные шахты (по числу шкафов) и две отводящие шахты. Последние располагаются между шкафами 1—2 и 3—4.

Нагнетательные и отводящие шахты шкафов № 1 и 2 соединяются с первым вентиляционным отсеком постамента, а шкафов № 3 и 4 — со вторым. На выходе отводящих шахт, в вентиляционных отсеках, расположены водяные радиаторы, которые обтекаются водопроводной водой. Нагретый воздух, поступающий из отводящих шахт, после охлаждения в радиаторах вновь подается вентиляторами в нагнетательные шахты шкафов. Для подачи воздуха используются четыре вентилятора, каждый из которых нагнетает воздух в определенный шкаф машины. Эти вентиляторы соединены всасывающими патрубками с вентиляционными отсеками и нагнетающими патрубками с шахтами шкафов.

Охлаждение шкафа выпрямителей и делителей напряжения производится двумя дополнительными вентиляторами, которые размещены в отсеке постамента.

## § 3. Блоки и субблоки

Каждый узел машины состоит из отдельных блоков. Монтаж большинства блоков выполнен на шасси, прикрепленных к раме шкафа. На шасси блока располагаются в несколько рядов (от 2 до 5) гнезда штепсельных разъемов. С помощью последних осуществляется электрическое соединение съемных субблоков с монтажом данного узла. Возле каждого разъема укреплены два штыря, которые служат в качестве направляющих для вставляемых субблоков и обеспечивают надежность их крепления.

По краям шасси блоков имеются колодки с лепестками для подвода питания и управляющих напряжений и вывода управляющих напряжений в другие блоки.

Вся электронная часть машины собрана на съемных субблоках. Основными субблоками машины являются малые субблоки с 14-контактным разъемом и большие субблоки, обычно имеющие три лампы, с 20-контактным разъемом. Для магнитного и электростатического запоминающих устройств применяются специальные субблоки несколько иного типа.

Фотографии субблоков приведены на рис. XIV. 2.

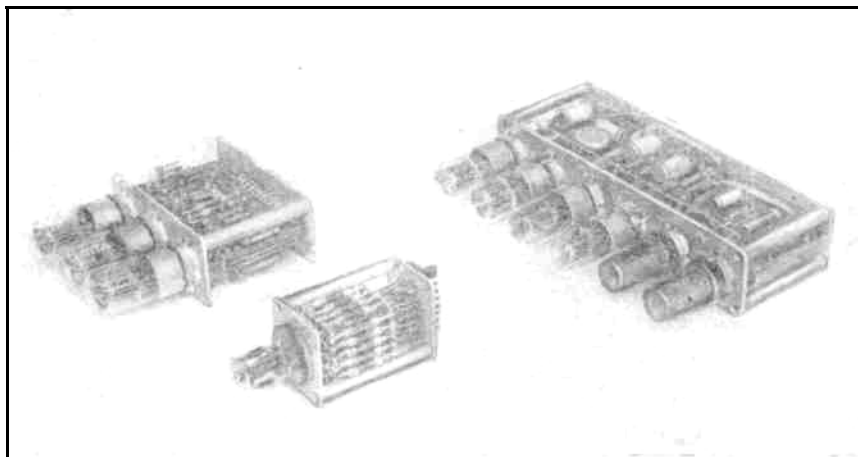


Рис. XIV. 2. Субблоки машины.

## § 4. Электрические соединения

Соединительный монтаж между субблоками расположен непосредственно на шасси блоков. Питание и широкие прямоугольные импульсы с триггеров, повторяемые катодными повторителями, обычно передаются по проводам, связанным в жгуты. Концы этих проводов распаяны на контакторы разъемов. Кроме того, вдоль каждого шасси, между разъемами, установлены стойки, на которых размещены шины накала и шина «земля», а также шины, осуществляющие внутриблочную передачу узких импульсов с клапанов и управляющих напряжений с дешифраторов.

Соединения между блоками внутри каждого шкафа выполнены либо в виде тонких шин (круглым проводом диаметром 0,8 мм), уложенных в прорези стоек блоков (или натянутых на раму, как в шкафу № 4), либо в виде жгутовых перемычек. По этим перемычкам, как правило, передаются широкие прямоугольные импульсы с триггеров. Межблочная разводка питания выполнена шинами. Эти шины закреплены на угольниках рамы, находящейся внутри шкафа. От шин сделаны отпайки к лепесткам боковых колодок шасси блоков. Соединения между отдельными шкафами ведутся при помощи жгутов, которые закрепляются на досках, прикрепленных к воздушным шахтам между шкафами. Для передачи

управляющих напряжений с триггеров, как в межблочных так и во внутриблочных соединениях, обычно используются одножильные провода, а для передачи коротких импульсов — специальные экранированные провода с уменьшенной распределительной емкостью. Некоторые импульсные цепи и цепи управляющих напряжений, идущие в этих жгутах, имеют съемные переключки и тумблеры, посредством которых они могут быть разорваны. При помощи этих же переключек и тумблеров вместо управляющих напряжений с триггеров в схему можно подать постоянно закоммутированные напряжения +80 в или +180 в. Соединительные провода рассматриваемых жгутов, так же как отводы от шин питания и жгутовых переключек межблочных соединений, припаиваются к лепесткам концевых колодок шасси блоков.

Управляющие напряжения, идущие с триггеров селекционного регистра к блокам разверток электростатического запоминающего устройства (в шкаф № 3), подаются по шинам, натянутым на специальную раму. Это сделано для того, чтобы фронты подаваемых импульсов были достаточно четкими.

Соединения между шкафами и пультом осуществляются кабелями, оканчивающимися стандартными разъемами. В этих кабелях проложены цепи питания, управления работой отдельных узлов машины и цепи контроля состояния триггеров арифметического узла и программного датчика. Внутри постаumenta проложена общая шина заземления, к которой подводятся шины заземления шкафов. Эта общая шина соединяется с контуром заземления лаборатории.

## ПРИЛОЖЕНИЕ 1

### Список условных обозначений

*Обозначения, относящиеся к регистрам арифметического узла:*

- A* — число, помещенное в регистре *A*,
- B* — число, помещенное в регистре *B*,
- C* — число, помещенное в регистре *C*,
- A<sub>r</sub>, B<sub>r</sub>, C<sub>r</sub>, E<sub>r</sub>* — обозначение соответствующих разрядов в регистрах *A, B, C, E* или управляющих напряжений, идущих от этих разрядов,
- α, β, γ* — импульсы или управляющие напряжения, идущие на *v* с *e* разряды регистров *A, B, C* (соответственно),
- A, B, C* — импульсы или управляющие напряжения, идущие на разряды мантисс соответствующих регистров,
- a, b, c* — импульсы или управляющие напряжения, идущие на разряды порядков соответствующих регистров.

*Обозначения, используемые в блок-схемах:*

- Бл* — блокинг-генератор,
- Д* — дешифратор,
- Дн* — дешифратор несоответствия,
- К* — клапан,
- Кр* — кипп-реле,
- П* — катодный повторитель,
- С* — смеситель,
- Т* — триггер,
- У* — усилитель,
- p* — счетный вход триггера,
- q* — вход триггера для установки на «0»,
- r* — вход триггера для установки на «1».

*Обозначение узлов и блоков:*

- АД* — блок арифметических действий программного датчика,
- АУ* — арифметический узел,
- ВО* — блок выбора операций программного датчика,
- ВП* — блок выбора «памяти» программного датчика,
- КП* — блок катодных повторителей печати,
- МЛ* — внешнее запоминающее устройство («магнитная лента»),
- МП* — магнитное запоминающее устройство («магнитная память»),
- ПД* — программный датчик,
- ПР* — пусковой регистр блока регистров программы,
- ПС* — блок пуска и синхронизации программного датчика,
- РИ* — распределитель импульсов программного датчика,
- РК* — блок кадровой развертки электростатического запоминающего устройства,
- РП* — блок регистров программы программного датчика,
- РС* — блок строчной развертки электростатического запоминающего устройства,
- СИ* — блок селекторных импульсов электростатического запоминающего устройства,
- СР* — селекционный регистр блока регистров программы,
- ТГ* — тактирующий генератор программного датчика,
- ТГ-АД* — тактирующий генератор блока арифметических действий,
- ТГ-ЭП* — тактирующий генератор электростатического запоминающего устройства,
- УВ* — устройство управления вводом,
- УП* — устройство управления печатью,
- ФВ* — блок усилителей фотоэлектрического входного устройства,
- ФИ* — блок формирования импульсов арифметического узла,
- ЭП* — электростатическое запоминающее устройство («электронная память»).














**ПРИЛОЖЕНИЕ 2**  
**Количество и типы применяемых ламп**

	6Н8С	6Н9С	6П3С	6Ж4	6П9	6Н15П	ГУ—50	6Ж8	ГИ—3	6П6С	6Н5С	5Ц3С 5Ц4С 6Ц5С	СГ—2 СГ—3 СГ—4	ВГ—129	Итого
Арифметический узел .....	415	—	—	1	55	—	—	—	—	—	—	—	—	—	471
Устройство управления .....	405	—	10	—	37	—	—	—	—	—	—	—	2	—	454
Электростатическое запоминающее устройство . . . .	281	—	—	102	34	3	—	—	—	—	—	—	—	—	420
Магнитные запоминающие устройства .....	111	36	—	70	6	—	—	—	—	1	—	—	—	—	224
Входные и выходные устройства . . . . .	101	—	6	—	—	—	—	—	—	—	—	—	—	—	107
Всего в машине	1313	36	16	173	132	3	—	—	—	1	—	—	2	—	1676
Источники питания	1	36	88	—	—	—	16	1	1	—	5	21	30	4	203
Итого .....	1314	72	104	173	132	3	16	1	1	1	5	21	32	4	1879

**ПРИЛОЖЕНИЕ 3**  
**Управляющие напряжения и импульсы, подаваемые в арифметический узел**

п/п	Обозначение на схемах	Вид сигнала	Какие элементы схемы управляются
1	ТГ	Треугольный положительный импульс 80 в, 1,5 мксек	Клапаны регистров А и С (с 1-го по 33-й разряд)
2	прием β	То же	Клапаны регистра В (с нулевого по 33-й разряд)
3	перенос E	» »	Клапаны безусловного переноса регистра E (с 1-го по 33-й разряд)
4	зажигание α	Треугольный отрицательный импульс 50 в, 1,5 мксек	Триггеры регистра А (с 1-го по 33-й разряд)
5	гашение В	То же	Триггеры регистра В (с 8-го по 33-й разряд)
6	гашение С	» »	Триггеры регистра С (с 7-го по 33-й разряд)
7	гашение E	» »	Триггеры регистра E (с нулевого по 32-й разряд)
8	гашение B	» »	Триггеры регистра В (с нулевого по 7-й разряд)
9	гашение с	» »	Триггеры регистра С (с 1-го по 6-й разряд)
10	сдвиг α вправо	Управляющее напряжение (прямоугольный импульс длительностью в один или несколько тактов тактирующего генератора)	Дешифраторы сдвига вправо в регистре А (с 1-го по 33-й разряд)
11	сдвиг α влево	Управляющее напряжение (прямоугольный импульс длительностью в один или несколько тактов тактирующего генератора)	Дешифраторы сдвига влево в регистре А (с 1-го по 33-й разряд)
12	выдача в α	То же	Дешифраторы приема из регистра В в А (с 1-го по 33-й разряд)
13	дополнение В	» »	Клапаны регистра В (с 7-го по 33-й разряд)
14	сдвиг β вправо	» »	Дешифраторы сдвига вправо в регистре В (с нулевого по 33-й разряд)
15	сдвиг β влево	» »	Дешифраторы сдвига влево в регистре В (с нулевого по 33-й разряд)
16	прием в В	» »	Дешифраторы приема из регистра А в В (с 7-го по 33-й разряд)



п/п	Обозначение на схемах	Вид сигнала	Какие элементы схемы управляются
17	 разрешение переноса	» »	Дешифраторы регистра $E$ (с 1-го по 33-й разряд)
18	 выдача суммы в $B$	» »	Дешифраторы выдачи суммы в регистр $B$ (с 7-го по 33-й разряд)
19	 прием в $\gamma$	» »	Дешифраторы приема из регистра $A$ в $C$ (с 1-го по 33-й разряд)
20	 сдвиг $C$	Управляющее напряжение (прямоугольный импульс длительностью в один или несколько тактов тактирующего генератора)	Дешифраторы сдвига вправо в регистре $C$ (с 8-го по 33-й разряд)
21	 дополнение $C$	То же	Клапаны регистра $C$ (с 7-го по 33-й разряд)
22	 прием в $b$	» »	Дешифраторы приема из регистра $A$ в $B$ (с 1-го по 6-й разряд)
23	 дополнение $b$	» »	Клапаны регистра $B$ (с 1-го по 6-й разряд)
24	 выдача суммы в $b$	» »	Дешифраторы выдачи суммы в регистр $B$ (с нулевого по 6-й разряд)
25	 дополнение $C$	» »	Клапаны регистра $C$ (с 1-го по 6-й разряд)
26	 фиксированная запятая	» »	Дешифраторы, сдвига влево и вправо в регистрах $A$ и $B$ (с нулевого по 7-й разряд)
27	 запятая	» »	Дополнительные дешифраторы 7-го разряда регистров $A$ , $B$ , $C$
28	 изменение состояния $B_1$	Управляющее напряжение $C$ (трапецидальный импульс длительностью в один такт)	Клапаны 1-го разряда регистра $B$
29	 зажигание $C_6$	То же	Клапан 6-го разряда регистра $C$

#### ПРИЛОЖЕНИЕ 4

#### Управляющие напряжения, выдаваемые арифметическим узлом в блок АД программного датчика

п/п	Название управляющих напряжений	При каких операциях используются в АД	Назначение
1	$A_8 = 1$	При делении с плавающей запятой	В конце операции указывает на необходимость нормализации результата
2	$A_8 = 0$	а) При умножении с плавающей запятой б) При делении с плавающей запятой	В начале операции указывает на то, что множитель равен нулю, поэтому умножение можно выполнять сокращенным способом В конце операции указывает на отсутствие необходимости в нормализации результата
3	$A_{33} = 1$	При умножении с фиксированной и плавающей запятой	Указывает на необходимость выдачи суммы в регистр $B$ арифметического узла
4	$B_0 = 1$	При делении с фиксированной запятой	Указывает на необходимость выдачи суммы в разряды мантиссы и порядка регистра $B$
5	$B_1 = 1$ $B_0 = 1$	а) При сложении и вычитании с плавающей запятой б) При умножении с плавающей запятой	В шестом такте цикла АД указывает на то, что либо разность порядков $ b-c  \geq 32$ , поэтому необходимо установить на нуль (погасить) мантиссу в регистре $C$ , либо разность порядков $ c-b  \geq 32$ , поэтому необходимо установить на нуль мантиссу в регистре $B$ В четвертом такте цикла АД указывает на то, что сумма условных порядков $\geq 96$ (переполнение). Следует остановка цикла АД
6	$B_0 = 0$ $B_1 = 0$	а) При умножении с плавающей запятой	В третьем такте цикла АД указывает на то, что сумма условных порядков $\leq 32$ , т. е. полученный результат равен нулю. Производится гашение порядка и мантиссы регистра $B$
	$B_0 = 0$ $B_1 = 0$	б) При делении с плавающей запятой	В четвертом такте цикла АД указывает на то же, что и в п. 6 а)

п/п	Название управляющих напряжений	При каких операциях используются в АД	Назначение
7	$B_0 = 1$ $B_1 = 0$	При умножении с плавающей запятой	В четвертом такте цикла АД указывает на то, что полученную сумму условных порядков без учета единицы в нулевом разряде необходимо увеличить на 32
8	$B_0 = 0$ $B_1 = 1$	При умножении с плавающей запятой	В четвертом такте цикла АД указывает на то, что полученную сумму условных порядков необходимо уменьшить на 32
9	$B_1 = 0$	а) При делении с плавающей запятой б) При сложении и вычитании с плавающей запятой	В шестом такте цикла АД указывает на то, что полученную разность условных порядков необходимо увеличить на 32 В шестом такте цикла АД указывает на то, что разность порядков <32, поэтому можно для выравнивания порядков сдвигать мантиссу в регистре В или С
10	$B_1 = 1$ в комбинации с напряжением «0» триггера знака разности порядков АД	При делении с плавающей запятой	В шестом такте цикла АД указывает на то, что полученная разность условных порядков $\geq 32$ (переполнение), следует остановка цикла АД
11	$B_1 = 1$ в комбинации с напряжением «1» триггера знака разности порядков АД	При сложении и вычитании с плавающей запятой	В шестом такте цикла АД указывает на то, что порядки равны, и поэтому не следует делать их выравнивания
12	$B_7 = 1$	а) При делении с плавающей запятой б) При умножении с плавающей запятой в) При сложении с плавающей запятой	Указывает на необходимость выдачи суммы в разряды мантиссы регистра В В седьмом такте цикла АД разрешает произвести 27-й сдвиг в регистре В, так как в дальнейшем не потребуются нормализации результата В конце операции указывает на необходимость нормализации результата
13	$B_7 = 0$	При умножении с плавающей запятой	В восьмом такте цикла АД указывает на необходимость нормализации результата
14	$B_8 = 1$	При вычитании с плавающей запятой	При нормализации результата указывает на ее окончание
15	$B_8 = 0$	а) При всех операциях с плавающей запятой б) При вычитании с плавающей запятой в) При делении с плавающей запятой	В конце каждой операции указывает на то, что полученный результат равен нулю В 13-м такте цикла АД указывает на необходимость нормализации результата В начале операции указывает на то, что делимое равно нулю, следовательно, можно производить деление сокращенным способом
16	$C_8 = 0$	а) При умножении с плавающей запятой б) При делении с плавающей запятой	В начале операции указывает на то, что множимое равно нулю, поэтому умножение можно производить сокращенным способом В начале операции указывает на то, что делитель равен нулю. Производится остановка машины.
17	$E_0 = 1$	а) При сложении с фиксированной запятой б) При вычитании, в начале выполнения деления с фиксированной запятой, при алгебраическом сравнении (если одинаковы знаки чисел), сравнении по модулю в) В процессе выполнения деления с фиксированной запятой г) При делении с плавающей запятой	Перед выдачей суммы в регистр В указывает на то, что в машине возможно переполнение. Дается остановка цикла АД После взятия дополнения в регистре С указывает: 1) при вычитании и делении, что $ B  \geq  C $ ; 2) при алгебраическом сравнении по модулю, что $ B  >  C $ . Для операции деления производится остановка цикла АД, так как деление большего числа на меньшее (при фиксированной запятой) в машине не производится После разрешения деления указывает на то, что можно производить выдачу суммы в регистр В В 10-м такте цикла АД указывает на то, что при нормализации результата возможно переполнение в разрядах порядка. Производится остановка цикла АД

п/п	Название управляющих напряжений	При каких операциях используются в АД	Назначение
		д) При сложении с плавающей запятой	В 13-м такте цикла АД указывает то же, что в п. 17 г). Производится остановка цикла АД
18	$E_0 = 0$	а) При сложении с фиксированной запятой б) При вычитании и делении с фиксированной запятой в) При алгебраическом сравнении (если знаки чисел одинаковы), сравнении по модулю г) При сложении и вычитании с плавающей запятой д) При вычитании и умножении с плавающей запятой е) При сложении с плавающей запятой ж) При делении с плавающей запятой	Во втором такте цикла АД указывает на то, что можно производить выдачу суммы в регистр В  После взятия дополнения в регистре С указывает на то, что $ B  <  C $ . При вычитании берется повторное дополнение в регистре С и дополнение в регистре В. Для деления дается разрешение на выполнение операции  После взятия дополнения в регистре С (в 3-м такте цикла АД) указывает на то, что $ B  <  C $ . В регистрах С и В арифметического узла делается то же, что в п. 18 б)  В третьем такте цикла АД указывает на то, что $ c  \leq  b $ . Берется повторное дополнение в порядках регистра С, дополнение в порядках регистра В, устанавливается в положение «1» триггер знака разности порядков (АД)  При нормализации результата указывает на то, что в порядках регистра В получено число меньше чем $2^{-32}$ , т. е. нуль. Прекращается нормализация, дается гашение всего регистра В  В 13-м такте цикла АД вместе с напряжением $B_7 = 1$ указывает на то, что можно производить нормализацию результата  Вместе с управляющим напряжением $A_8 = 1$ разрешает производить нормализацию результата (10-й такт цикла АД)
19	$E_7 = 1$	При делении с плавающей запятой	Указывает на то, что можно выдавать сумму в регистр В (мантиссы)
20	$E_7 = 0$	При вычитании с плавающей запятой	В 10-м такте цикла АД указывает на то, что мантисса $ B  <  C $ . Берутся дополнения в разрядах мантисс регистров В и С
21	Триггер знака АВ и триггер знака С	При операциях сложения, вычитания с плавающей и с фиксированной запятой, алгебраическом сравнении	В первом такте цикла АД используются для работы схемы сравнения алгебраических знаков чисел

## ПРИЛОЖЕНИЕ 5

### Временные диаграммы, поясняющие выполнение действий над числами

На рисунках 1—15 (см. вкладки) приведены временные диаграммы, представляющие картину последовательности подачи импульсов и управляющих напряжений в АУ.

В левой графе таблиц указаны наименования импульсов и управляющих напряжений, участвующих в выполнении данной операции. Правая часть таблицы разграфлена вертикальными линиями на колонки, соответствующие тактам работы АД. В эти колонки вписываются на соответствующие места импульсы и управляющие напряжения, участвующие в выполнении той или иной операции. Таким образом, каждую временную диаграмму можно представить как группу совмещенных осциллограмм соответствующих импульсов и управляющих напряжений, причем все эти осциллограммы начинаются с одного момента времени. На временных диаграммах греческими буквами  $\alpha$ ,  $\beta$ ,  $\gamma$  обозначаются импульсы-команды и управляющие напряжения, поступающие на все разряды регистров А, В и С; строчные буквы  $a$ ,  $b$ ,  $c$  относятся к разрядам порядков соответствующих регистров, а прописные к разрядам мантиссы.

Рекомендуется разбирать временные диаграммы после прочтения глав IV, VI и § 9 гл. IX.

В заключение приведем пример разбора временной диаграммы преобразованного сложения с фиксированной запятой (рис. 1).

Перед началом сложения слагаемые устанавливаются в регистрах В и С. Сложение (работа блока АД и АУ) начинается выдачей команды «действие». Одновременно с командой «действие» выходит команда «перенос», благодаря которой в первый (удвоенный) такт работы АД в регистре Е образуются единицы двоичного переноса. В конце первого такта в АД взводится триггер преобразованного сложения (случай чисел с одинаковыми знаками).

В конце второго такта, если состоянию разряда  $E_0$  соответствует «1» (сумма чисел больше единицы), машина останавливается, так как при работе в системе с фиксированной запятой числа не могут превышать единицы (см. § 3 гл. I). В случае, если состоянию  $E_0$  соответствует «0», это означает, что сумма чисел меньше единицы и что в третьем такте работы АД в АУ подаются управляющие напряжения выдачи  $\sum B$  и  $\sum b$ , а в конце такта импульс «разрешение работы регистра В» («прием  $\beta$ ») и производится поразрядное суммирование регистров В, Е и С, причем сумма устанавливается в регистре В. В конце третьего такта выходит импульс «зажигание  $\alpha$ », устанавливающий триггеры регистра А в положение «1», подготавливая тем самым регистр А к приему результата сложения. В четвертом такте выходит управляющее напряжение «выдача результата», и в конце такта триггеры регистра А устанавливаются в соответствие с триггерами регистра В. В конце четвертого такта из АД выходит импульс «окончание действия», означающий, что выполнение арифметической операции в АУ закончено.

Остальные временные диаграммы могут быть разработаны таким же методом.



Рис. 1. Преобразованное сложение с фиксированной запятой.



Рис. 2. Преобразованное вычитание с фиксированной запятой.

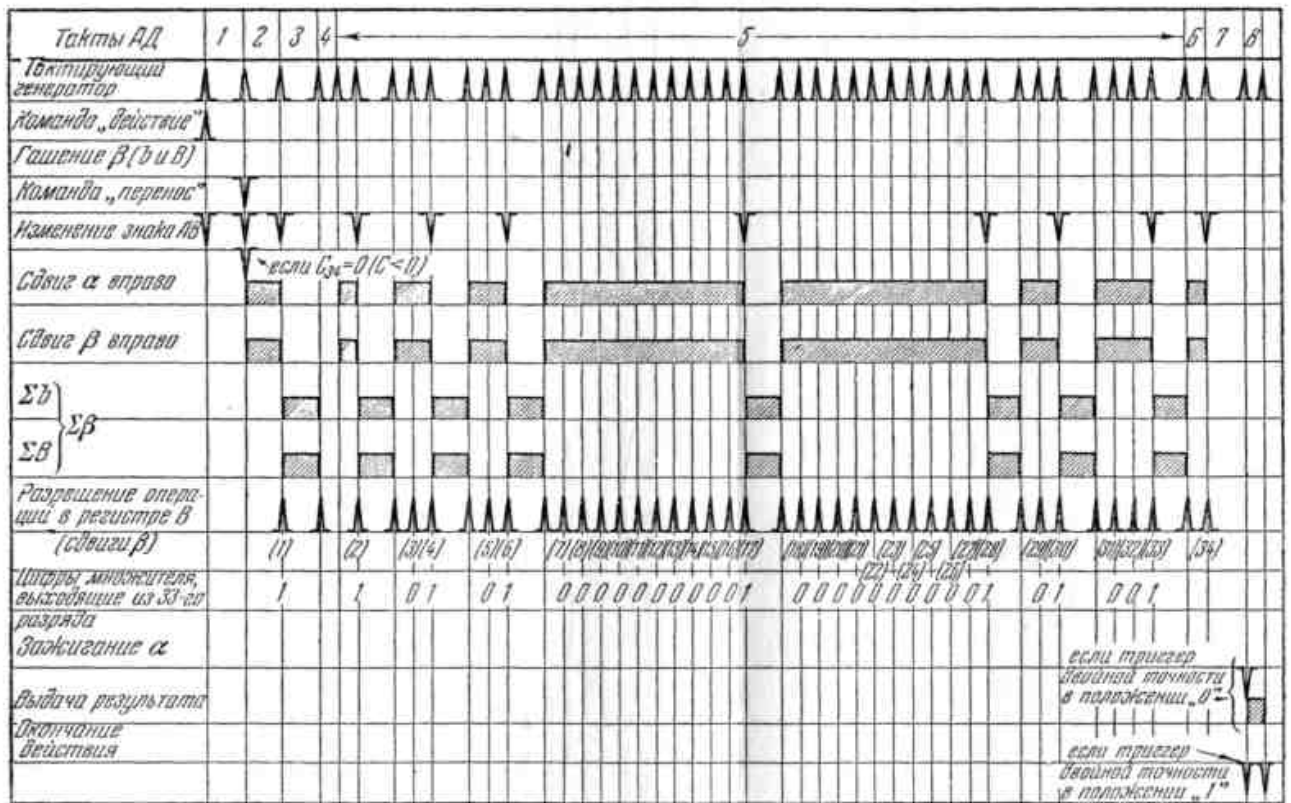


Рис. 3. Умножение с фиксированной запятой, если старшая цифра множителя есть 1.

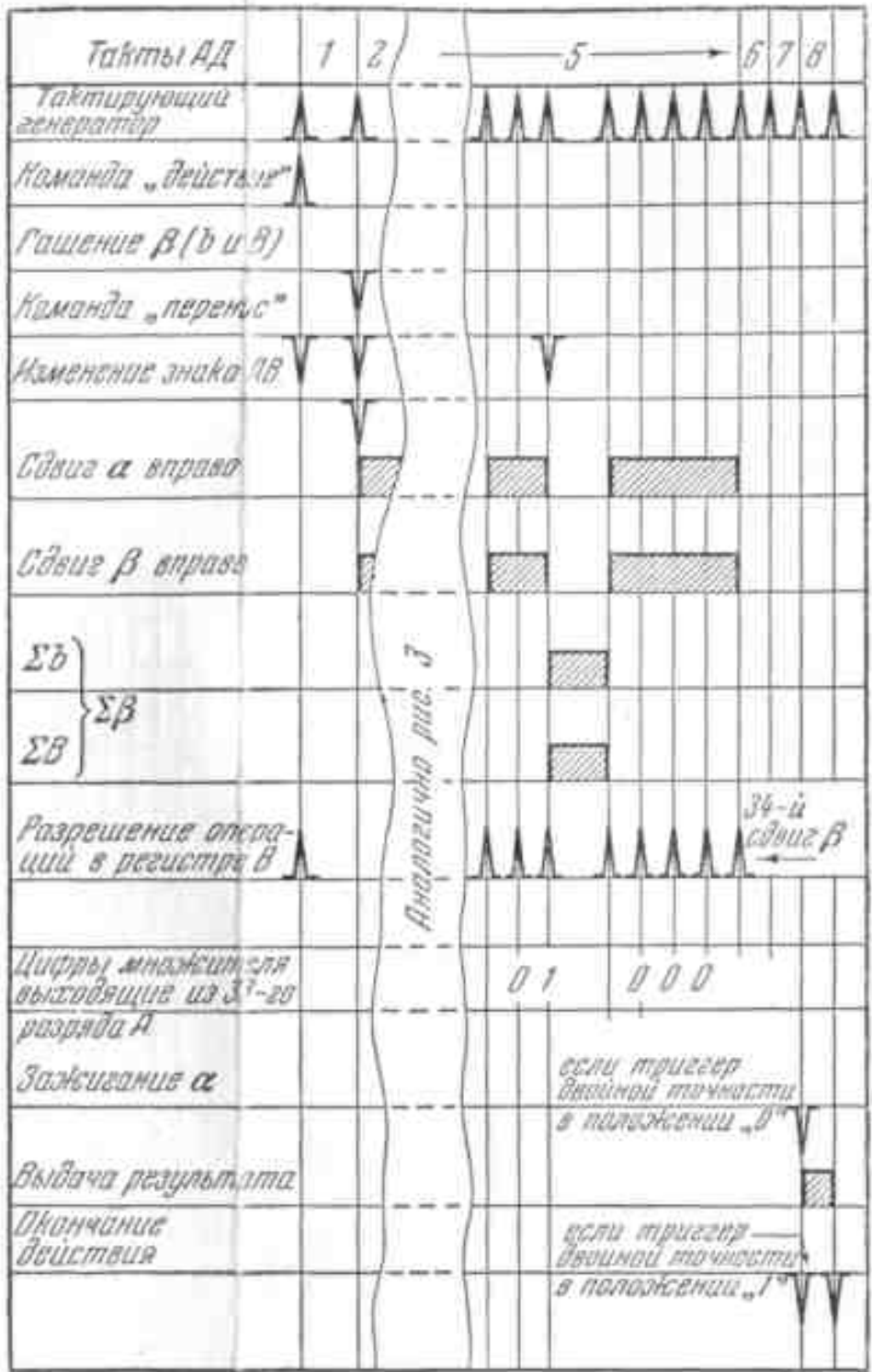


Рис. 4. Умножение с фиксированной запятой, если старшая цифра множителя есть 0.

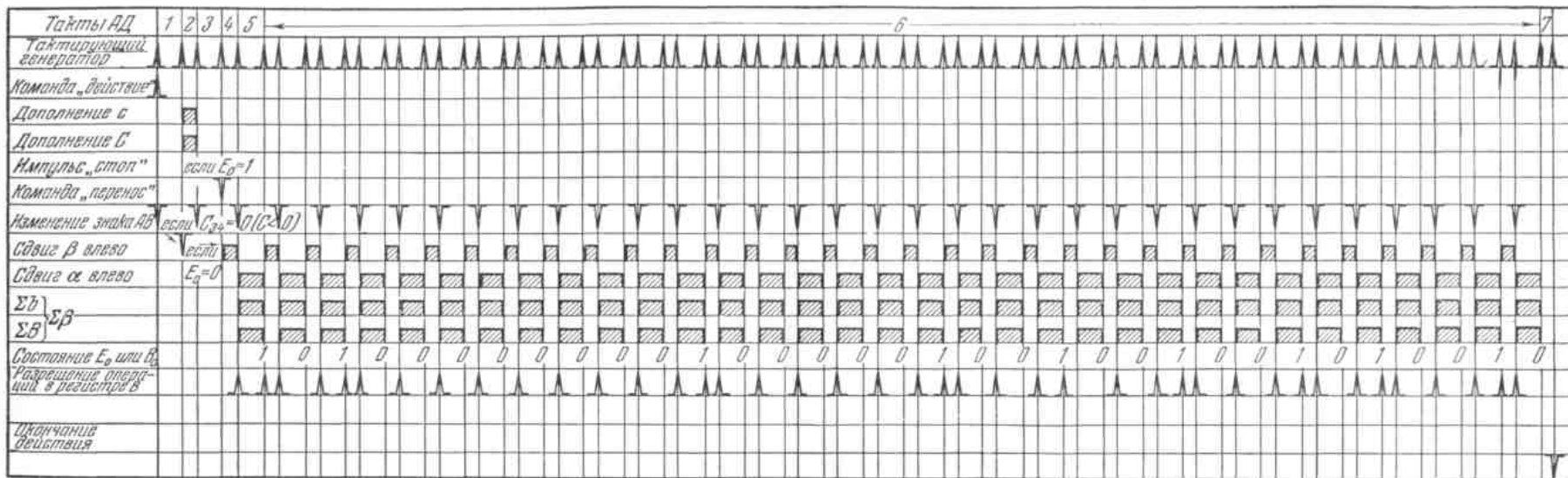


Рис. 5. Деление с фиксированной запятой.



Рис. 6. Алгебраическое сравнение при разных знаках.

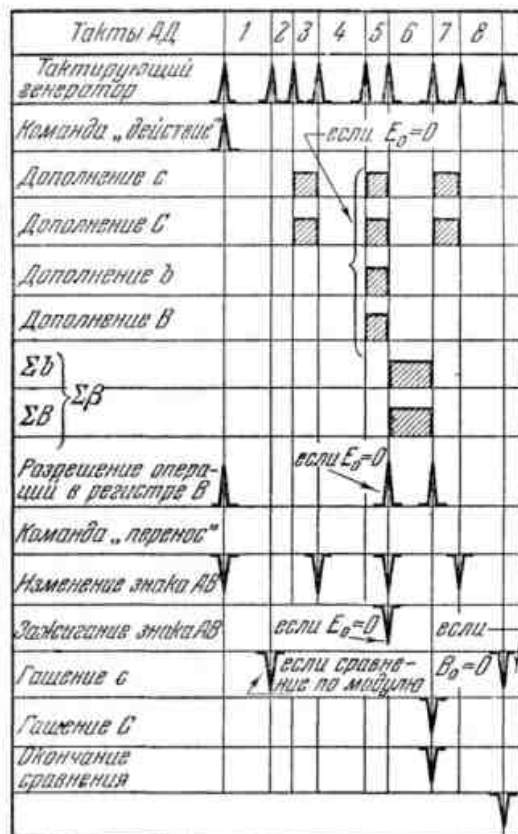


Рис. 7. Алгебраическое сравнение при одинаковых знаках и сравнение по модулю.



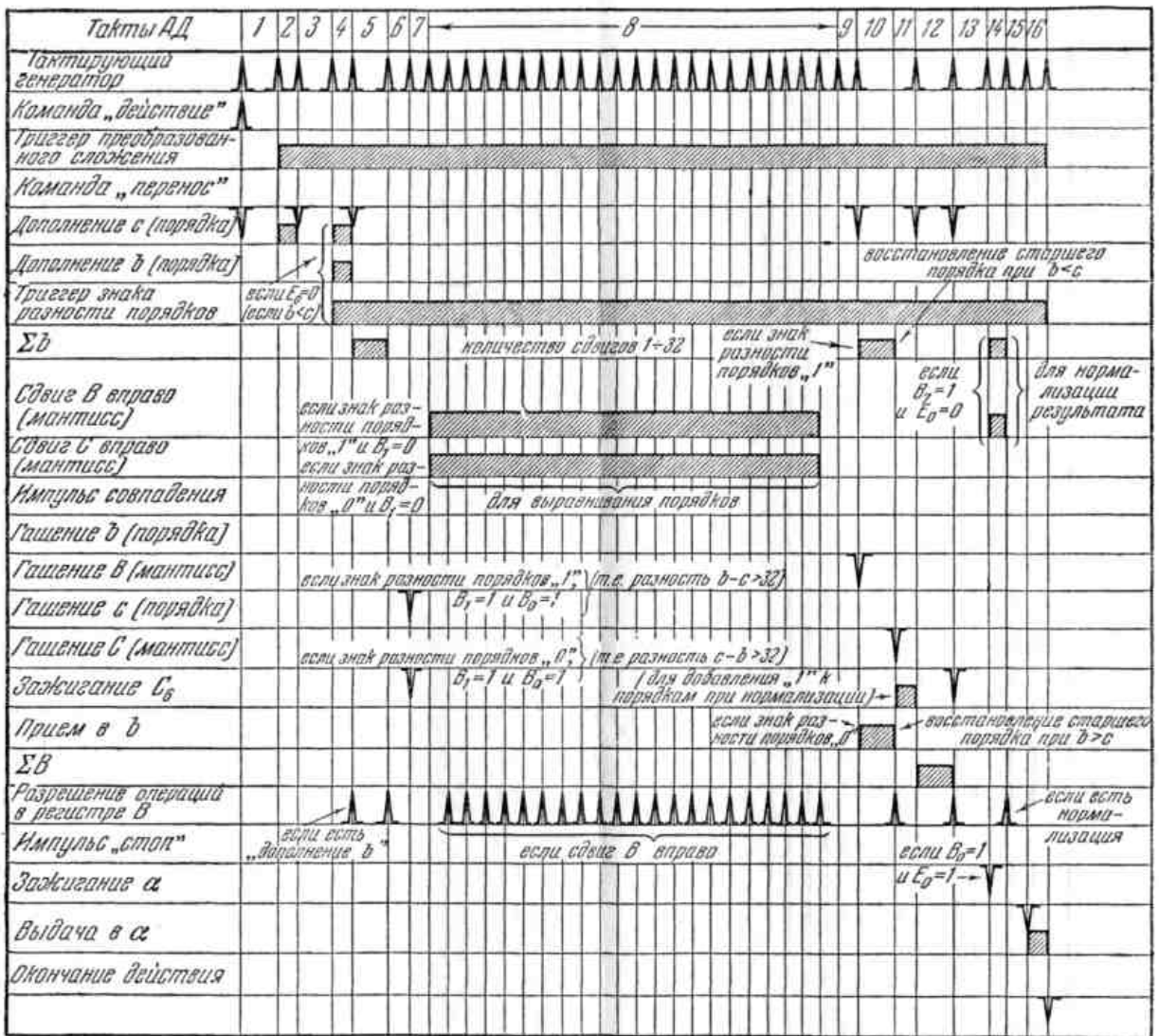


Рис. 8. Преобразованное сложение с плавающей запятой.

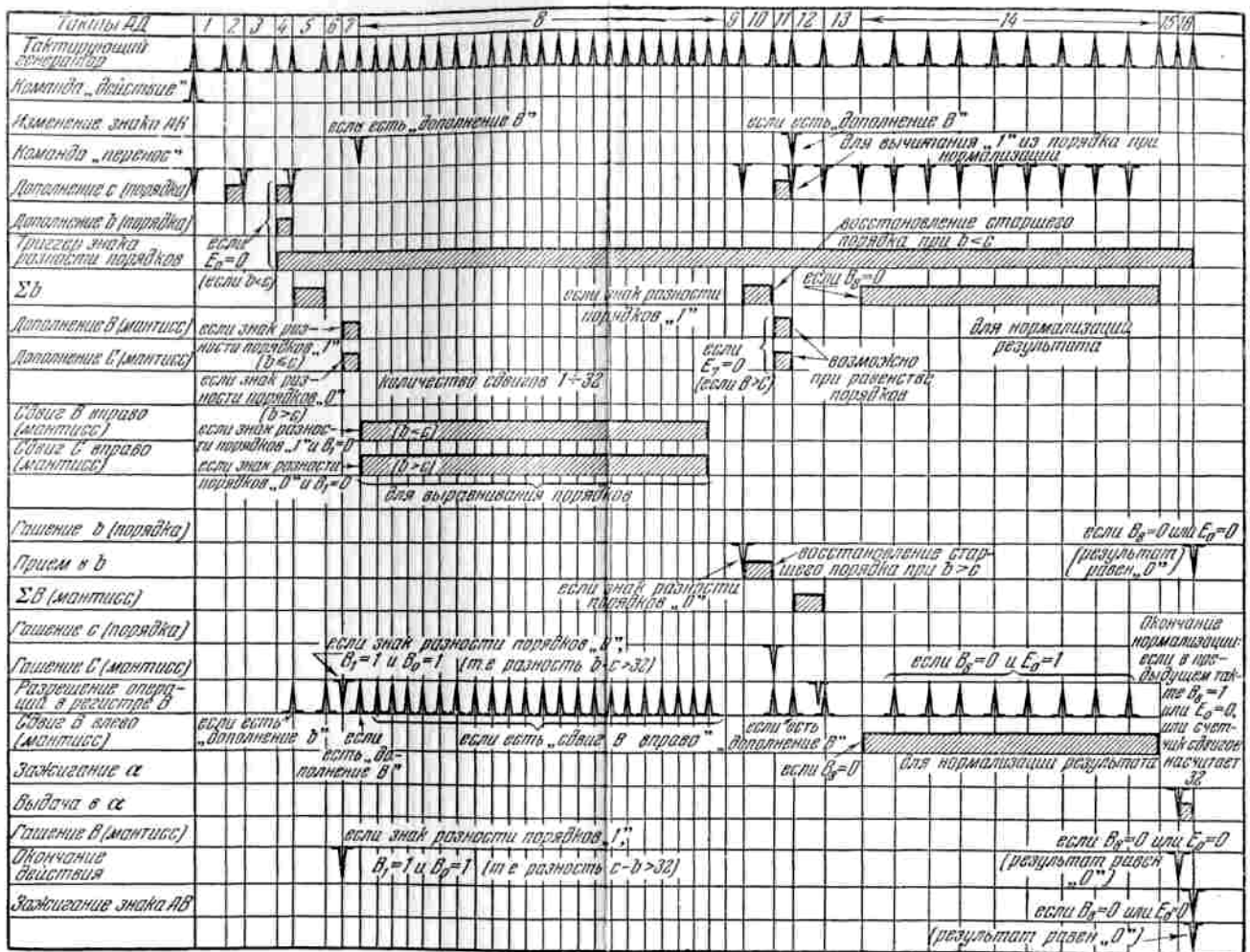


Рис. 9. Преобразованное вычитание с плавающей запятой.

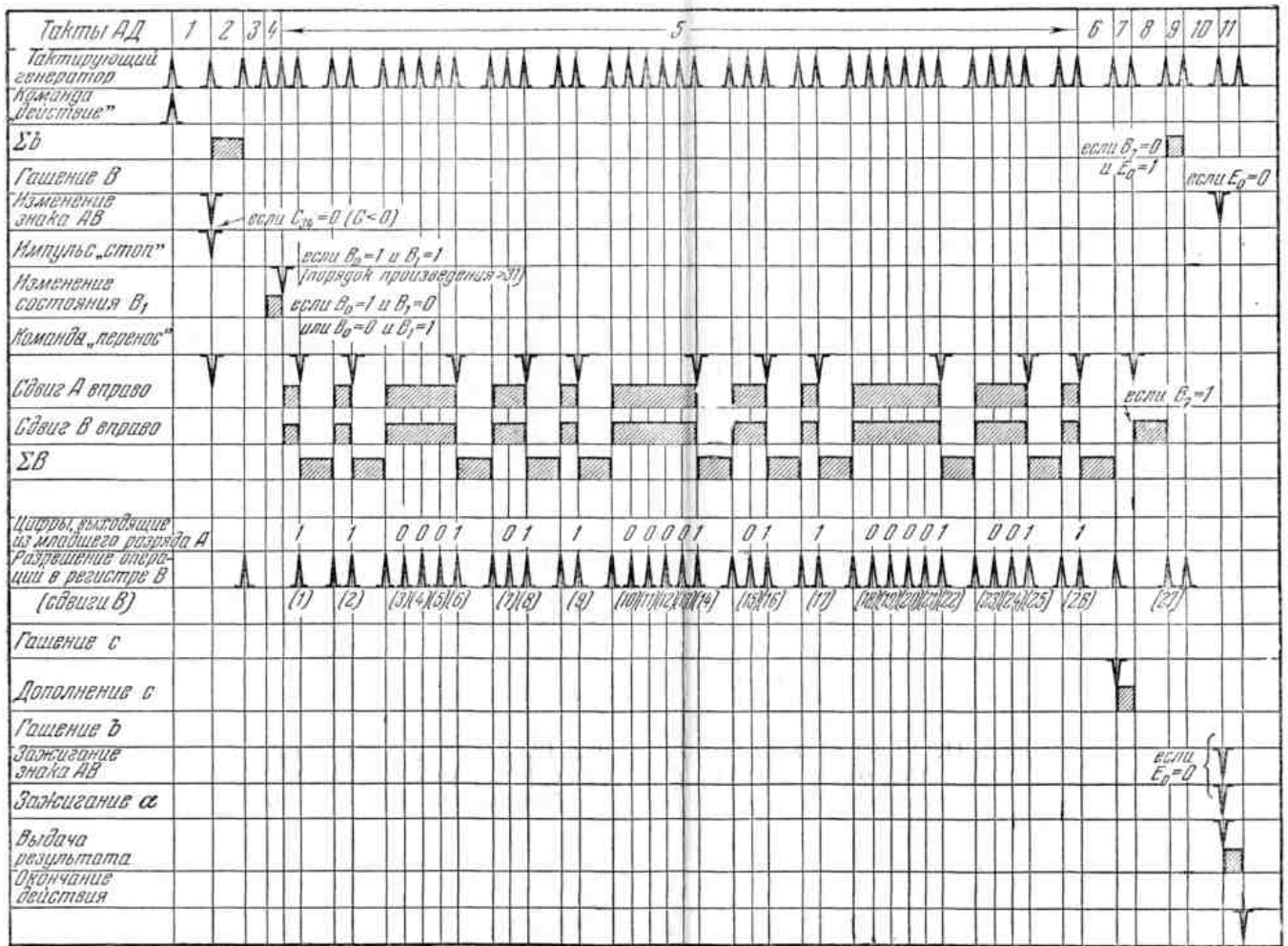


Рис. 10. Умножение с плавающей запятой.



Рис. 11. Умножение с плавающей запятой в случаях  $\alpha \times 0$  и  $0 \times \gamma$ .

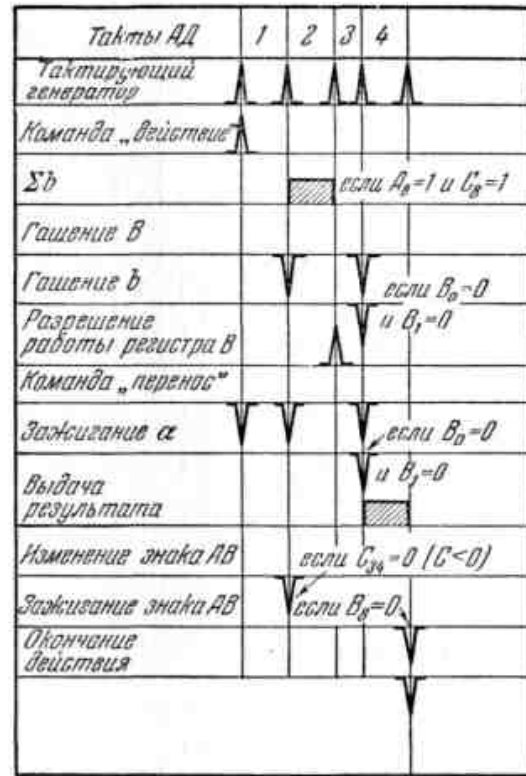


Рис. 12. Умножение с плавающей запятой в случае, когда порядок произведения  $b+c < -31$ .

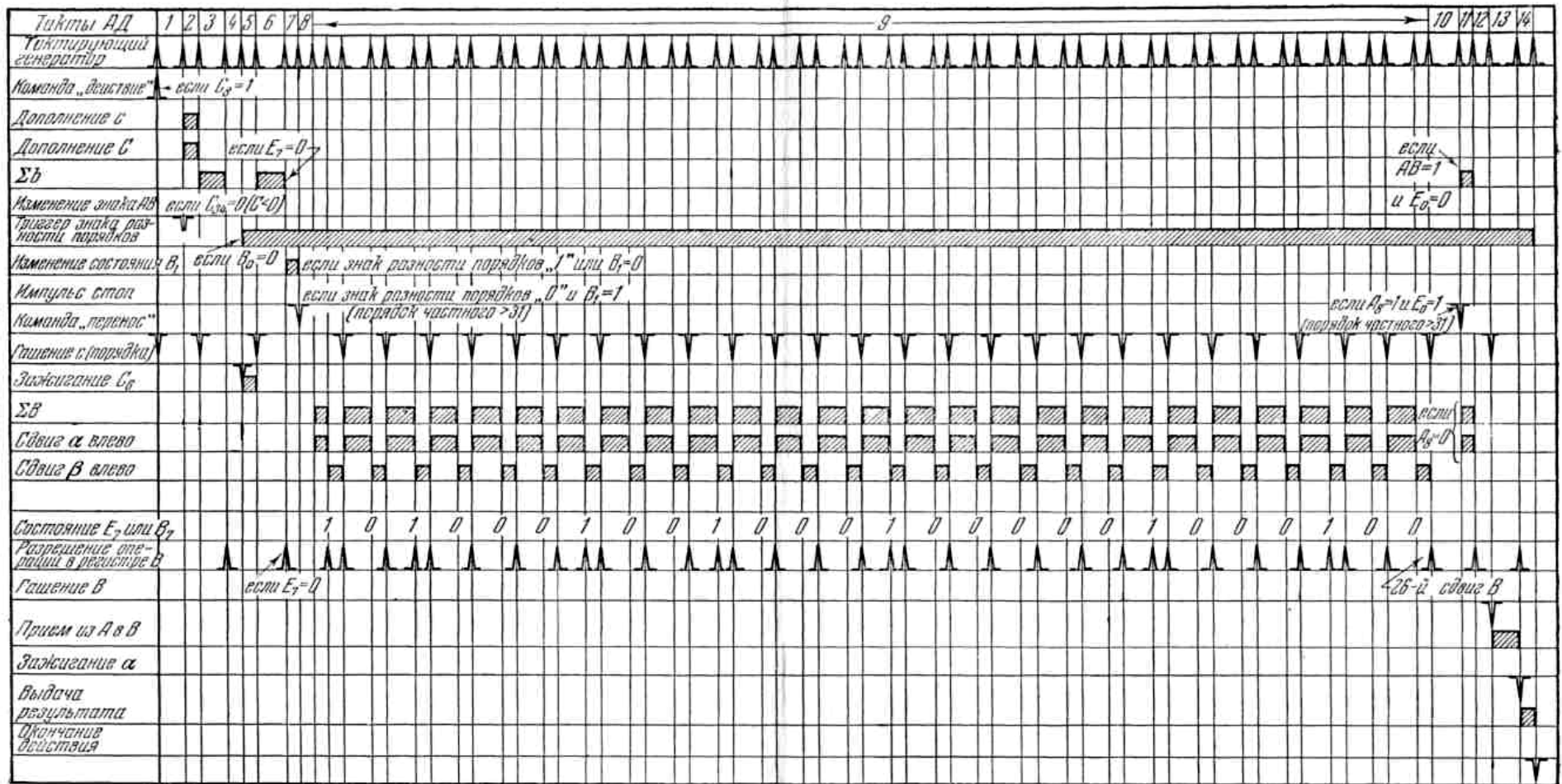


Рис. 13. Деление с плавающей запятой.



Рис. 14. Деление с плавающей запятой в случае  $0:γ$ .



Рис. 15. Деление с плавающей запятой в случае, когда порядок частного  $b - c < -32$ .

Таблица 1

Распределение двоичных разрядов при записи чисел с фиксированной и с плавающей запятой

№ разряда	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34				
Числа с фиксированной запятой																																						
Распределение разрядов	$2^{-1}$	$2^{-2}$	$2^{-3}$	$2^{-4}$	$2^{-5}$	$2^{-6}$	$2^{-7}$	$2^{-8}$	$2^{-9}$	$2^{-10}$	$2^{-11}$	$2^{-12}$	$2^{-13}$	$2^{-14}$	$2^{-15}$	$2^{-16}$	$2^{-17}$	$2^{-18}$	$2^{-19}$	$2^{-20}$	$2^{-21}$	$2^{-22}$	$2^{-23}$	$2^{-24}$	$2^{-25}$	$2^{-26}$	$2^{-27}$	$2^{-28}$	$2^{-29}$	$2^{-30}$	$2^{-31}$	$2^{-32}$	$2^{-33}$	Алгебраич. знак				
Примеры																																						
$+(1 - 2^{-33})$	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1			
$-\frac{1}{3}$	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0			
$+0,01953125$	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
$-2^{-33}$	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0			
Числа с плавающей запятой $\alpha = 2^a - 32 \cdot A$																																						
Распределение разрядов	Порядок $a$						Мантисса $A$																															
	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$	$2^0$	$2^{-1}$	$2^{-2}$	$2^{-3}$	$2^{-4}$	$2^{-5}$	$2^{-6}$	$2^{-7}$	$2^{-8}$	$2^{-9}$	$2^{-10}$	$2^{-11}$	$2^{-12}$	$2^{-13}$	$2^{-14}$	$2^{-15}$	$2^{-16}$	$2^{-17}$	$2^{-18}$	$2^{-19}$	$2^{-20}$	$2^{-21}$	$2^{-22}$	$2^{-23}$	$2^{-24}$	$2^{-25}$	$2^{-26}$	Алгебраич. знак $A$				
Примеры																																						
$2^{31} - 2^5 = 2^{63-32} (1 - 2^{-26})$	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1			
$-1537 = -2^{43-32} (2^{-1} + 2^{-2} + 2^{-11})$	1	0	1	0	1	1	0	1	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
$+0,01953125 = 2^{27-32} (2^{-1} + 2^{-3})$	0	1	1	0	1	1	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
$+2^{-32} = 2^{1-32} \cdot 2^{-1}$	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			

И. С. Брук